



Mestrado em Engenharia Eletrotécnica

**Sistema com isolamento galvânico para medição
de tensão
– Estágio na Enging**

Relatório de Estágio apresentado para a obtenção do grau de Mestre em
Engenharia Eletrotécnica – Área de Especialização Sistemas de Energia e
Automação

Autor

Mário Jorge Lopes dos Santos

Orientadores

Doutor Fernando José Pimentel Lopes

Doutor Inácio de Sousa Adelino da Fonseca

Professor do Departamento de Engenharia Eletrotécnica
Instituto Superior de Engenharia de Coimbra

Supervisor

Engenheiro Carlos Martinho

Enging

Coimbra, abril, 2020

AGRADECIMENTOS

O trajeto efetuado na elaboração deste relatório não seria possível sem a colaboração de várias pessoas que, direta ou indiretamente, me ajudaram a atingir os meus objetivos. No entanto, não sendo possível nomeá-los a todos, não posso deixar de manifestar o meu sincero agradecimento.

À Enging – Make Solutions, Sa., por me ter facultado a oportunidade do estágio curricular, por me ter possibilitado todas as condições técnicas e laborais durante o estágio, aos seus colaboradores pela confiança, pelas suas sugestões e opiniões de cariz técnico, agradecendo de forma especial ao Engenheiro Martinho Simões e Engenheiro Luís Alves pela supervisão, incentivo, motivação e por todos os conhecimentos e conselhos transmitidos tanto na realização do estágio como também na elaboração do presente relatório.

Aos professores Inácio de Sousa Adelino da Fonseca e Fernando José Pimentel Lopes, pela orientação, por todo o apoio prestado durante a elaboração do presente relatório.

À minha família mais próxima, à minha namorada por todo o incentivo e paciência, e aos meus amigos/ amigas, que de forma direta ou indireta me mantiveram sempre alinhado com o objetivo principal.

A todas estas pessoas, o meu sincero obrigado.

Mário Jorge Lopes Dos Santos

RESUMO

O presente documento descreve o trabalho efetuado no seguimento da Unidade Curricular de Estágio do Mestrado em Engenharia Eletrotécnica ministrado no ISEC. O Estágio decorreu na empresa ENGING, cuja principal atividade é desenvolver soluções para a indústria no âmbito da manutenção preditiva.

O objetivo traçado pela empresa, em concordância com os orientadores do ISEC, passou pelo desenvolvimento de dois sistemas, na vertente de *hardware*, mais concretamente na especificação/ desenvolvimento do PCB (*printed circuit board*). Os sistemas desenvolvidos no âmbito são: o SMTGI- Sistema de Medição de Tensões Galvanicamente Isolado e o SAD- Sistema de Aquisição de Dados. No caso do SMTGI foi elaborado um estudo teórico, um levantamento dos diversos componentes existentes no mercado e decidiu-se quais os componentes a integrar no PCB, tendo sido este mais tarde fabricado, externamente, e assemblado pelo autor do presente relatório. Para o SAD foram efetuados os mesmos procedimentos exceto o desenho e montagem do PCB. Em ambos os sistemas foram efetuados as devidas validações em ambiente laboratorial dos respetivos PCB. Por forma a realizar a tarefa de validação foi necessário utilizar *software* desenvolvido por terceiros (por Engenheiros da empresa), embora numa primeira fase o autor tenha desenvolvido algum desse *firmware*.

Estes dois sistemas versam a aquisição de informação remotamente e a sua salvaguarda informática de forma centralizada. Este é um dos muitos desafios que atualmente, com os avanços tecnológicos estamos a enfrentar na introdução da Indústria 4.0 um pouco por todo o mundo. A Indústria 4.0 visa permitir a digitalização total dos processos associados às empresas em consonância com algoritmos inteligentes/autónomos de apoio aos processos empresariais, entre outros aspetos. Estes conceitos permitem uma gestão mais coerente e eficiente dos custos financeiros dos processos e da fabricação em concreto. As maiores despesas das fábricas são as manutenções inesperadas nas máquinas, dado que não produzem o seu produto nesses momentos e necessitam de reparação. A manutenção preditiva (com instrumentação) permite antever o momento adequado da manutenção nos equipamentos, havendo todo um fluxo de informação (no conceito da Indústria 4.0) para os gestores tomarem decisões, reduzindo-se assim os custos.

Palavras-chave: Sistema galvanicamente isolado; Isolamento capacitivo; Medição de Tensão; Aquisição de tensões; Manutenção preditiva para máquinas elétricas.

ABSTRACT

This document describes the work done in the Internship Curricular Unit of the Master in Electrical Engineering taught at ISEC. The internship took place at the company ENGING, whose main activity is to develop solutions for the industry in the scope of predictive maintenance.

The goal set by the company, in agreement with the ISEC advisors, was the development of two systems, in the hardware aspect, more specifically in the specification / development of the PCB (printed circuit board). The systems developed are: SMTGI - Galvanically Isolated Voltage Measurement System; SAD- Data Acquisition System. In the case of SMTGI, a theoretical study was prepared, a survey of the various components on the market, the decision of which components to integrate into the PCB and finally the development of the PCB, which was later manufactured and assembled by the author of this report. For the SAD, the same procedures were performed except the drawing and assembly of the PCB. In both systems, the validations in the laboratory environment of the respective PCBs were performed. In order to perform the validation task, it was necessary to use software developed by third parties (by company engineers), although in the first phase the author developed some of this firmware.

These two systems deal with the acquisition of information remotely and its computer safeguarding in a centralized manner. This is one of the many things we are currently facing with technological advances in introducing Industry 4.0 all over the planet. Industry 4.0 aims to enable full digitization of business-associated processes in line with intelligent / standalone business process support algorithms, among other aspects. These concepts enable more coherent and efficient management of the financial costs of processes and concrete manufacturing. The biggest costs of factories are the unexpected maintenance of the machines, since they do not produce and need repair. Predictive maintenance (with instrumentation) allows foreseeing the appropriate time for maintenance on equipment, with a whole flow of information (in the Industry 4.0 concept) for managers to make decisions, reducing costs.

Keywords: Galvanically isolated system; Capacitive isolation; Voltage measurement; Voltage acquisition; Predictive maintenance for electrical machines

3.4	SDRAM.....	29
3.5	<i>Shield</i> com SDRAM e ADC.....	30
3.6	Alimentação do sistema SAD.....	31
3.7	<i>Firmware</i> do sistema SAD.....	31
3.8	Extras para o sistema SAD.....	35
3.9	Conclusões.....	35
4	Sistemas em PCBs.....	37
4.1	PCB para o sistema SMTGI.....	37
4.1.1	Preparação para o desenho em PCB.....	38
4.1.2	Desenho da PCB.....	39
4.1.3	Processamento em Matlab.....	41
4.1.4	Montagem e teste da placa SMTGI.....	43
4.1.5	Conclusões sobre o desenvolvimento da placa SMTGI.....	52
4.2	PCB para o sistema SAD.....	53
4.2.1	Procedimento de calibração da placa.....	54
5	Produto final.....	57
5.1	Sistema completo: o conceito.....	57
5.2	Aquisição de uma onda sinusoidal sem ruído.....	58
5.3	Aquisição de uma onda da rede.....	60
5.4	Conclusão da aquisição para o produto final.....	62
6	Considerações finais.....	63
6.1	Conclusão.....	63
6.2	Melhorias futuras.....	64
	Referências.....	65
	Anexos.....	69
Anexo A	Tabelas auxiliares para análise de sistema SMTGI.....	69
Anexo A.1	Componentes isoladores com recurso a isolamento magnético.....	69
Anexo A.2	Componentes isoladores com recurso a isolamento ótico.....	70
Anexo A.3	Componentes isoladores com recurso a isolamento capacitivo.....	71
Anexo A.4	Tabela comparativa entre diferentes tecnologias.....	72
Anexo A.5	Tolerância de resistências.....	73
Anexo B	Tabelas auxiliares para análise do sistema SAD.....	74
Anexo B.1	Comparação entre microprocessadores.....	74

ÍNDICE DE FIGURAS

Figura 1-1 – Esquema global para o sistema de aquisição de sinais analógicos.	3
Figura 2-1 – Sistema geral de aquisição de tensões.	5
Figura 2-2 – Sistema de isolamento esquematizado.....	6
Figura 2-3 – Diagrama para o sistema abaixador de tensão e proteção de sobretensões.	7
Figura 2-4 – Diagrama do sistema de isolamento.	8
Figura 2-5 – Diagrama do sistema de filtragem e amplificação do sinal.	8
Figura 2-6 – Esquemático do circuito interno do componente LV25P (LEM, LV25P, 2014).	10
Figura 2-7 – Isolador ótico com recetor resistivo.....	12
Figura 2-8 - Isolamento capacitivo (Países Baixos, Eindhoven Patente Nº US 8,867,592 B2, 2014).....	13
Figura 2-9 – Esquemático da associação dos dois integrados, INA826 e AMC1300.	15
Figura 2-10 – Circuito divisor de tensão com proteção.....	16
Figura 2-11 – Sistema de proteção para sobre tensões.....	16
Figura 2-12 – Sinal analógico com e sem corte, gráfico da direita e esquerda respetivamente.	17
Figura 2-13 – Sistema global abaixador de tensão com proteção.	18
Figura 2-14 – Circuito de filtragem e amplificação de sinal implementado.	19
Figura 2-15 – Ondas de entrada (cinzento) e onda de saída (azul) do circuito de filtragem e amplificação do sinal.....	20
Figura 2-16 – Circuito global esquematizado.....	20
Figura 2-17 – Ondas de entrada U e V (azul e amarelo), e onda de saída UV (esverdeado) para o circuito projetado.....	21
Figura 3-1 – Esquema global para o sistema de aquisição de sinais analógicos.	25
Figura 3-2 – Diagrama para sistema SAD.....	26
Figura 3-3 – MSP432E401Y <i>LauchPad</i>	27
Figura 3-4 – TM4C1294 <i>LauchPad</i>	27
Figura 3-5 – Conversor Analógico Digital ADS8586SIPM.....	28
Figura 3-6 – Estado em função da tensão de entrada (TI, ads8586SIPM, 2017).	29
Figura 3-7 – SDRAM IS42S16160J-7TLI.	30
Figura 3-8 – Interação entre microcontrolador, ADC e SDRAM por meio de um <i>multiplexer</i>	31

Figura 3-9 – Inicialização e validação de periféricos.	32
Figura 3-10 – Função de seleção por forma a controlar o <i>multiplexer</i>	33
Figura 3-11 – Código principal para testar aquisição e envio de dados.	34
Figura 4-1 – Desenho PCB da placa SMTGI, camada superior.	40
Figura 4-2 – Desenho PCB da placa SMTGI, camada inferior.	40
Figura 4-3 – Obtenção de dados do osciloscópio para o Matlab.	41
Figura 4-4 – Fluxograma de código Matlab.....	42
Figura 4-5 – Nível de tensão para a tensão de 9 V provenientes do conversor ISA2409 (Power, ISA Series, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.	43
Figura 4-6 – Nível de tensão para a tensão de -9 V DC provenientes do conversor ISA2409 (Power, ISA Series, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.....	44
Figura 4-7 – Nível de tensão para a tensão de 5 V DC provenientes do regulador L50ABDT-TR (ST, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado	44
Figura 4-8 – Nível de tensão para a tensão de -5 V DC provenientes do regulador TC595002CBTR (Microchip, 2012), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.....	44
Figura 4-9 – Nível de tensão para a tensão de 12 V DC provenientes do conversor IA2412D (Power, IA Series, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.....	45
Figura 4-10– Nível de tensão para a tensão de - 12 V DC provenientes do conversor IA2412D, a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.	45
Figura 4-11 – Nível de tensão para a tensão de 5 V DC provenientes do regulador L50ABDT-TR (ST, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.	45
Figura 4-12 – Sinal adquirido com o primeiro canal na primeira configuração, em que o sinal a amarelo é a referência, sinal a verde (sinal mais espesso) é o Vout.	47
Figura 4-13 – Sinal adquirido com o primeiro canal na melhor configuração, em que o sinal a amarelo é a referência, sinal a verde (sinal mais espesso) é o Vout.	47
Figura 4-14 – Placa SMTGI desenvolvida.....	49
Figura 4-15 – Onda adquirida com sistema trifásico, onda amarela, referência.....	50
Figura 4-16 – Onda PWM com frequência de 5 kHz adquirida com placa SMTGI (sinal a verde, azul e rosa) e ponta diferencial (amarelo).....	52
Figura 4-17 – Placa SAD desenvolvida.	53
Figura 4-18 – Dados obtidos com ligação ADC modo série com entradas em curto circuito.	55

Figura 5-1 – Conexão das placas desenvolvidas e aquisição ideal das mesmas.	57
Figura 5-2 – Montagem para aquisição de sinais analógicos com o conjunto das placas.	58
Figura 5-3 – Aquisição de uma onda trifásica proveniente do gerador de sinais Ómicron.....	58
Figura 5-4 – Onda trifásica com separação das ondas por canal, canal 1, 2 e 3.....	59
Figura 5-5 – Aquisição de onda monofásica proveniente da rede elétrica.	60
Figura 5-6 – Onda da rede com separação das ondas por canal, 1, 2 e 3.	61

ÍNDICE DE TABELAS

Tabela 4-1 – Regras definidas para o desenho da PCB para o Sistema SMTGI.....	38
Tabela 4-2 – Erro para o desvio de tensão de alimentação para o lado de alta tensão.....	44
Tabela 4-3 – Erro para o desvio de tensão de alimentação para o lado de baixa tensão.	46
Tabela 4-4 – Diferentes valores à entrada e saída para cada uma das placas.....	48
Tabela 4-5 – Dados adquiridos para a melhor configuração, para cada um dos canais.	50
Tabela 4-6 – Desvio de fase por canal.....	51
Tabela 4-7 – Valores de componente DC para cada canal.....	55
Tabela 5-1 – Dados obtidos para onda do gerador com a análise matemática.	59
Tabela 5-2 – Dados obtidos para onda da rede com a análise matemática	61

SIMBOLOGIA , SIGLAS e ABREVIATURAS

A – Ampere

AC – Alternate Current

ADC – Analog-to-Digital Converter

BOM – Bill Of Materials

CI – Circuito Integrado

DC – Direct Current

DIP – Dual In-line Package

EPI – External Peripheral Interface

f_{am} – frequência de amostragem

f_c – frequência de corte

GND – Ground

Hz – hertz

kB – kilobyte

kbit – kilobit

kHz – kilohertz

ksps – kilo samples per second

LED – Light Emitting Diode

mA – miliampere

Mbit – megabit

mm – milímetro

mV – milivolt

nF – nano farad

NI – National Instruments

PCB – Printed Circuit Board

RMS – Root Mean Square

SAD – *Sistema de Aquisição de Dados*

SDRAM – *Synchronous dynamic random-access memory*

SMD – *Surface-Mount Device*

SMTGI – *Sistema de Medição de Tensões Galvanicamente Isolado.*

sps – *samples per second*

V – *volt*

βF – *Valor do ganho de corrente no transístor*

Ω – *ohm*

1 Introdução

Neste capítulo é feito um breve resumo sobre a motivação e enquadramento inerente à escolha do estágio realizado (Secção 1.1). É apresentada a empresa de acolhimento (Secção 1.2), e são descritos os objetivos propostos para o estágio (Secção 1.3). Por fim é apresentada a organização do presente documento (Secção 1.4).

1.1 Motivação e Enquadramento

Atualmente, fruto dos avanços tecnológicos, a nível mundial, assiste-se à introdução de novos conceitos como é o caso da Indústria 4.0. Esta assenta na digitalização total dos processos inerentes às organizações e integra conceitos como: a *internet* das coisas; segurança da informação; realidade aumentada; *Big Data*, robôs autónomos; simulação; computação na nuvem; integração de sistemas e fabricação aditiva.

A obtenção de dados fiáveis deve ser efetuada com recurso a equipamentos robustos e eficientes pois é nessas variáveis que assenta o futuro das fábricas.

Na sua conceção, os seus desenvolvimentos apresentam-se como um processo minucioso, com escolhas e decisões criteriosas para que os objetivos sejam cumpridos. Mais desafiante ainda, é após este processo de desenvolvimento, ver este trabalho dar origem a produtos que são diretamente integráveis nos conceitos da Indústria 4.0. No presente trabalho os sistemas desenvolvidos destinam-se a monitorizar e melhorar o desempenho da manutenção preditiva.

O autor do presente relatório optou assim pela realização de um estágio, tendo em conta este enquadramento e todos os fatores associados a uma melhor adaptação ao mundo do trabalho ainda como estudante.

1.2 Apresentação da Empresa

Fundada em 2012, a Enging define-se como uma empresa de engenharia especializada em desenvolver soluções industriais, tendo como principal objetivo ajudar os seus clientes nas diversas áreas de atuação, nas quais se inserem: Manutenção Preditiva, Soluções de Energia, Soluções de Segurança, Automação e Instrumentação, Redes e Infraestruturas de Comunicações, Consultadoria e Projetos de Engenharia e Formação.

A Enging, para além de ser criadora de um produto inovador para a monitorização de motores e transformadores, está constantemente focada na inovação de forma a liderar no posicionamento perante o mercado.

Atualmente a empresa conta com 19 colaboradores, dos quais destacam-se, Marco Ferreira como CEO, Martinho Simões como COO, Jorge Estima como Diretor de R&D, e Luís Alves como Engenheiro de R&D. A Enging dedica-se à venda de serviços de manutenção preditiva de máquinas elétricas tanto a nível nacional como internacional.

1.3 Objetivos do Estágio

O objetivo traçado pela empresa, em concordância com os orientadores do ISEC, passou pelo desenvolvimento de dois sistemas, na vertente de *hardware*, mais concretamente na especificação/ desenvolvimento do PCB (*printed circuit board*). Os sistemas desenvolvidos são: SMTGI- Sistema de Medição de Tensões Galvanicamente Isolado; SAD- Sistema de Aquisição de Dados. No caso do SMTGI foi elaborado um estudo teórico, um levantamento dos diversos componentes existentes no mercado, a decisão de quais componentes a integrar no PCB e por último o desenvolvimento do PCB, tendo sido mais tarde fabricado e assemblado pelo autor do presente relatório. Para o SAD foram efetuados os mesmos procedimentos exceto o desenho e montagem do PCB. Em ambos os sistemas foram efetuados as devidas validações em ambiente laboratorial dos respetivos PCB. Por forma a realizar a tarefa de validação foi necessário utilizar *firmware* desenvolvido por terceiros (Engenheiros da empresa), embora numa primeira fase o autor tenha desenvolvido algum desse *firmware*.

Com o intuito de se proceder a uma manutenção preditiva, ou seja, de forma a detetar anomalias nas máquinas elétricas (ex. motores e transformadores) previamente, é necessário analisar as formas de onda da tensão e corrente.

Por forma a fazer a análise às formas de onda de tensão, foco deste estágio, é necessário fazer a aquisição das mesmas, como se pode visualizar na Figura 1-1. Para isso é necessário fazer um acondicionamento do nível de tensão, objetivo do sistema SMTGI, que para além de fazer o acondicionamento têm de fazer um isolamento galvânico entre os dois circuitos (circuito de potência e circuito de aquisição) e conter uma gama de saída semelhante aos equipamentos anteriores, ou seja, o sistema SMTGI tem de ser retro compatível. Em termos de custo espera-se que este sistema tenha um custo de aproximadamente 100€.

Com o acondicionamento da onda de tensão feito é possível passar à aquisição da mesma, para isso foi desenvolvido o sistema SAD cujos objetivos passam por dois estágios, para motores elétricos, e para transformadores. No primeiro é objetivo fazer uma aquisição a 4 canais em simultâneo com uma frequência de 50 ksp/s para um período de 60 segundos, já no segundo o

objetivo passa por fazer a aquisição de 6 canais em simultâneo com uma frequência de 30 ksp/s para o mesmo período que na opção anterior. No que respeita os custos associados a este sistema, espera-se que cada placa ronde os 250€. Importa ainda realçar que este sistema, à semelhança do sistema SMTGI têm de ser retro compatível.

Para além do objetivo anteriormente mencionado, este estágio permitiu a experiência em trabalho operacional e trabalho em equipa numa empresa.

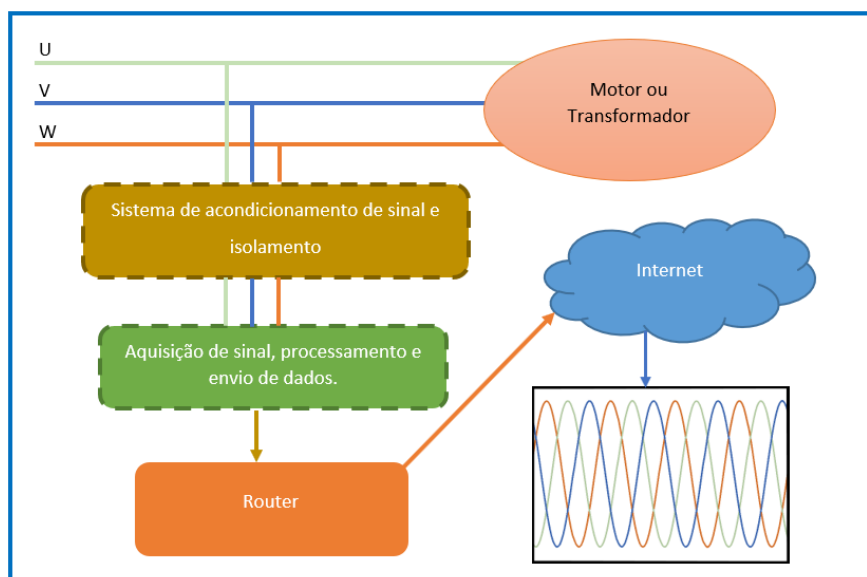


Figura 1-1 – Esquema global para o sistema de aquisição de sinais analógicos.

1.4 Organização do Relatório

Este Relatório de Estágio está dividido em 6 capítulos, tal como se sintetiza seguidamente:

- O Capítulo 1 contém a introdução ao projeto associado ao estágio, a sua contextualização, os objetivos, as metas a atingir e a organização do documento;
- O Capítulo 2 contém todo o percurso realizado para a especificação do sistema SMTGI;
- O Capítulo 3 contém todo o percurso realizado para a especificação do sistema SAD;
- O Capítulo 4 apresenta o desenvolvimento de PCB;
- O Capítulo 5 descreve os resultados com a associação das duas placas desenvolvidas;
- O Capítulo 6 apresenta as conclusões deste trabalho e algumas sugestões para desenvolvimentos futuros;
- O final deste Relatório de Estágio inclui as referências bibliográficas e os vários anexos mencionados ao longo dos capítulos anteriores.

2 Especificação do Sistema de Medição de Tensões Galvanicamente Isolado (SMTGI)

O presente capítulo caracteriza o principal objetivo do sistema SMTGI e todos os passos intermédios usados para o concluir com sucesso. Inicialmente especifica-se o que se pretende desenvolver (Secção 2.1), iniciando-se de seguida o estudo das tecnologias de isolamento (Secção 2.2), nomeadamente o isolamento magnético, capacitivo e ótico e a análise destas três tecnologias. Após o isolamento, segue-se o estudo do abaixamento da tensão (de 1500 V para 250 mV) (Secção 2.3), a filtragem e amplificação do sinal (Secção 2.4), sendo apresentado o esquema final (Secção 2.5). É ainda referido o desenvolvimento de uma fonte de alimentação com várias vantagens de saída para alimentar o sistema SMTGI (Secção 2.6). Por último são exibidas as conclusões (Secção 2.7).

2.1 Sistema a desenvolver: o conceito

O sistema SMTGI (Sistema de Medição de Tensões Galvanicamente Isolado) é o sistema com o objetivo principal de fazer o acondicionamento de sinal e isolamento do mesmo (sistema a tracejado dourado/cima na Figura 2-1), responsável por separar fisicamente os dois circuitos, o circuito do microcontrolador (lado de baixa tensão) e o circuito da rede elétrica (lado de alta tensão), como se pode observar pela Figura 2-1.

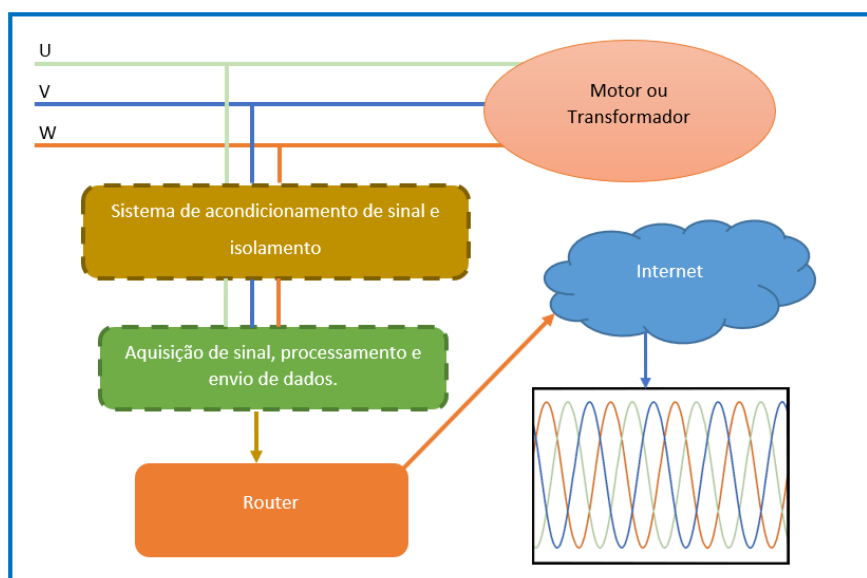


Figura 2-1 – Sistema geral de aquisição de tensões.

Os dados analógicos (tensões) a acondicionar são, de modo geral, ondas sinusoidais, com uma frequência de 50 Hz e amplitude máxima de 1500 V, ou onda PWM, com uma frequência de 5 kHz e amplitude equivalente às ondas sinusoidais. No entanto, é importante referir que as tensões a adquirir podem assumir outra gama de amplitudes e frequências.

Os requisitos para esta placa obrigam à aquisição dos sinais em simultâneo, minimizando o desfasamento, o ruído e a distorção harmónica. Um objetivo secundário é que este produto seja retro compatível possibilitando ser utilizado com outros produtos já existentes na empresa, a um custo mais reduzido do que o equipamento que permite a separação das ondas de tensão. Para além destes aspetos é ainda necessário existir uma separação física dos circuitos de potência e medição por forma a garantir o correto funcionamento dos dois lados como se pode visualizar pela Figura 2-2.

Observa-se ainda na Figura 2-2 que à entrada do sistema SMTGI são colocadas as tensões simples (U, V e W) duas a duas, e à saída têm-se uma tensão adequada aos níveis do sistema SAD, mas proporcional à tensão composta (UV, VW e WU).

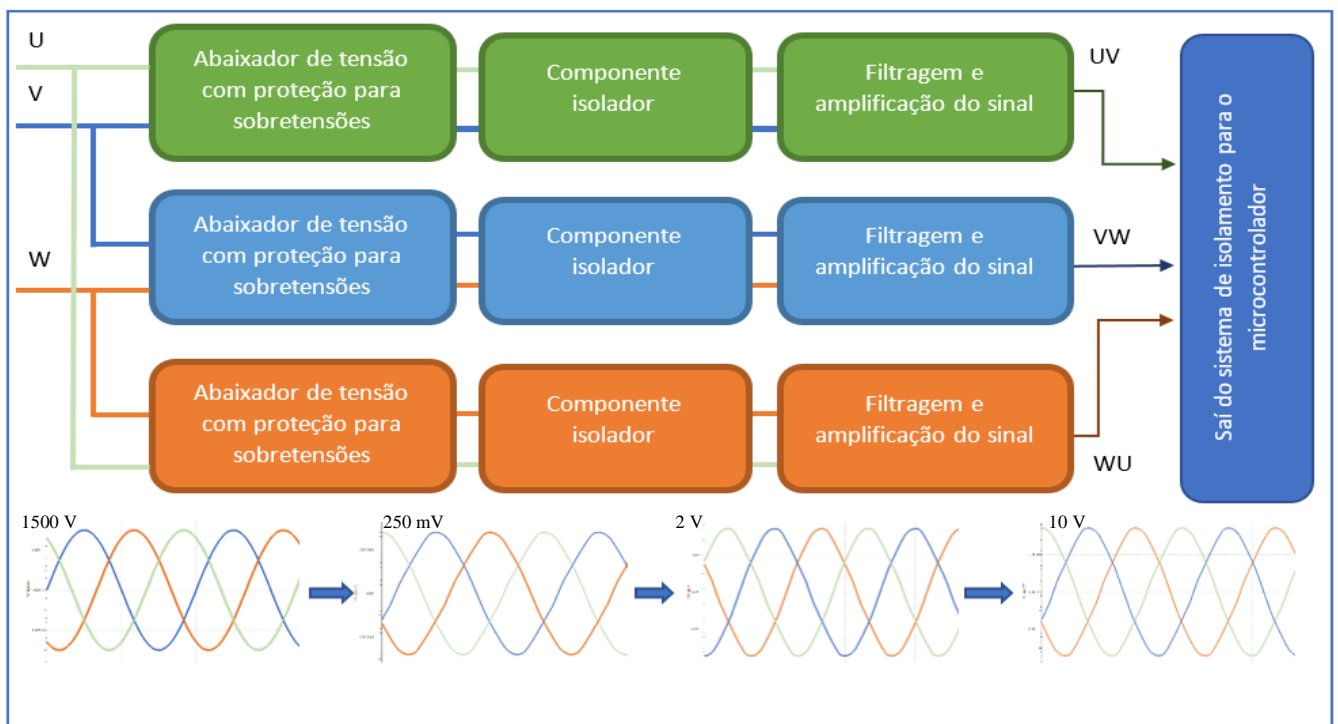


Figura 2-2 – Sistema de isolamento esquematizado.

Pela Figura 2-2 é possível observar, para além das formas de onda, os diferentes blocos dentro do Sistema SMTGI: o primeiro, o bloco abaixador de tensão e proteção do componente isolador para sobretensões; o segundo, o próprio componente isolador, que separa fisicamente os circuitos de potência e medição; e em terceiro existe a filtragem e amplificação de sinal por forma a que o nível de tensão corresponda à gama de entrada do ADC (*Analog-to-Digital Converter*).

Cada um dos blocos esquematizados pela Figura 2-2 contém diferentes sistemas internos com diferentes intuitos:

- Abaixador de tensão com proteção para sobretensões: reduz e limita o nível de tensão por forma a ser possível ter uma tensão admissível à entrada do componente isolador, como se pode observar no esquema da Figura 2-3;
- Componente isolador: componente que efetivamente isola o sistema de medição do sinal de entrada. Para além deste componente é utilizado um amplificador de alta impedância, impossibilitando que haja uma corrente significativa neste. Tratando-se de um sistema galvanicamente isolado, não é possível fazer conexão entre o GND1 (alta tensão) e GND2 (baixa tensão), obrigando assim à utilização de duas fontes de alimentação, como se pode observar pelo esquema da Figura 2-4;
- Filtragem e amplificação do sinal: neste sistema o objetivo é reduzir a amplitude das componentes de alta frequência e aumentar, ou reduzir, a amplitude do sinal. Possibilitando assim utilizar toda a gama do ADC. Este sistema encontra-se esquematizado na Figura 2-5.

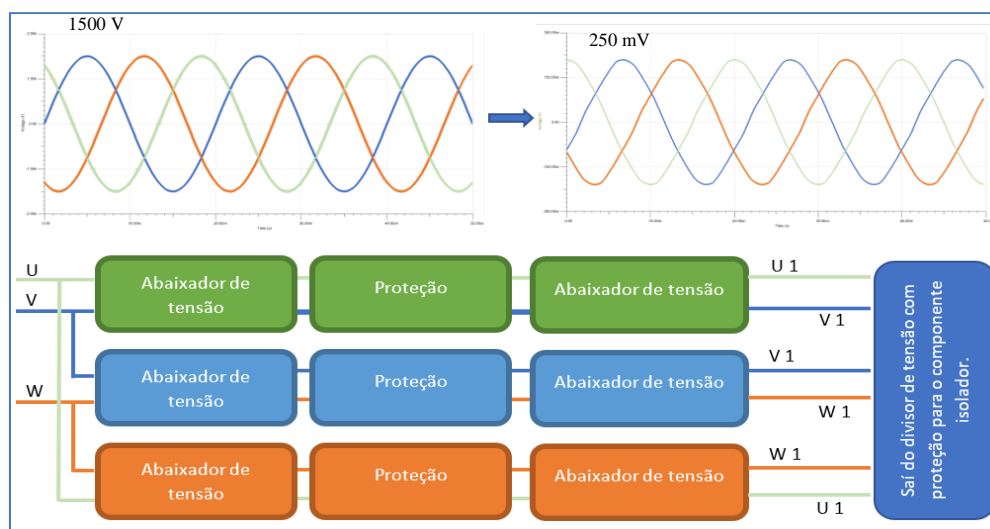


Figura 2-3 – Diagrama para o sistema abaixador de tensão e proteção de sobretensões.

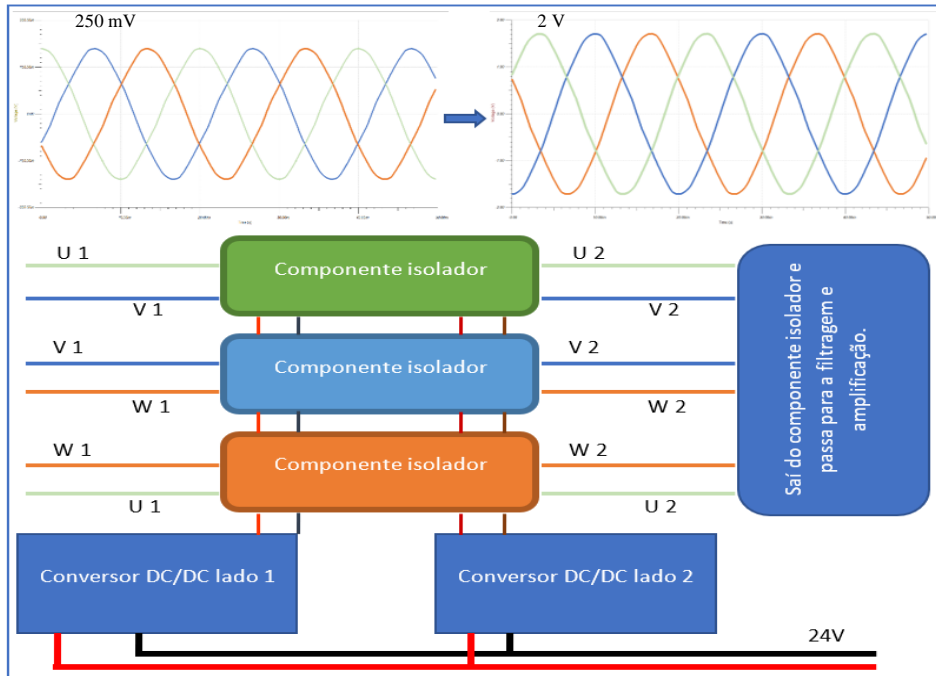


Figura 2-4 – Diagrama do sistema de isolamento.

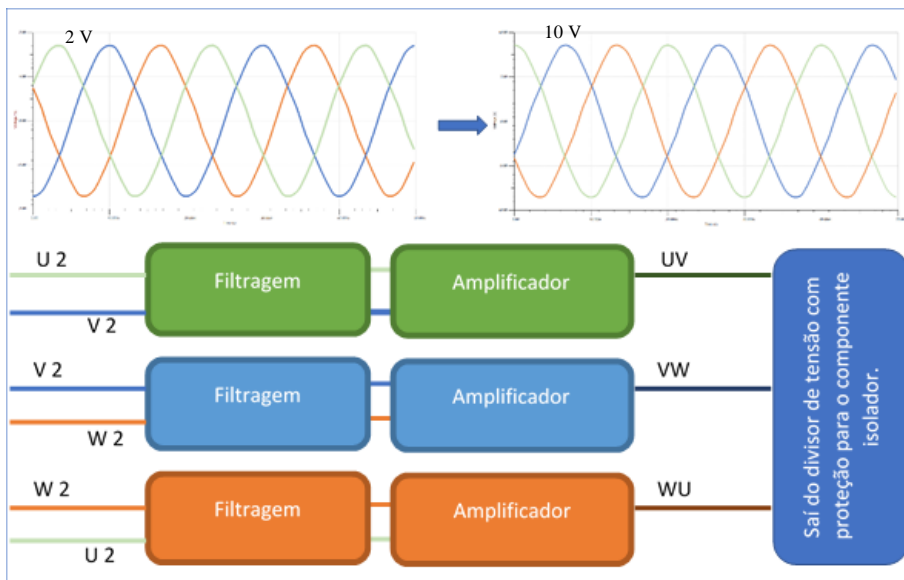


Figura 2-5 – Diagrama do sistema de filtragem e amplificação do sinal.

2.2 Sistema de Isolamento

O sistema de isolamento é o sistema que permite separar fisicamente os dois circuitos elétricos como se pode observar pela Figura 2-4, garantindo assim que não haja influência bilateral entre ambos.

Com o intuito de se proceder a este isolamento foram encontradas, analisadas e comparadas três diferentes tecnologias: isolamento por meio magnético, isolamento por meio ótico e isolamento por meio capacitivo.

Em todos os tipos de isolamento serão utilizados componentes para demonstrar o que existe no mercado, fazendo uma comparação entre os seguintes fatores: isolamento, tensão de entrada (V_{in}), *slew rate* (taxa de variação), potência absorvida, largura de banda e o custo por cada componente. As tabelas com estes dados preenchidos encontram-se em anexo.

De seguida serão explicados os fatores referenciados:

- Isolamento: interessa à empresa garantir um nível de isolamento superior ou igual a 1000V RMS;
- Tensão de entrada: este fator será importante para o sistema “Abaixador de tensão com proteção para sobretensões”. No entanto nesta seção é apenas informativo;
- *Slew rate*: se optarmos por um componente que tenha uma taxa de variação baixa a onda à saída poderá vir filtrada devido ao atraso embutido;
- Potência absorvida: importante para o correto dimensionamento do conversor para alimentação do sistema. No entanto nesta seção é apenas informativo;
- Largura de banda: com este parâmetro conseguimos perceber com que frequência o componente trabalha de forma correta;
- Custo: este fator será importante pois será o custo que a empresa terá de acarretar.

2.2.1 Isolamento magnético

Como referência será usado um equipamento desenvolvido pela Enging, em anos anteriores, que utiliza o isolamento magnético como forma de separar os circuitos, em concreto baseia-se no componente LV25P (LEM, LV25P, 2014). Todas as análises efetuadas a este bloco terão como modelo esse sistema já existente.

O método de funcionamento do componente isolador LV25P é visível pelo esquemático na Figura 2-6 ficando perceptível o funcionamento do isolamento magnético. A separação dos dois circuitos é conseguida com a utilização de um transformador à entrada, obtendo uma réplica na saída do mesmo. Perante o esquemático da Figura 2-6, é introduzida uma tensão nos terminais denominados “+HV” e “-HV” (a entrada de alta tensão U ou V ou W), com a resistência R1 dimensionada para a tensão máxima admissível, por forma a que a corrente não ultrapasse os 10 mA. Com os 10 mA à entrada é induzida uma corrente no secundário de 25 mA, que corresponderá a uma saída de + /- 12V ou +/- 15V conforme a tensão de alimentação deste componente (LEM, LV25P, 2014).

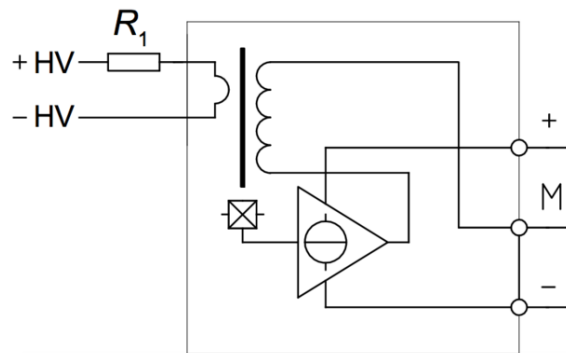


Figura 2-6 – Esquemático do circuito interno do componente LV25P (LEM, LV25P, 2014).

Como este componente tem como referência o funcionamento do transformador, será possível prever o comportamento do mesmo. De acordo com o artigo (Dias, 2014), “Transformador é um equipamento que transforma uma tensão alternada, de determinada amplitude, numa tensão alternada de menor amplitude sem que a frequência seja alterada.”, no caso de um transformador redutor. Pelo mesmo documento sabe-se que “A relação de transformação é definida pela seguinte expressão: $m = \frac{N1}{N2}$ ”, se $m > 1$ trata-se de um transformador redutor, caso $m < 1$ o transformador é amplificador, onde N1 é o número de espiras no primário e N2 é o número de espiras no secundário.

Pelo mesmo documento sabe-se:

$$V_{in} = m * V_{out}$$

Sendo V_{out} a tensão no secundário, V_{in} a tensão no primário e m a relação de transformação.

Com a análise teórica efetuada, acima, sobre a previsão da tensão à saída do componente com isolamento magnético, é possível referir algumas vantagens e desvantagens do mesmo. Segundo o artigo (Schweber, 2017), “... o isolamento magnético sofre das mesmas vantagens de um transformador, pois tem uma vida útil muito elevada, e aguenta picos de tensão muito elevados. No entanto devido à sua constituição indutiva via campos magnéticos, pode ser suscetível à interferência de campos magnéticos externos. Com os avanços tecnológicos os *designs* mais novos conseguem efetivamente reduzir este efeito, chegando a ser possível certificar que o equipamento não é afetado pelas interferências a que possa ser sujeito...”

Por forma a fazer-se uma análise detalhada aos componentes encontrados com isolamento magnético, foi preenchida a tabela que se encontra em anexo, Anexo A.1.

2.2.2 Isolamento ótico

O isolamento ótico é constituído por dispositivos óticos também designados por dispositivos optoelectrónicos. Segundo (Baptista, Fernandes, Pereira, & Paisana, 2012), “Os dispositivos optoelectrónicos englobam um conjunto muito variado de dispositivos cujo princípio de funcionamento assenta na interação entre radiação eletromagnética e os materiais utilizados no seu fabrico. Daremos especial atenção aos dispositivos semicondutores, sendo de particular importância:

- Os fotodetetores: convertem num sinal elétrico as alterações das suas propriedades elétricas resultantes da incidência de luz. Por exemplo fotorresistências, fotodíodos, fototransístores, fototirístores;
- Os conversores optoelectrónicos: transformam energia luminosa em energia elétrica. Por exemplo, células solares;
- Os emissores de luz: transformam energia elétrica em radiação luminosa. Por exemplo, díodos emissores de luz (LED) e fontes coerentes de radiação (LASER);
- Os acopladores óticos: promovem a ligação ótica entre dois circuitos (o emissor e o detetor de luz) que se encontram isolados galvanicamente”.

Relativamente aos acopladores óticos ou isoladores óticos, pela referência (Baptista, Fernandes, Pereira, & Paisana, 2012), “os acopladores óticos mais correntes (também conhecidos por isoladores óticos) são constituídos por um díodo emissor de luz GaAs (infravermelhos) e um foto-transístor de Si (...) ou um foto-díodo de Si utilizados como detetor. A utilização do foto-transístor de Si como detetor resulta da elevada sensibilidade do Si às frequências emitidas pelo díodo de GaAs, ...”

Em síntese da referência (Baptista, Fernandes, Pereira, & Paisana, 2012),

- “Os acopladores óticos permitem estabelecer a ligação ótica entre dois circuitos que se encontram isolados galvanicamente e que são normalmente constituídos por um LED e por um foto-transístor separados por um dielétrico transparente.”;
- “A relação de transferência relaciona a corrente no coletor com a corrente no díodo e é um dos parâmetros mais importantes do acoplador ótico. Esta relação varia devido às variações do β_F do transístor com a corrente no coletor e é francamente dependente da temperatura.”;
- “Para melhorar a resposta em frequência do acoplador ótico, é usual ligar uma resistência elevada entre a base e o emissor do transístor, diminuindo, contudo, a sua relação de transferência.”.

2.2.2.1 Isolador ótico com recetor resistivo

O componente apresentado na Figura 2-7, utiliza como sensor um LDR (*Light Dependent Resistor*). O seu funcionamento assenta em alterar o valor da resistência conforme a luminosidade incidente, ou seja, quanto mais luminosidade menos resistência. No entanto devido à utilização do LDR, o sistema torna-se lento e não reage tão rapidamente como o LED, sendo mais adequado para sistemas com variações mais lentas.

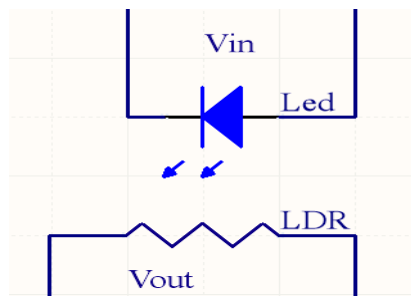


Figura 2-7 – Isolador ótico com recetor resistivo

2.2.2.2 Isolador ótico com foto-díodo

Neste componente é utilizado um foto-díodo como sensor de Intensidade luminosa, permitindo-lhe uma velocidade de variação superior à tecnologia explicada na secção 2.2.2.1.

2.2.2.3 Isolador ótico com foto-transístor

Neste componente é utilizado um transístor com um recetor de fotões ligado à *gate* do mesmo, de modo a fechar o circuito quando há uma incidência de luminosidade.

Este processo não têm uma comutação tão rápida como no isolador ótico com foto-díodo (Secção 2.2.2.2). No entanto é mais rápido do que o isolador ótico com resistência (Secção 2.2.2.1).

2.2.2.4 Isolador ótico bidirecional

Em todas as tecnologias acima descritas (Secções 2.2.2.1, 2.2.2.2 e 2.2.2.3) na sua entrada só era permitida uma tensão positiva. Com a tecnologia ótico-bidirecional é possível ter tensões positivas e simultaneamente negativas com o auxílio de um LED adicional.

Tal como no isolamento magnético, Secção 2.2.1, foi efetuada a análise do que existe no mercado, permitindo assim fazer uma comparação de marcas e tecnologias (alguns exemplos

que foram encontrados apresentam-se no Anexo A.2, oriundos do documento da Broadcom AVAGO [21-26]). Nesta categoria, para se fazer a medição de sinais analógicos alternados, existe uma vasta gama de componentes que utilizam o processo de foto-díodo, por ser o que apresenta uma melhor resposta temporal.

2.2.3 Isolamento capacitivo

O circuito de isolamento capacitivo é um circuito que permite o isolamento de tensão, este circuito é diferencial, assim, cada um dos canais contém condensadores a garantir a separação capacitiva, como se pode observar na Figura 2-8. Este circuito distribui os sinais de alta tensão por ambos os condensadores. Dado que são utilizados condensadores para fazer o isolamento, à saída, é obtido um sinal com desfasamento de 180° face à onda de entrada. Excerto adaptado do documento (Países Baixos, Eindhoven Patente N° US 8,867,592 B2, 2014).

Segundo o artigo (Schweber, 2017), “O isolamento capacitivo tem alta imunidade ao ruído magnético e comparando com o isolamento ótico, pode suportar uma largura de banda mais ampla”.

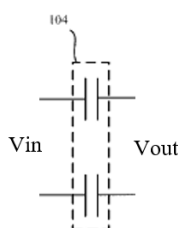


Figura 2-8 - Isolamento capacitivo (Países Baixos, Eindhoven Patente N° US 8,867,592 B2, 2014)

O fabricante com mais destaque na produção destes equipamentos é a Texas Instruments, estando a impulsionar esta tecnologia. A nível dos amplificadores galvanicamente isolados a marca mais competitiva é a Broadcom. Após análise aos principais equipamentos existentes no mercado foi estruturada a tabela presente no Anexo A.3.

2.2.4 Análise às três tecnologias de isolamento e componentes existentes no mercado

Entre as três tecnologias apresentadas no corrente capítulo, o isolamento magnético foi removido pois, para além de ser o tipo de isolamento previamente utilizado, trata-se de um componente demasiado caro em função do *slew rate* do mesmo (0.225 mA/us).

Deste modo, restam apenas duas tecnologias diferentes, isolamento ótico e isolamento capacitivo, sendo que, a que apresenta melhores características é o isolamento capacitivo, pois tem uma vida útil mais longa. No entanto, é uma tecnologia que apresenta *slew rate* mais baixo. Embora a tecnologia preferencial seja o isolamento capacitivo, é a relação vantagem/custo que irá decidir o componente a utilizar.

Sabendo que o sistema isolador irá acondicionar sinais com uma tensão na ordem dos 1060 V RMS, é necessário ter um isolamento galvânico para este nível de tensão. Com esse intuito foi feita uma seleção aos equipamentos, de ambas as tecnologias (ótico e capacitivo), e preenchida a tabela apresentada em Anexo A.4.

Da mesma tabela todos os componentes de ISOXX4X, da Texas Instruments, foram descartados devido ao seu elevado preço. Assim sendo restam apenas os componentes AMC1300X e ACNT-H79X. Os componentes ACNT-H79X são os que contém um isolamento superior assim como o *slew rate* superior. No que respeita à largura de banda suportada, o AMC 1300B é o componente que detém uma largura de banda superior. Em termos de custo, os componentes AMC são os que conseguem obter um preço mais baixo.

Após esta verificação a empresa optou pela série AMC da TI.

Com o equipamento escolhido foram efetuados diversos ensaios teóricos, com o *software* de simulação da Texas Instruments (Tina-TI), por forma a construir um circuito completo possibilitando a visualização e o comportamento do equipamento em questão. Posteriormente com uma análise mais detalhada ao *datasheet* do amplificador isolador AMC1300 (TI, AMC1300) e por problemas obtidos durante o desenvolvimento da placa, ficou perceptível que o componente escolhido contém uma impedância de entrada relativamente baixa, 20 k Ω .

Através de uma análise ao documento (Instruments, 2015) disponibilizado pela Texas Instruments, verificou-se que antes de o sinal entrar no AMC, é utilizado um outro componente (INA826). Segundo o *datasheet* do componente referido (TI, INA826 Precision, 2016), este contém uma impedância de 100 k Ω . Em suma a utilização deste equipamento com um ganho unitário terá um efeito de *buffer*, este efeito em eletrónica é um componente que permite conectar um circuito de alta impedância a uma carga de baixa impedância, reduzindo assim as distorções na onda de medição.

Com a conjugação dos dois integrados, INA826 e AMC1300, foi implementado um filtro à entrada do amplificador isolador AMC1300, como sugerido no *datasheet* (TI, AMC1300).

Todos os filtros utilizados neste processo são filtros básicos RC, que no caso de um circuito diferencial o valor da resistência é o somatório das resistências dos dois canais.

O filtro foi dimensionado para uma frequência de corte na ordem dos 200 kHz dado que a frequência de corte do amplificador isolador é de 300 kHz. É visível pela Figura 2-9 o esquemático utilizado, com o amplificador diferencial à esquerda, seguido do filtro, acabando com o amplificador isolador, de salientar que o GND1 e GND2 do componente AMC1300 são massas distintas.

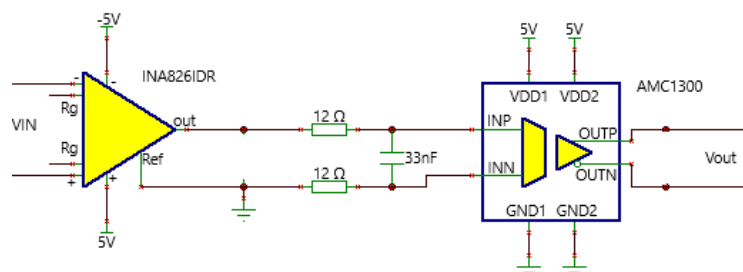


Figura 2-9 – Esquemático da associação dos dois integrados, INA826 e AMC1300.

2.3 Análise ao sistema abaixador de tensão com proteção para sobretensões

Perante a escolha do componente isolador utilizado foi possível saber quanto é que era necessário reduzir a tensão. Assim sendo, com base no divisor de tensão foram dimensionadas as resistências por forma a ter a queda de tensão apropriada, nomeadamente fazer uma equivalência de 1500 V para 250 mV.

Contudo existe uma necessidade de se fazer proteção para sobretensões, por forma a não existir sinal com saturação (*clipping*) à saída. Para a proteção foram utilizados pares de díodos.

Com o intuito de se fazer uma redução de tensão, foi abordado o princípio de funcionamento de um divisor de tensão, como se pode observar na Figura 2-10. Para reduzir os erros optou-se por resistências de alta precisão (Anexo A.5).

Num divisor de tensão de modo a anular ou reduzir o efeito de carga do circuito a que este vai ser ligado é necessário que a impedância de entrada desse circuito comparativamente seja muito elevada, daí a utilização de um amplificador em modo *buffer* ligado no ponto Iout.

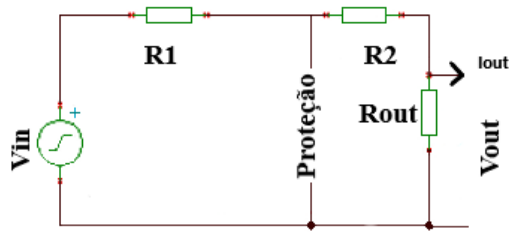


Figura 2-10 – Circuito divisor de tensão com proteção.

Na Figura 2-10 é possível observar que existem duas resistências a fazer queda de tensão antes de se obter a tensão desejada (“Vout”). Possibilitando assim ter dois níveis de tensão, um para o sistema de proteção e outro para a medição do nível de tensão.

A proteção contra sobretensões é proporcionada por meio de díodos ligados a 5 V (parte positiva) e a – 5 V na parte negativa, tal como se pode observar na Figura 2-11.

Sempre que a tensão aos terminais dos díodos for superior à tensão de condução, nesta situação, o potencial no ponto P1 passa a ser conhecido. Exemplificando para o diodo D1, para o caso foram utilizados díodos *schottky* com uma tensão de condução de 0.4V, se o potencial em P1 chegar aos 5,4 V o diodo D1 entra em condução e automaticamente fixa a tensão no ponto P1 aos 5.4V, não permitindo assim que a tensão à saída “Vout” seja superior a 250mV (considerando o circuito da Figura 2-10, e a fonte a operar na região normal de funcionamento).

Este circuito de proteção foi adaptado e está baseado no circuito descrito em (Instruments, 2015).

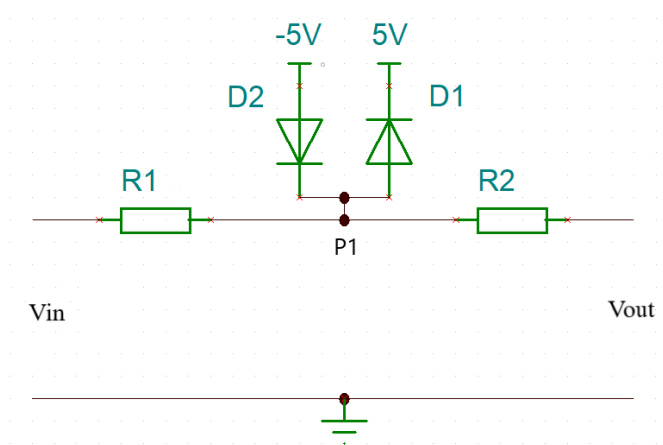


Figura 2-11 – Sistema de proteção para sobre tensões.

Com a simulação teórica foi possível observar o comportamento, teórico, da proteção com pares de díodos (Figura 2-12). Analisando os gráficos obtidos ficou perceptível que quando o nível de tensão à entrada “Vin” é superior ao dimensionado, os díodos entram em funcionamento prevenindo assim que o componente isolador entre em corte (efeito *clipping*), desta forma é feita uma proteção ao mesmo. Na Figura 2-12 são apresentados dois gráficos, o da esquerda apresenta o funcionamento normal com uma onda oscilante entre 5 V e -5 V, já no gráfico à direita é apresentado o sinal com os díodos a fecharem o circuito obtendo à saída uma onda oscilante entre 5.4 V e -5.4V.

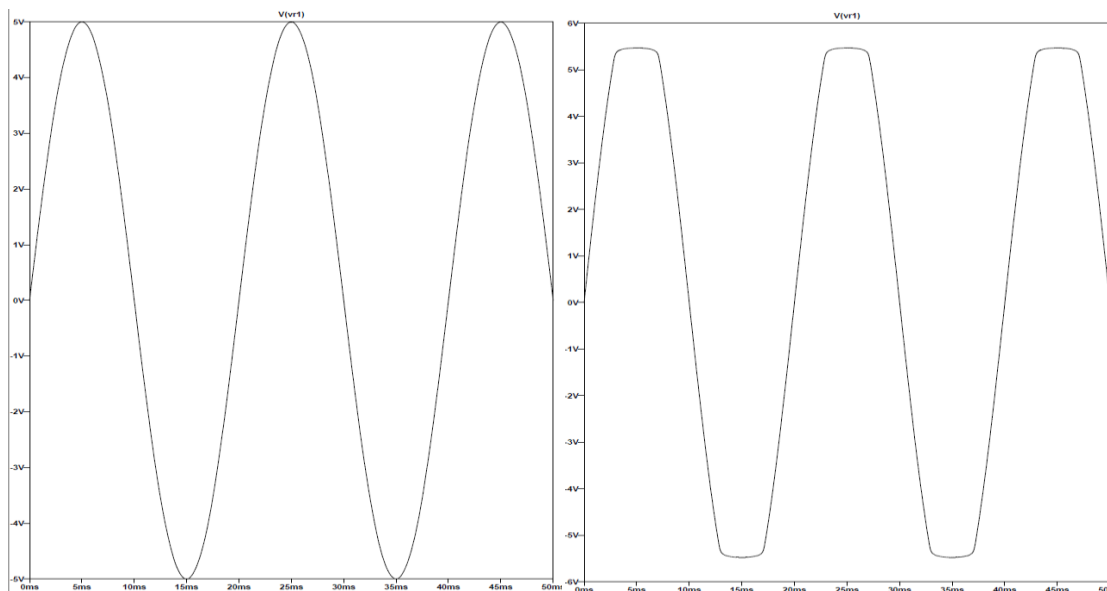


Figura 2-12 – Sinal analógico com e sem corte, gráfico da direita e esquerda respetivamente.

Uma vez que está explícito o sistema abaixador de tensão e o funcionamento da devida proteção foi permitido avançar para a elaboração do esquemático para o mesmo.

Embora nos exemplos anteriores tenha sido utilizado um circuito simples (medição de tensão entre uma linha e o GND), no circuito abaixador de tensão o sistema funciona em modo diferencial (medição de tensão entre duas linhas), obrigando assim a uma complexidade acrescida ao sistema. Num circuito diferencial a carga num dos ramos tem de ser igual ao outro ramo, assim sendo, para o divisor de tensão utiliza-se resistências no ramo de cima e no ramo de baixo, tal como na proteção onde se usa pares de díodos tanto no ramo de cima como no ramo de baixo, como se pode observar pela Figura 2-13.

Devido a ser um circuito diferencial é necessário, sempre que possível, existir uma referência ao GND por meio de resistências (“R10” e “R11”), reduzindo assim os erros de medição, pois o componente isolador tem a referência ao GND e assim todo o sinal analógico fica com a

mesma referência, este tipo de circuito foi baseado no circuito do documento (Instruments, 2015).

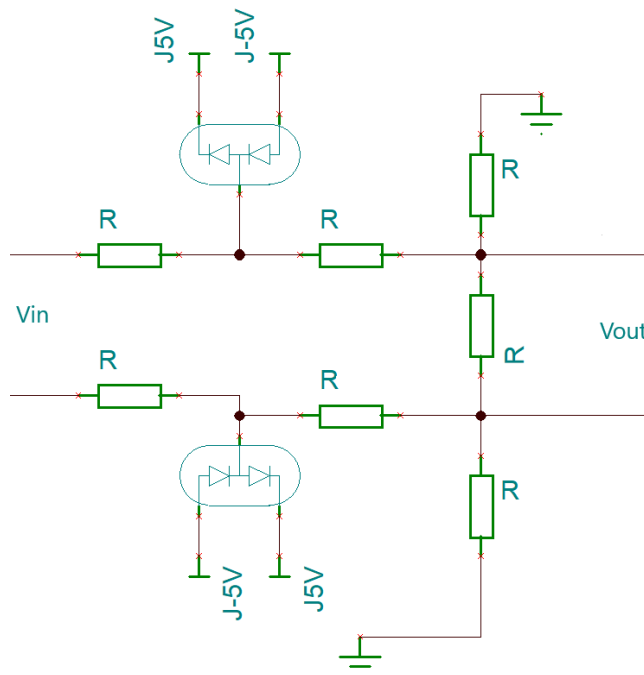


Figura 2-13 – Sistema global abaixador de tensão com proteção.

2.4 Análise ao sistema de filtragem e amplificação do sinal de medição

Por forma a existir um nível de tensão, à saída da placa SMTGI (Sistema de Medição de Tensão Galvanicamente Isoladas), compatível com as gamas de tensão dos outros equipamentos da empresa (ENGINE), é necessário que o sinal à saída do equipamento se encontre entre os -10 e 10 V. Esta gama é definida com base nos equipamentos já existentes de conversão do sinal analógico para digital.

Para se obter um sinal oscilante na gama pretendida é necessário fazer uma amplificação do sinal. Como os equipamentos eletrónicos introduzem e “captam” ruído, a fim de minimizar este aspeto, dado que o sinal vindo do componente isolador tem de ser amplificado antes de entrar no ADC, é necessário utilizar um filtro passa baixo (Figura 2-14), para reduzir o ruído após a frequência de corte do filtro.

Uma vez que o equipamento isolador já foi escolhido é possível determinar qual o ganho que é necessário multiplicar ao sinal por forma a que o mesmo se encontre dentro da gama pretendida. Sabendo que o componente isolador emite um sinal oscilante de -2V e 2V, entre os dois terminais Vout (“OUTN” e “OUTP”) (Figura 2-9), é necessário que este sinal seja amplificado 5 vezes.

Para o efeito foi utilizado um amplificador de instrumentação com uma configuração diferencial. O amplificador utilizado foi o OPA192IDR, pelo facto de ser um componente já existente na empresa. Neste tipo de circuito, o sinal é invertido relativamente ao sinal de entrada, sendo o ganho obtido por resistências, que no circuito da Figura 2-14 correspondem as resistências “R16” e “R18”.

Como referido anteriormente houve a necessidade de se utilizar um filtro para atenuar as ondas com uma frequência muito alta, mas antes de dimensionar o filtro importa saber de onde provém o sinal de ruído e desta forma dimensionar o filtro passa baixo adequadamente.

A onda de alta frequência advém, sobretudo, da(s) fonte(s) de alimentação que existam na placa, dado serem utilizados conversores DC-DC com uma frequência de comutação da ordem dos 300 kHz. Assim a alimentação não é perfeitamente constante tendo uma componente AC (ruído) com esta frequência, afetando os CIs alimentados por ela, podendo se refletir no sinal analógico. Outra fonte de ruído é a derivação do sinal, efeito de antena, ou na própria montagem da placa, o excesso de solda provoca o efeito de antena enquanto que a falta da mesma provoca mau contacto. No entanto estas serão desprezadas porque poderão ser facilmente detetadas e corrigidas.

Com o intuito de se fazer um anulamento dos sinais descritos ficou discriminado que o filtro a ser utilizado teria de ter uma frequência de corte reduzida. Optou-se por implementar um filtro simples de 1ª ordem (Figura 2-14) optando assim por uma frequência de corte na ordem dos 50 kHz (53.0516 kHz).

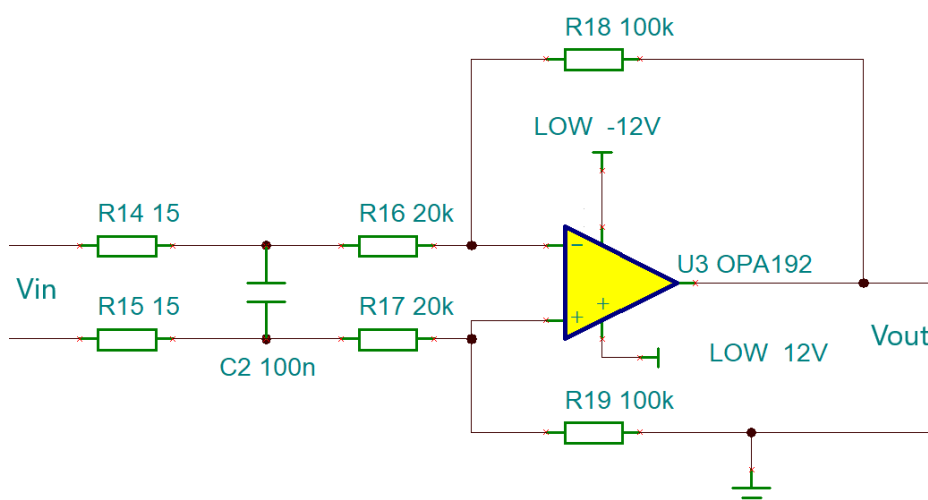


Figura 2-14 – Circuito de filtragem e amplificação de sinal implementado.

Procedendo-se a uma simulação teórica, com o programa Tina-TI, obteve-se o resultado ilustrado na Figura 2-15. Uma vez procedida à simulação teórica foi possível visualizar o

resultado esperado, dentro do expectável. A onda a cinzento é a onda de entrada no sistema com tensão de pico nos 2 V, passando pelo circuito é obtido a onda a azul com a tensão de pico nos 10 V

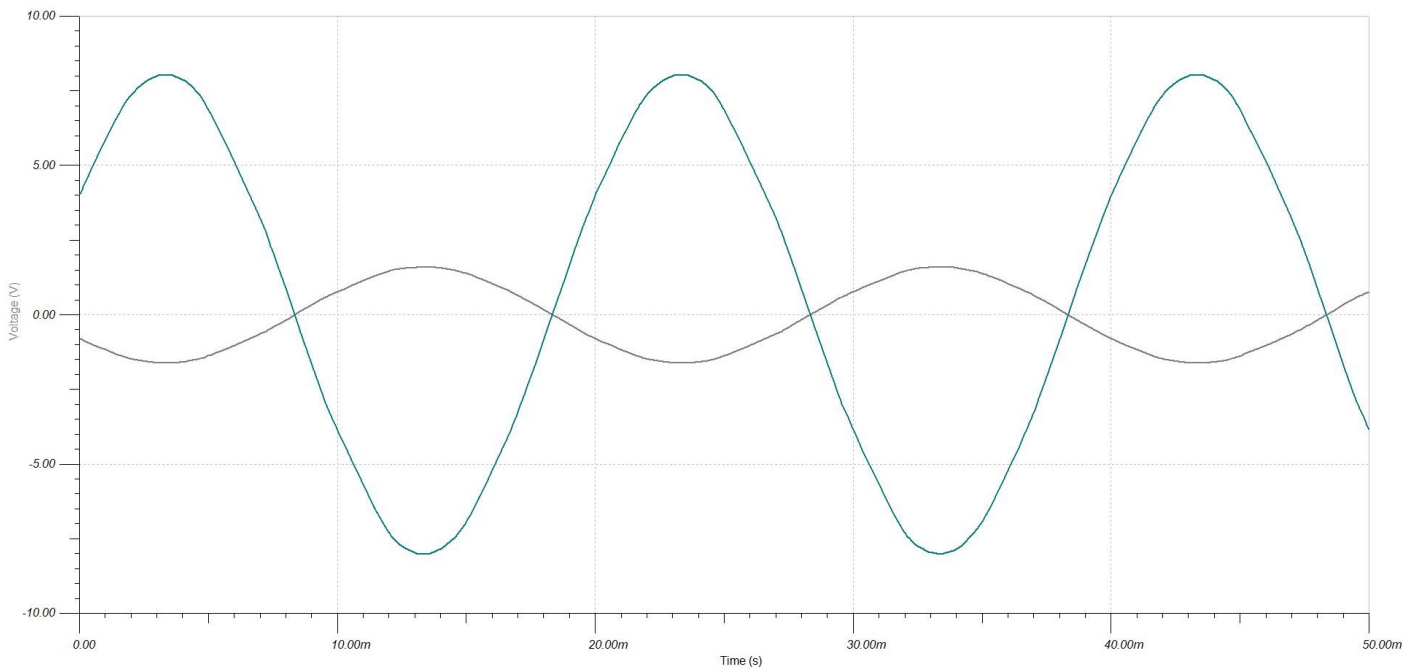


Figura 2-15 – Ondas de entrada (cinzento) e onda de saída (azul) do circuito de filtragem e amplificação do sinal.

2.5 Esquemático final

Com todos os componentes selecionados, procedeu-se à simulação do circuito completo seguindo-se, para o efeito, o esquema da Figura 2-16, possibilitando a medição de tensão entre fases (para a simulação teórica foram excluídos os condensadores de desacoplamento). O resultado da simulação é visível na Figura 2-17.



Figura 2-16 – Circuito global esquematizado.

Na Figura 2-17 os três gráficos existentes, as duas ondas nos quadros superior e do meio são as duas tensões à entrada, U e V (1500V pico), o sinal no gráfico a baixo é a onda analógica resultante do sistema SMTGI (10V pico).

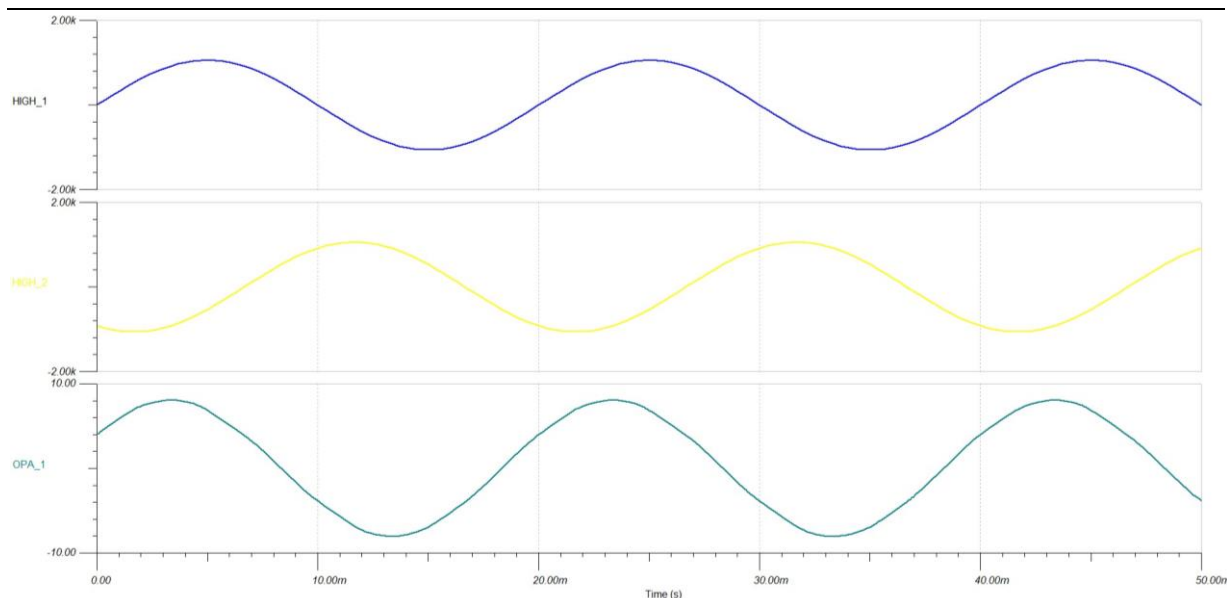


Figura 2-17 – Ondas de entrada U e V (azul e amarelo), e onda de saída UV (esverdeado) para o circuito projetado.

O resultado obtido encontra-se dentro do previsto, pois a onda de saída apresenta um sinal limpo, sem distorção harmónica e na gama pretendida.

2.6 Fontes de alimentação

Por forma a alimentar todo o circuito existe a necessidade de se utilizar fontes de alimentação com baixo *ripple*, isto é, que o sinal de alimentação seja o mais constante possível, para além dos condensadores de desacoplamento.

Para o sistema SMTGI são necessários dois conversores de tensão, um para o lado de baixa tensão e outro para o lado de alta tensão, com os devidos reguladores.

Todos os equipamentos de alimentação da placa foram sobredimensionados. No entanto é introduzida uma resistência para medição de corrente, permitindo saber ao certo a quantidade de potência absorvida por cada uma das partes do sistema.

Assim sendo, esta secção encontra-se subdividida em duas partes, a primeira onde são referidos os componentes de alimentação do circuito de alta tensão (Secção 2.6.1) e a segunda onde são referidos os componentes a utilizar no circuito de baixa tensão (Secção 2.6.2).

2.6.1 Lado de alta tensão

No lado de alta tensão existe a alimentação do amplificador diferencial (INA826), a alimentação do próprio componente isolador (AMC1300) e a alimentação de proteção.

Para todos estes componentes foi utilizado apenas um conversor DC-DC isolado, ISA2409 (Power, ISA Series, 2017), com dois reguladores de tensão, para 5 V e - 5 V, o LF50ABDT (ST, 2017) e o TC595002ECBTR (Microchip, 2012), respetivamente.

Após os conversores, fontes comutadas, são utilizados reguladores de tensão pois estes não contem comutação e, assim, reduzem o ripple à saída, obtendo uma melhor qualidade de sinal.

Para além dos componentes fulcrais à alimentação, conversores e reguladores, são utilizados outros componentes tais como: condensadores cerâmicos, condensadores eletrolíticos, condensadores de tântalo e bobine.

Os condensadores servem para atenuar os picos de tensão repentinos, ou queda repentina dos mesmos, do conversor ou regulador, enquanto que a bobine tem a função de não permitir que a corrente oscile repentinamente.

Todos os componentes adjacentes aos componentes de alimentação, conversores ou reguladores de tensão, foram introduzidos com o auxílio dos devidos *datasheet*.

2.6.2 Lado de baixa tensão

No lado de baixa tensão existe o componente isolador AMC1300 e o amplificador de instrumentação (OPA192) que necessitam de alimentação.

Por forma a fazer a alimentação do lado de baixa tensão foi utilizado um conversor de tensão, IA2412D (Power, IA Series, 2017), cujas tensões de saída se encontram dentro das tensões de -12V e 12V, suficiente para alimentar o componente OPA192, já para o componente isolador é necessário ter uma tensão de 5 V, para isso é utilizado, tal como no lado de alta tensão, o componente LF50ABDT (ST, 2017).

Tal como no lado de alta tensão todos os componentes de alimentação do circuito encontram-se com os devidos componentes de proteção a picos de tensão conforme o *datasheet* do componente específico.

Para além de todos os circuitos e integrados de alimentação anteriormente referenciados, para esta placa foi introduzida uma seleção de escolha de fonte de alimentação.

Esta seleção consiste em alterar a origem da energia elétrica, com a utilização de resistências, e possibilitar que a placa seja alimentada externamente.

Uma vez que existe a opção de alimentar a placa com energia externa, é possível utilizar esta placa como fonte de alimentação, possibilitando a execução de testes aos conversores e reguladores utilizados.

2.7 Conclusões

O presente capítulo apresentou os principais passos efetuados para o desenvolvimento do SMTGI. Trata-se de um sistema que permite converter um valor máximo de 1500 V para 10 V, com uma separação galvânica.

As principais dificuldades sentidas durante a concepção deste sistema foi permitir a medição de tensão entre fases sem que haja distorção harmónica. Para além de ausência de distorção harmónica é necessário garantir que não há uma “captação” do ruído da alimentação no sinal a ser medido, utilizando-se para o efeito um simples filtro.

Todos os esquemáticos utilizados foram baseados em esquemáticos de fontes fidedignas e *open source*, facilitando assim todo o processo de desenvolvimento do próprio sistema.

Neste capítulo foi descrita a evolução dos esquemáticos com base teórica. No entanto, todas as decisões efetuadas tiveram carácter prático com experiências laboratoriais. Todas as alterações dos esquemáticos desde pôr um amplificador diferencial como buffer, devido às distorções harmónicas, assim como a redução da frequência de corte do filtro utilizado, devido à quantidade de ruído obtido à saída, foram testadas laboratorialmente pois as simulações teóricas permitem um desenvolvimento apenas para os componentes em estado ótimo, algo que raramente acontece no mundo laboral. Estas implicações obrigaram que houvesse uma alteração de configuração dos circuitos integrados ou alteração do próprio circuito integrado. Os únicos componentes que não necessitaram alteração foram: o amplificador isolado (componente isolado), o amplificador diferencial e o amplificador de instrumentação.

3 Especificação do Sistema de Aquisição de Dados (SAD)

O presente capítulo caracteriza o principal objetivo do sistema SAD (Sistema de Aquisição de Dados) e todos os passos intermédios utilizados para o concluir com sucesso. Inicialmente especifica-se o que se pretendia desenvolver (Secção 3.1), após saber o que se pretendia do sistema foi feito um estudo das tecnologias de microprocessadores (Secção 3.2), nomeadamente a família TIVA e MSP432E, prosseguindo-se para a escolha do componente de transformação do sinal analógico em sinal digital (Secção 3.3), passando para necessidade de memória para a quantidade de dados digitais obtidos (Secção 3.4). Com todos os componentes devidamente escolhidos foram devidamente interligados, construindo assim o esquema final (Secção 3.5). É ainda exposto o desenvolvimento de uma fonte de alimentação com várias tensões de saída para alimentar o sistema SAD (Secção 3.6). Para permitir a correta aquisição de dados é explicado o *firmware* para calibração da placa e aquisição de sinal (Secção 3.7), com o *firmware* desenvolvido são explicados alguns extras introduzidos na placa (Secção 3.8). Finalizando com as conclusões do sistema (Secção 3.9).

3.1 Sistema a desenvolver: o conceito

O sistema SAD, Sistema de Aquisição de Dados, é o sistema responsável por fazer a aquisição de dados analógicos, guardar os dados e enviar os mesmos via *Ethernet*. Este sistema encontra-se a tracejado de cor verde (o quadro tracejado de baixo) na Figura 3-1.

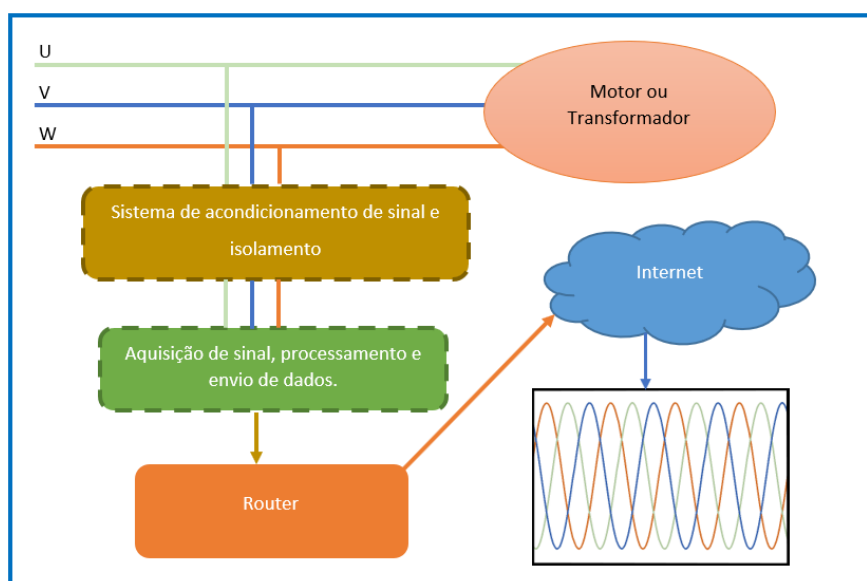


Figura 3-1 – Esquema global para o sistema de aquisição de sinais analógicos.

Por forma a atingir o objetivo de converter os sinais analógicos em digitais é utilizado um ADC. De seguida estes dados são guardados em memória, SDRAM, permitindo assim o envio dos mesmos via *Ethernet*, tal como esquematizado na Figura 3-2.

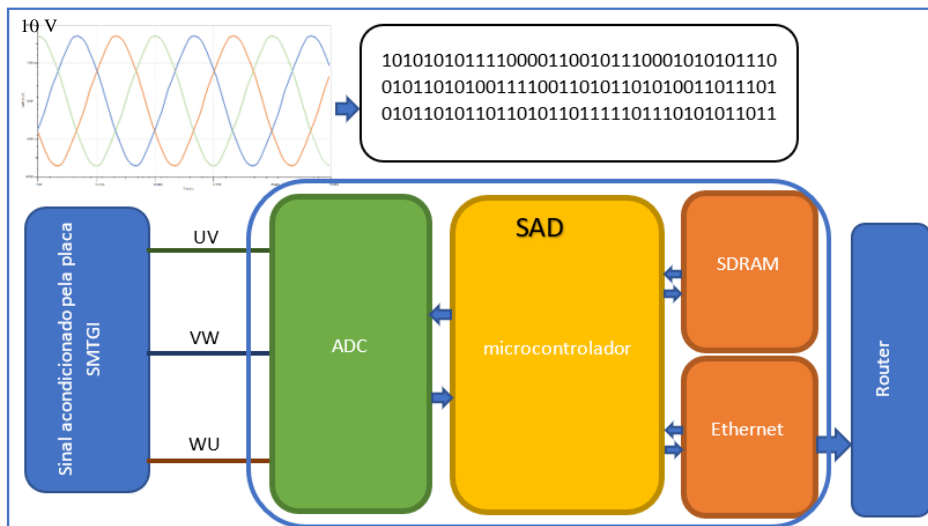


Figura 3-2 – Diagrama para sistema SAD.

Como visto, esquematizado, na Figura 3-2, o sistema SAD é composto por 3 componentes principais,

1. Microcontrolador
2. ADC
3. SDRAM

O microcontrolador é o componente que possui capacidade de processamento permitindo assim que o mesmo seja programado devidamente, permitindo ainda que o mesmo saiba quando é que se envia ou adquire dados, e de que pinos se obtém esses dados.

O ADC, como visto anteriormente, é o componente que permite a conversão entre um sinal analógico num sinal digital. O objetivo principal deste componente é a aquisição simultânea de 6 canais com uma frequência de aquisição igual ou superior a 50 mil amostras por segundo.

Já a SDRAM é o componente que permite o armazenamento dos dados digitais provenientes do ADC, este componente tem como objetivo principal efetuar o registo de quatro canais a uma frequência de 50 kbps durante 60 s ou seis canais a uma frequência de 30 kbps durante 60 s.

Uma vez que o sistema a desenvolver irá ser experimental, não será feito um desenvolvimento de esquemáticos do microprocessador, fazendo-se apenas uma *shield* para as placas selecionadas.

3.2 Microcontrolador

Ao procurar um microcontrolador apropriado da Texas Instruments, foram encontradas duas famílias de microprocessadores interessantes para o desenvolvimento deste projeto. Das quais: a família Tiva, TM4C1294NCPDT (TI, TIVA C series microprocessor, 2014); e a família MSP432E, MSP432E401Y (TI, MSP432E, 2017). Estes dois microprocessadores são comparados na tabela B.1 em anexo.

Para os testes foram utilizadas as duas *launchpads*, uma para cada microcontrolador designado. Para o microcontrolador MSP432E401Y foi utilizada a *launchpad MSP-EXP432E401Y* (TI, MSP432E401Y launchpad, 2017), Figura 3-3, para o microcontrolador TM4C1294NCPDT foi utilizada a *launchpad TM4C1294XL* (TI, Tiva C Series Launchpad, 2016) Figura 3-4.

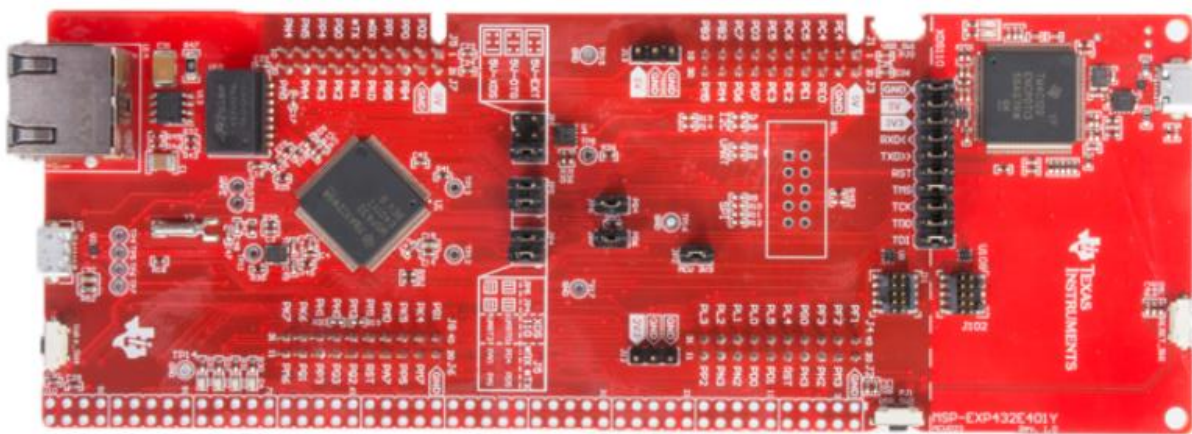


Figura 3-3 – MSP432E401Y LaunchPad

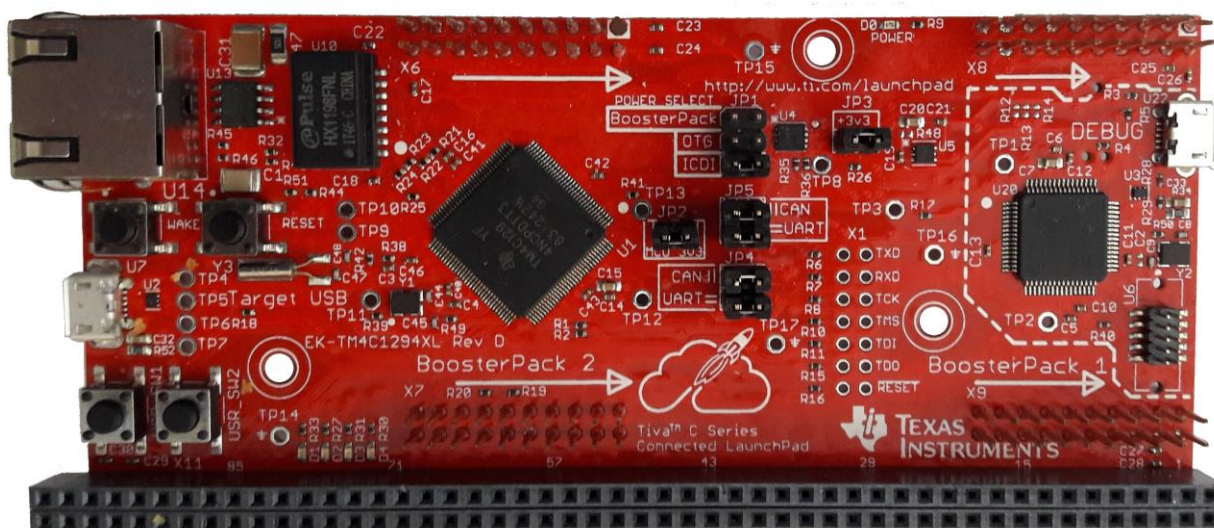


Figura 3-4 – TM4C1294 LaunchPad

3.3 ADC

O ADC, como já referido, é o componente responsável pela devida conversão do sinal analógico em digital.

Como referido anteriormente, capítulo 2, o sinal admissível tem de encontrar-se dentro da gama de -10V a 10V, por forma a ser compatível com os outros equipamentos de medição da empresa. Assim sendo o componente responsável por fazer uma transformação de sinal analógico em digital (ADC) tem de usufruir da capacidade de admitir tensões na gama pretendida.

Para a escolha correta do ADC é necessário que o mesmo consiga adquirir o sinal analógico de 6 canais diferentes em simultâneo e que permita fazer a aquisição com uma frequência de 30 ksp/s ou adquirir 4 canais para uma frequência de 50 ksp/s. Uma vez que o sistema SAD tem de ser retro compatível é necessário que o mesmo tenha uma gama de entrada compreendida entre 10 V e -10 V e 6 canais analógicos, dos quais 3 são para tensões e os restantes para correntes.

O ADC que foi escolhido foi o ADS8586SIPM (TI, ads8586SIPM, 2017) da Texas Instruments, Figura 3-5.



Figura 3-5 – Conversor Analógico Digital ADS8586SIPM.

O componente ADS8586SIPM, é um conversor de 16 bits (de forma a obter maior resolução), que contém 65536 estados. O *datasheet* (TI, ads8586SIPM, 2017) do mesmo indica que os estados variam de 0x8000 até 0x7FFF, -10V até 10V, onde 0x0000 é o valor referente a 0V à entrada.

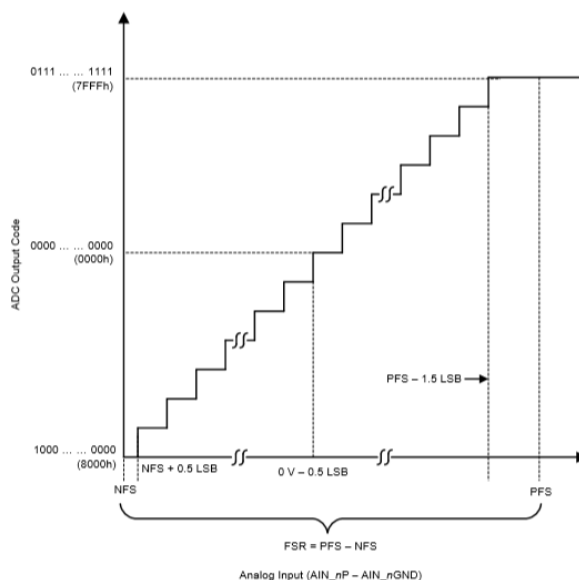


Figura 3-6 – Estado em função da tensão de entrada (TI, ads8586SIPM, 2017).

Este componente para além de permitir fazer uma aquisição de 6 canais diferentes em simultâneo permite o envio de dados por série ou paralelo.

Além de tudo anteriormente referido, é um conversor capaz de fazer aquisição de 250 mil amostras por segundo por canal, portanto este conversor é mais do que capaz para se conseguir atingir o objetivo proposto no corrente capítulo.

3.4 SDRAM

Para a quantidade de dados que se pretende adquirir (4 canais a 50 ksp/s durante 60 s ou 6 canais a 30 ksp/s durante 60 s) a memória incorporada no microcontrolador não é a suficiente, obrigando assim a que exista uma memória externa para guardar os dados.

Por forma a escolher o tamanho da memória é necessário saber qual é a quantidade de dados necessários armazenar, assim temos:

- Motores elétricos, 4 canais a 50 ksp/s durante 60 s em que cada amostra é composta por 16 bits, tendo assim 48 Mbit por canal o que obriga a 192 Mbit de capacidade de memória;
- Transformadores, 6 canais a 30 ksp/s durante 60 s em que cada amostra é composta por 16 bits, tendo assim 28.8 Mbit por canal o que obriga a 172.8 Mbit de capacidade de memória.

Uma vez que se sabe a quantidade de dados necessários adquirir é possível escolher a memória a utilizar. Indo para o pior caso, motores elétricos, é necessário garantir uma capacidade de 192 Mbit de memória, uma vez que não existem memórias com 192 Mbit opta-se pela gama exatamente acima, 256 Mbit.

A memória escolhida foi a SDRAM IS42S16160J-7TLI (ISSI, 2019) da ISSI, Figura 3-7, que é uma memória organizada em 4 bancos com 4 milhões de colunas por 16 bits.



Figura 3-7 – SDRAM IS42S16160J-7TLI.

A comunicação entre a memória e o micro é feito por EPI (*External Peripheral Interface*), que possibilita, entre várias funções a leitura e escrita de dados.

3.5 *Shield* com SDRAM e ADC

Com os equipamentos escolhidos foi possível proceder ao início dos desenhos dos esquemáticos, por forma a fazer a interligação entre componentes. No entanto a SDRAM e o ADC necessitam dos mesmos pinos, EPI, para serem controlados, para isso foi adicionado um outro equipamento, um *multiplexer*. Este com a finalidade de fazer a ponte entre o micro e a SDRAM e o ADC e a SDRAM.

O *multiplexer* escolhido foi o SN74CBT16233DL, ficando assim como o esquema presente na Figura 3-8.

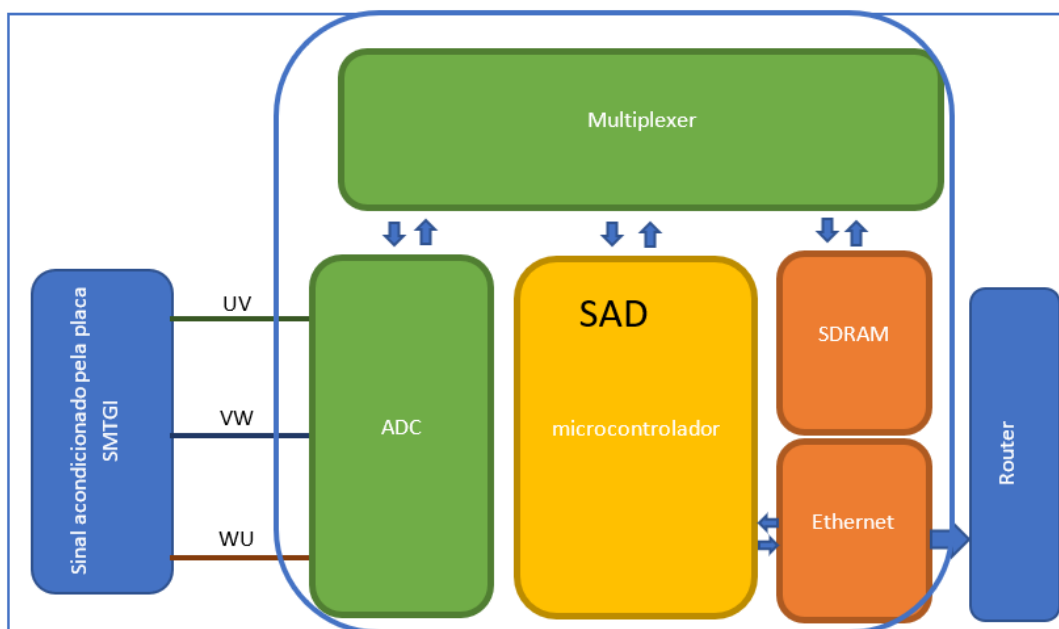


Figura 3-8 – Interação entre microcontrolador, ADC e SDRAM por meio de um *multiplexer*.

3.6 Alimentação do sistema SAD

Por forma a que o sistema funcione de modo correto, é necessário introduzir as alimentações nas gamas corretas. Nesta placa, devido ao ADC utilizado é necessário ter duas alimentações separadas, uma para a parte analógica e outra para a parte digital.

Para a alimentação do lado digital, 5 V e 3.3 V, existem duas opções possíveis: alimentada a partir da placa (*Launchpad*) ou alimentada a partir de uma fonte externa de 5V com um regulador para 3.3V.

Já para a alimentação da parte analógica optou-se por, tal como no sistema SMTGI, utilizar um conversor de 24V, para o efeito foi optado pelo conversor comutado MEE1S2409DC (Solutions, 2018), responsável por garantir 9V à saída do mesmo, e um regulador linear, LF50ABDT (ST, 2017), que garante uma tensão de 5V, como pretendido.

3.7 Firmware do sistema SAD

Por forma a obter resultados foram seguidos um conjunto de máquinas de estados (fluxogramas), presentes nas figuras seguintes, Figura 3-9, Figura 3-10 e Figura 3-11, a que correspondem à inicialização dos periféricos, à seleção de ligação da memória e código principal, respetivamente.

Na Figura 3-9 encontra-se o fluxograma para a inicialização de periféricos, no caso do ADC, como a ligação é por pinos, não há muito a fazer, é basicamente programar os pinos como

entrada. No entanto, para a inicialização da SDRAM, é necessário configurações adicionais, pois além de se ligar por EPI, é necessário programar esta *interface* para uma SDRAM, para isso já existem as bibliotecas que permitem a correta configuração da SDRAM, apenas é necessário introduzir parâmetros que se encontram no *datasheet* do componente.

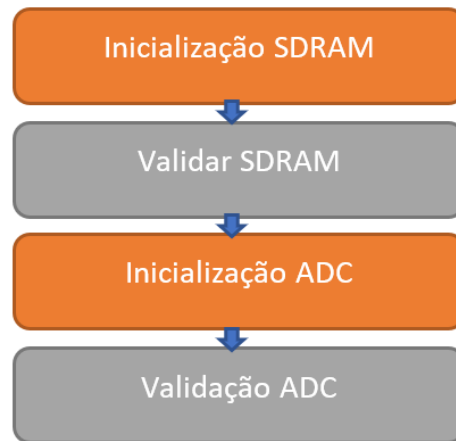


Figura 3-9 – Inicialização e validação de periféricos.

Com as inicializações efetuadas e validadas é possível passar ao passo seguinte que será a aquisição de dados. No entanto para se proceder à aquisição de dados é necessário estabelecer a ligação entre o micro e a memória e entre a memória e o ADC. A memória é onde se irá guardar a informação e o ADC é o componente que irá fornecer a informação. Devido ao limite de número de pinos, é necessário utilizar um *multiplexer*, como visto na secção 3.5, este tem um pino denominado “*select*” que permite a conexão exclusiva entre o micro e a memória ou a memória e o ADC.

Com esse intuito sempre que se quiser escrever na memória, o pino “Sel” é desligado, “0” digital, quando se quer ler os dados da memória é ligado o pino “Sel”, “1” digital. Esta função é explicada de forma mais intuitiva na Figura 3-10.

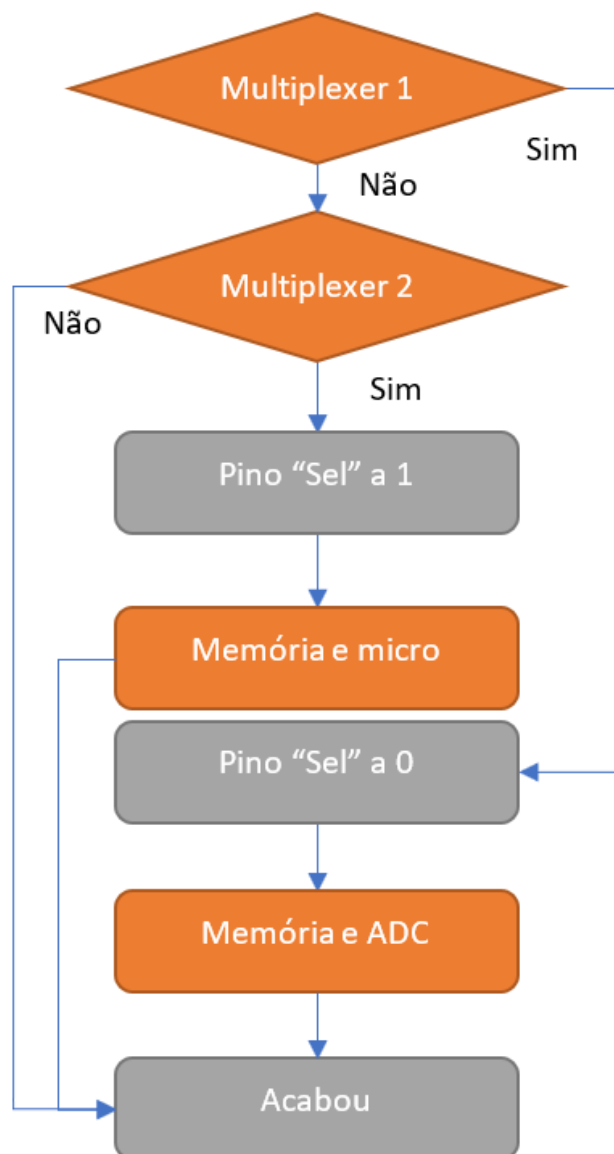


Figura 3-10 – Função de seleção por forma a controlar o *multiplexer*.

Com as inicializações de periféricos feitas e a função de leitura e escrita na memória é possível fazer um teste de aquisição de sinal analógico e enviar para o microprocessador, tal como o objetivo pressuposto. O esquema seguido é visível na Figura 3-11.

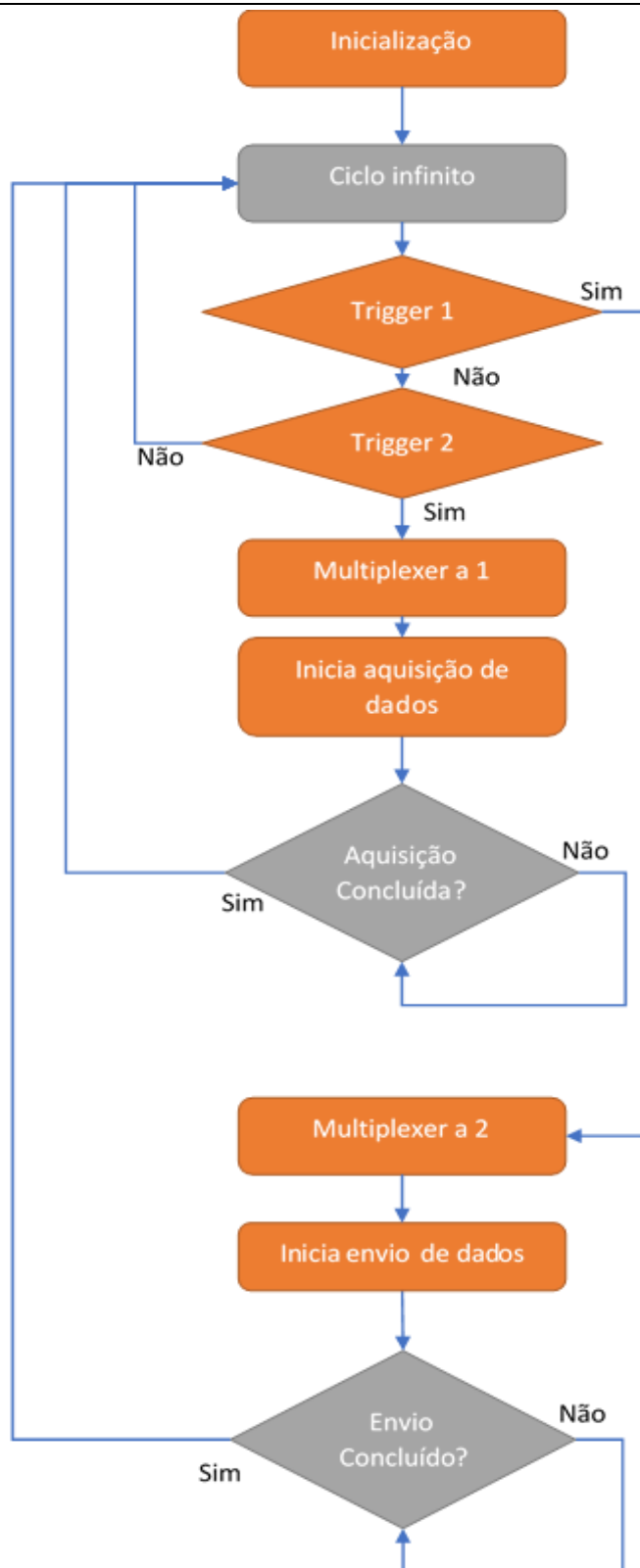


Figura 3-11 – Código principal para testar aquisição e envio de dados.

Embora tenham sido escolhidas duas famílias distintas de microcontroladores, optou-se por escolher o microcontrolador da família MSP pois existem mais bibliotecas para a programação, facilitando assim o tempo de elaboração de código.

Além de ter mais exemplos é mais frequente encontrar exemplos de conexão entre a *LanchPad* MSP e a SDRAM do que com a família TIVA.

Devido à falta de tempo do engenheiro que desenvolveu o *firmware*, não foi possível fazer o envio de dados via *Ethernet*. Uma vez que não houve esta possibilidade os dados foram enviados via série para o sistema antigo de gestão de recepção e envio de dados via *Ethernet*.

3.8 Extras para o sistema SAD

Devido a já existir uma placa que serve para o mesmo efeito, e para não haver uma diferença significativa entre as duas placas, a antiga e a nova (SAD), foram acrescentados ao sistema em questão alguns extras, como por exemplo:

- 2 *Triggers*;
- *Slot* para cartão micro SD;
- LEDs;
- Sistema de proteção na parte de alimentação.

Os *triggers* têm o objetivo de criar interrupções externas, permitindo assim definir momentos precisos para aquisição de dados.

O *slot* para cartão micro SD, por forma a guardar dados que não se queiram efetivamente enviar para a *internet* no preciso momento.

Os LEDs servem para indicar qual é o estado em que se encontra o microcontrolador o estado do *trigger* e se a alimentação na parte digital está ativa.

O sistema de proteção na parte de alimentação é composto por um díodo retificador, garantindo assim a correta polarização na alimentação DC, um fusível, fazendo assim uma proteção para sobre cargas, e um díodo zener, responsável por manter a tensão para o conversor comutado não superior a 25V, dado que o máximo admissível para o mesmo é de 26.4V (Solutions, 2018).

3.9 Conclusões

O presente capítulo apresentou os principais passos efetuados para o desenvolvimento do SAD. Trata-se de um sistema que permite converter um sinal analógico em digital, guardar os mesmos e permitir enviar os mesmos em modo série.

O desenvolvimento do sistema SAD, foi puramente teórico com o precioso auxílio do Engenheiro do departamento de *hardware*, da empresa.

As principais dificuldades sentidas pelo autor deste documento, foi a necessidade de conectar todos os integrados numa única placa conectando os pinos corretos do microcontrolador ao integrado em questão (SDRAM, *multiplexer* ou ADC), pois o autor não conhecia muitos dos conceitos necessários para a correta interligação dos integrados.

4 Sistemas em PCBs

Neste capítulo é descrito o desenvolvimento em PCB do sistema SMTGI (Sistema de Medição de Tensões Galvanicamente Isolado) e do sistema SAD, com todos os passos intermédios utilizados para o concluir com sucesso. Inicialmente é desenvolvido o sistema SMTGI, procedendo-se à análise dos cuidados a ter para o desenho da PCB finalizado com os ensaios à placa desenhada (Secção 4.1). Após a finalização do desenvolvimento do sistema SMTGI é procedido ao desenho dos esquemáticos do sistema SAD e os testes à mesma (Secção 4.2).

4.1 PCB para o sistema SMTGI

Uma vez que todos os componentes estão escolhidos, é feito o desenho no *software* e posteriormente passado para a PCB onde é conectado corretamente. Durante o desenho dos esquemáticos são tidos em conta todos os filtros necessários à entrada e saída dos devidos componentes por forma a garantir o correto trabalho dos mesmos (Ex.: condensadores e bobines), uma vez que os esquemáticos estão completos, é feita a BOM.

Antes de se proceder ao desenho da PCB é necessário ter em consideração as boas práticas e regras (Secção 4.1.1). Uma vez que todas as regras se encontram definidas, procede-se ao desenho da PCB do sistema SMTGI (Secção 4.1.2).

Com o *layout* da PCB feito, é adjudicada a produção de 2 placas, assim como a compra dos materiais necessários para a montagem das mesmas. Durante o tempo de produção das placas houve tempo suficiente para desenvolver um algoritmo para análise matemática dos sinais provenientes da placa (Secção 4.1.3). Com esta análise é possível perceber que tipo de alterações serão necessárias fazer ao desenho da PCB por forma a que esta apresente melhores resultados (Secção 4.1.4).

No final são feitas as conclusões do sistema SMTGI (Secção 4.1.5).

4.1.1 Preparação para o desenho em PCB

Perante um novo desafio o autor deste documento fez uma breve pesquisa sobre algumas regras de boas práticas na execução do desenho de uma PCB, na qual foram reunidos os diferentes pontos:

- Distanciamento entre pistas;
- Largura da pista;
- Cruzamento entre as pistas;
- Planos de massa;
- Disposição dos componentes com respetivo comentário;
- Derivações do sinal;
- Proximidade entre os condensadores de desacoplamento e o integrado;
- Regras de limitação de tecnologias, impostas pela empresa produtora de PCBs.

Para além de serem seguidas as regras de boas práticas nesta área, o autor fez também um curso online, no *site Udemy*, sobre o desenho de PCBs. Este *site* oferece, para além de uma enorme diversidade de matérias, um certificado que pode ser adicionado ao CV do utilizador.

Com toda esta informação foram definidas diversas regras para o desenho da PCB.

Tabela 4-1 – Regras definidas para o desenho da PCB para o Sistema SMTGI.

Tipo de pista	Largura de pista	Distanciamento de pistas
Sinal de alta tensão (1500 V)	1 mm	10mm
Sinal de baixa tensão (250 mV até 10 V)	0.3 mm	Nenhum cuidado especial
Alimentação	0.7 mm e 0.5 mm	Nenhum cuidado especial
Propagação do sinal GND	Feita por planos de massa	Nenhum cuidado especial

A largura de pista é, normalmente, escolhida em função da corrente que por ela atravessa. No entanto, para o sinal de alta tensão optou-se por utilizar uma largura de pista considerável, 1 mm. Já para a alimentação dos circuitos integrados foram utilizadas duas medidas, das quais, 0.5mm para a ligação ao pino e 0.7 mm para a ligação principal, entre a fonte e as pistas de 0.5mm.

Devido à restituição do arco elétrico do ar, houve o cuidado de se salvaguardar uma distância entre as pistas de alta tensão em 10 mm, eliminando assim a hipótese de a placa fazer um curto

circuito entre fases, para além desta distância, nas linhas de sinal de alta tensão não existe qualquer plano de massa.

Embora seja uma boa prática saber qual vai ser a caixa que vai guardar a placa, neste caso não houve restrições para o tamanho, apenas que fosse o mais pequeno possível por forma a ter uma noção do tamanho que a placa iria necessitar, podendo assim escolher uma caixa mais apropriada.

4.1.2 Desenho da PCB

Uma vez que os componentes estão todos escolhidos e as restrições para as larguras de pista e distanciamento entre as pistas definidos, foi possível iniciar o desenho da PCB.

O resultado do desenho do sistema SMTGI pode ser observado pelas figuras seguintes: a parte de cima, Figura 4-1, onde se encontram todos os integrados tal como os conectores; e a parte de baixo onde se encontram os condensadores de filtragem e as resistências de seleção de fluxo de energia, na Figura 4-2.

Devido a trabalhar com sinais analógicos as linhas que transportam o sinal necessitam de ter um cuidado acrescido por forma a que não haja qualquer introdução de ruído devido ao desenho das pistas. Com isto houve a preocupação de não passar o sinal da parte de cima da placa “*Top Layer*” para a parte de baixo da placa “*Bottom Layer*” e não fazer ligações com ângulos superiores a 45°.

Para o desenho do PCB foi utilizado o *software* Altium Designer, tendo sido desenhado pelo autor do documento. Para este desenho, com as devidas revisões, foi gasto cerca de 40 h, sem contar com o curso de 36 h efetuados e dos outros protótipos antecedentes.

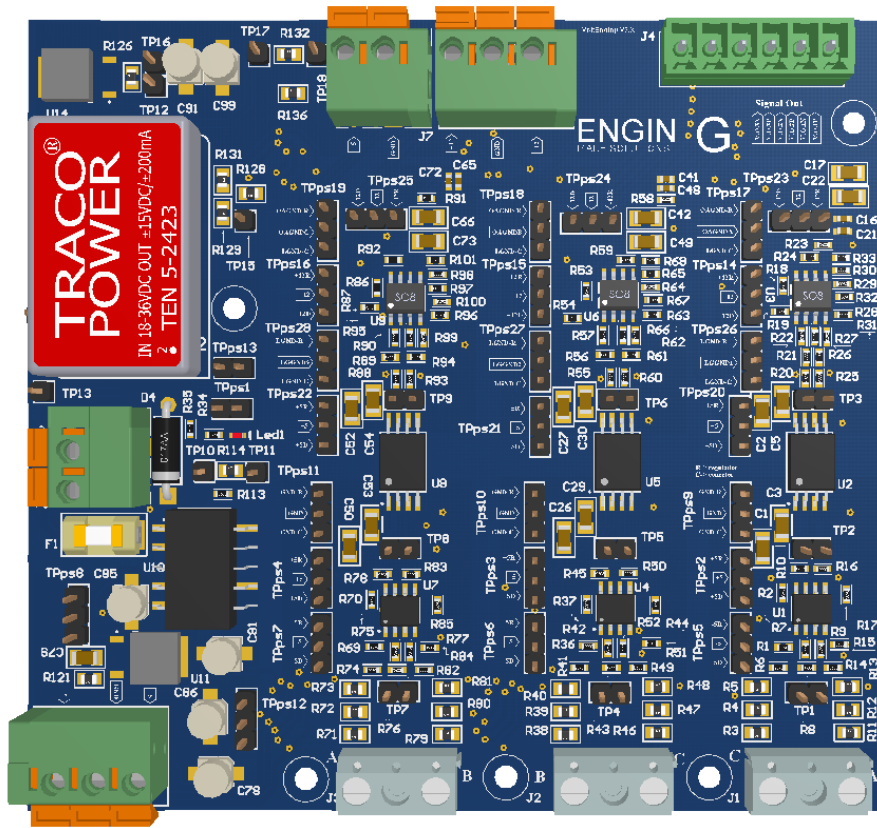


Figura 4-1 – Desenho PCB da placa SMTGI, camada superior.

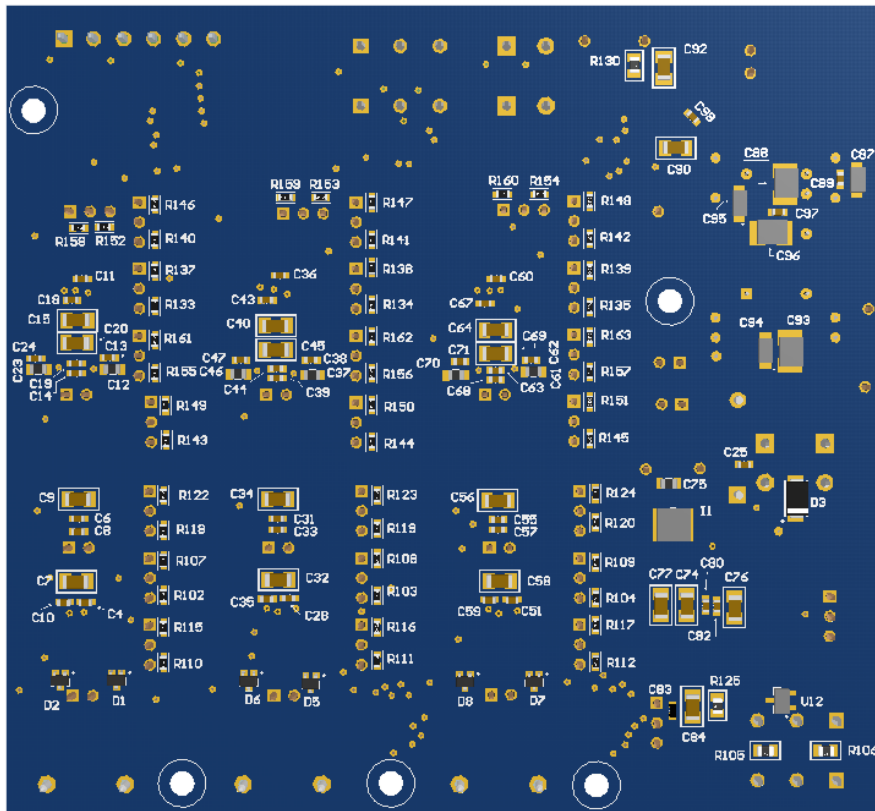


Figura 4-2 – Desenho PCB da placa SMTGI, camada inferior.

Terminado o desenho do PCB e respetivas verificações por parte do engenheiro da empresa, a placa SMTGI foi enviada para produção por uma entidade externa. Neste trabalho foram produzidas duas versões de *hardware* da placa.

4.1.3 Processamento em Matlab

Tal como explicado, foi desenvolvido um algoritmo em matlab com o intuito de se fazer uma análise matemática aos dados, um sinal do gerador de sinais, como referência, e os outros sinais do sistema SMTGI, como se pode observar pela Figura 4-3. O gerador de sinais é um Ómicron CMC256 Plus pertencente à empresa, assim como o osciloscópio Keysight modelo MSOX2024A.

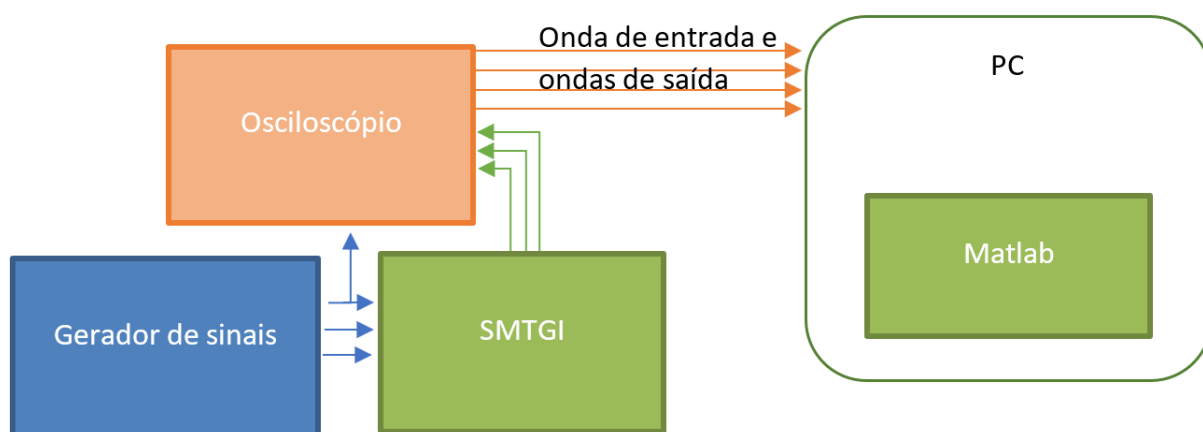


Figura 4-3 – Obtenção de dados do osciloscópio para o Matlab.

O algoritmo concebido tem como finalidade fazer uma quantificação dos devidos parâmetros, tais como:

- Para um sinal DC;
 - Erro médio de tensão;
- Para um sinal AC
 - Tensão RMS;
 - SNR, *Signal-to-Noise Ratio*;
 - THD, *Total Harmonic Distortion*.

Todos estes pontos são processados pelo Matlab e guardados num ficheiro Excel “Resultado” tal como indicado na Figura 4-4.

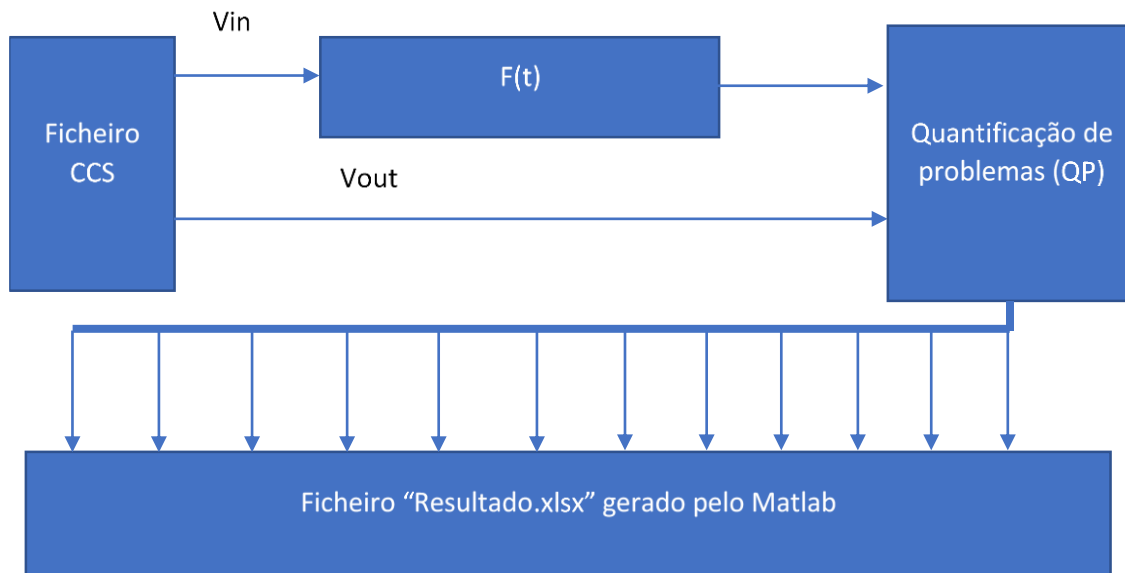


Figura 4-4 – Fluxograma de código Matlab.

Pela Figura 4-4 é perceptível os diversos estágios do algoritmo. O utilizador insere o valor dos ganhos e filtros que existem no circuito, por sua vez o programa calcula o ganho geral do sistema e compõe o sistema $F(t)$. Com os dados provenientes do osciloscópio a onda de entrada, V_{in} , é multiplicada pelo ganho $F(t)$, reduzindo assim este sinal ao sinal que seria de esperar do sistema SMTGI no estado perfeito.

Com os dados equiparáveis é calculado, com funções do matlab, os diversos parâmetros anteriormente enumerados, sistema QP (Quantificação de problemas). Uma vez que todos os sinais se encontram calculados, cada sinal, canal para canal, é comparado com a onda de referência.

Por forma a ter uma base para fazer comparação de resultados foi utilizado o livro (Vijayaraghavam, Brown, & Barnes, 2003) que nos explica que o nível SNR é medido numa escala logarítmica (dB).

Desta forma é permitida uma comparação mais real, como por exemplo, dos dados obtidos da análise de ruído. Um sinal que contenha um SNR de 60 dB (o nível de tensão do sinal é 1000 vezes superior ao sinal de ruído) é um sinal “bom” enquanto que um sinal de 20 dB (o nível de tensão do sinal é 10 vezes o sinal de ruído) é um sinal “mau”, adaptado de (Vijayaraghavam, Brown, & Barnes, 2003).

Já para o nível de THD, o cálculo é feito para os primeiro 10 harmónicos. O resultado obtido é feito com a soma dos primeiros 10 harmónicos, excluindo o primeiro, a dividir pelo primeiro harmónico, finalizando com a passagem do sinal obtido para a escala logarítmica (dB).

Para o resultado obtido, de THD, espera-se que seja negativo, pois o sinal negativo em dB indica que o resultado é abaixo de 1, portanto, se o resultado for muito negativo, indica que as

componentes dos 10 primeiros harmónicos, à exclusão do primeiro harmónico, são muito pequenas quando comparativas ao primeiro harmónico.

4.1.4 Montagem e teste da placa SMTGI

Com a chegada dos diversos integrados, diferentes componentes (resistências, condensadores e bobines) e da PCB, foi iniciada a montagem faseada da mesma.

Tendo em consideração que a placa foi desenvolvida com a finalidade de proceder a diversos ensaios, a montagem foi feita faseadamente. Numa primeira fase foi feita a montagem e teste da parte de alimentação (Secção 4.1.4.1), prosseguindo-se para a parte de montagem e teste do 1º canal (Secção 4.1.4.2). Finalizando com a montagem e teste dos restantes canais por forma a completar a placa (Secção 4.1.4.3).

4.1.4.1 Montagem e testes da parte de alimentação

A alimentação é uma parte fulcral para o bom funcionamento da placa, por isso, foi montada apenas a parte de alimentação e visualizado as formas de onda do sinal de alimentação. Podendo assim retirar conclusões sobre as fontes de tensão e conversores.

Para os testes foi utilizado o osciloscópio permitindo assim fazer diversas aquisições temporais, permitindo a análise matemática do sinal.

O requisito para que o ensaio seja considerado positivo, é que o erro médio do desvio de tensão, em vazio, não seja superior a $\pm 3\%$.

Como explicado no capítulo 2 na secção 2.6, o sistema SMTGI, contém dois lados de alimentação, o lado de alta e baixa tensão.

No lado de alta tensão, no sinal de alimentação, existem os 9 V, Figura 4-5, e -9 V, Figura 4-6 os 5V, Figura 4-7, e -5 V, Figura 4-8.

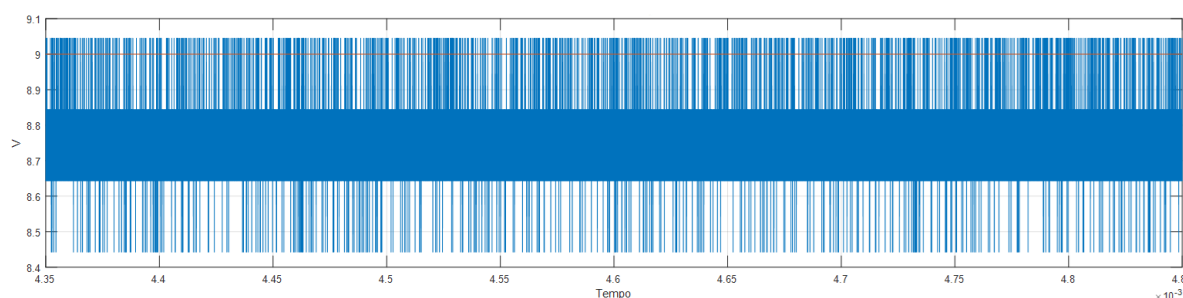


Figura 4-5 – Nível de tensão para a tensão de 9 V provenientes do conversor ISA2409 (Power, ISA Series, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.

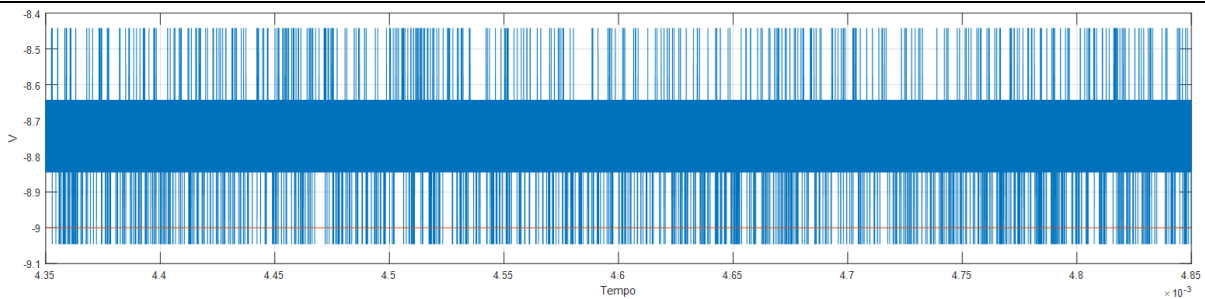


Figura 4-6 – Nível de tensão para a tensão de -9 V DC provenientes do conversor ISA2409 (Power, ISA Series, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado

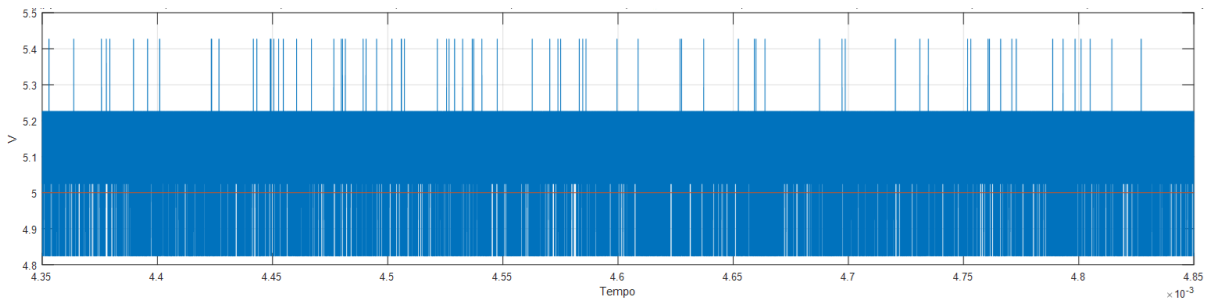


Figura 4-7 – Nível de tensão para a tensão de 5 V DC provenientes do regulador L50ABDT-TR (ST, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado

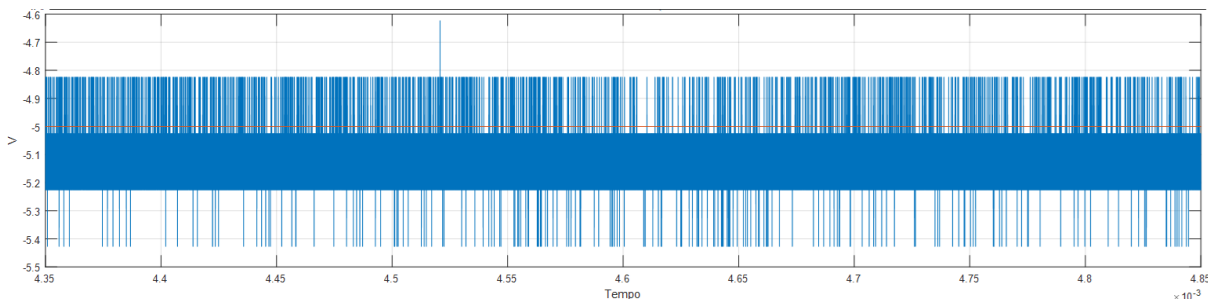


Figura 4-8 – Nível de tensão para a tensão de -5 V DC provenientes do regulador TC595002CBTR (Microchip, 2012), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado

Com os dados adquiridos, foi feito o processamento matemático, permitindo o preenchimento da Tabela 4-2.

Tabela 4-2 – Erro para o desvio de tensão de alimentação para o lado de alta tensão.

Sinal de alimentação	Valor médio medido [V]	Erro percentual de tensão
9V	8.78	2.55%
-9V	8.74	2.754%
5V	5.08	-1.3%
-5V	-5.08	-2.08%

No lado de baixa tensão existe as tensões de 12 V, Figura 4-9, -12 V, Figura 4-10 e 5 V, Figura 4-11.

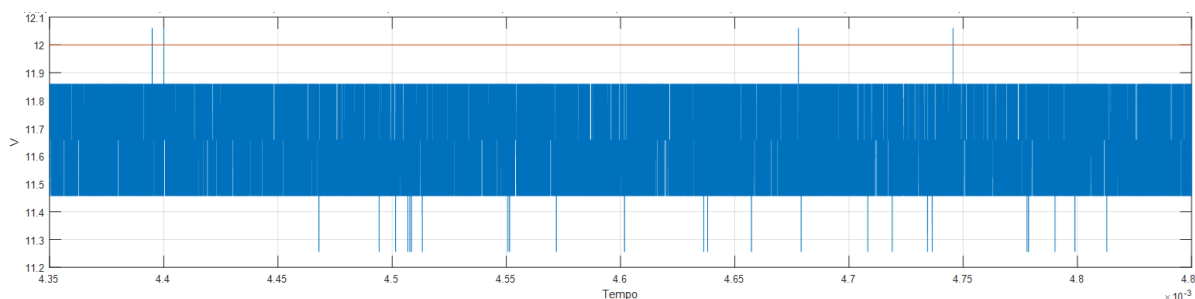


Figura 4-9 – Nível de tensão para a tensão de 12 V DC provenientes do conversor IA2412D (Power, IA Series, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado

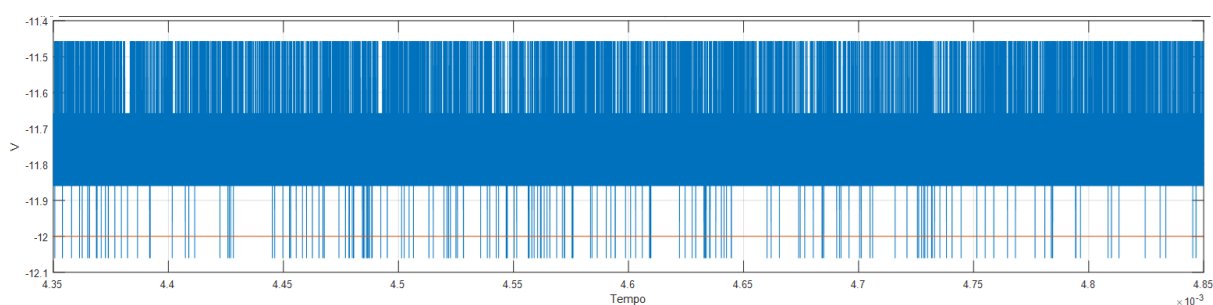


Figura 4-10– Nível de tensão para a tensão de - 12 V DC provenientes do conversor IA2412D, a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.

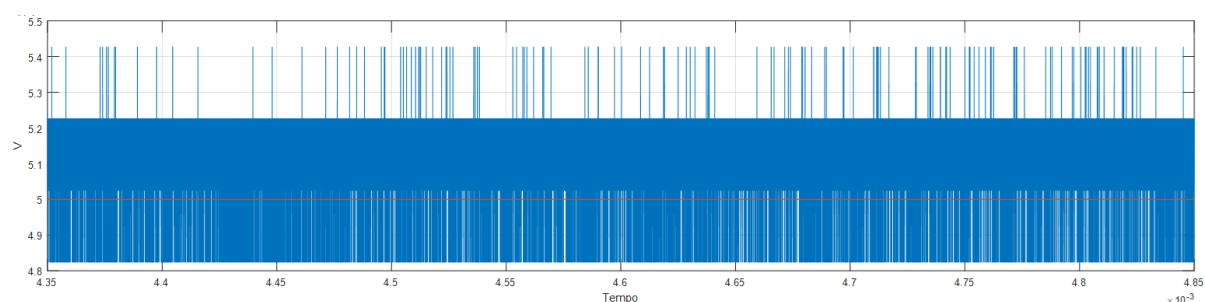


Figura 4-11 – Nível de tensão para a tensão de 5 V DC provenientes do regulador L50ABDT-TR (ST, 2017), a azul (sinal mais espesso) o sinal de saída e a vermelho o sinal que seria esperado.

Uma vez feita a aquisição dos dados e o processamento matemático, foi possível preencher a Tabela 4-3, com os erros de desvio de tensão.

Tabela 4-3 – Erro para o desvio de tensão de alimentação para o lado de baixa tensão.

Sinal de alimentação	Valor médio medido [V]	Erro percentual de tensão
12V	11.65	2.868%
-12V	11.69	2.44%
5V	5.08	-1.584%

Com as duas tabelas devidamente preenchidas (Tabela 4-2 e Tabela 4-3) foi possível perceber que qualquer uma das tensões encontra-se na zona aceitável, inferiores a + ou – 3%, foi prosseguida a montagem da placa.

4.1.4.2 Montagem e testes do 1º canal

Com o 1º canal montado, foi possível para fazer medição de tensão com a placa e calcular os diversos parâmetros do sinal obtido, que, comparativamente à onda de referência, deverão ter um valor relativamente próximo. No entanto, o resultado é considerado um sucesso se se obtiver os resultados inferiores a: Erro de desvio de tensão inferior a 5%, SNR à saída superior a 30 dB e Valor de THD à saída inferior a -18 dB. Anotando-se que estes requisitos se aplicam para um canal.

Nas figuras seguintes, Figura 4-12 e Figura 4-13, é feita uma comparação visual entre o sinal obtido pela placa e uma ponta diferencial da Tektronix (modelo P5200).

Na Figura 4-12 é injetado uma onda sinusoidal pura. No entanto, devido à reduzida impedância à entrada, o sinal era distorcido. Devido a este fenómeno foi introduzido um amplificador diferencial em modo *buffer* (ainda na fase de testes experimentais aos vários setores a incluir na placa), obtendo o sinal apresentado na Figura 4-13.

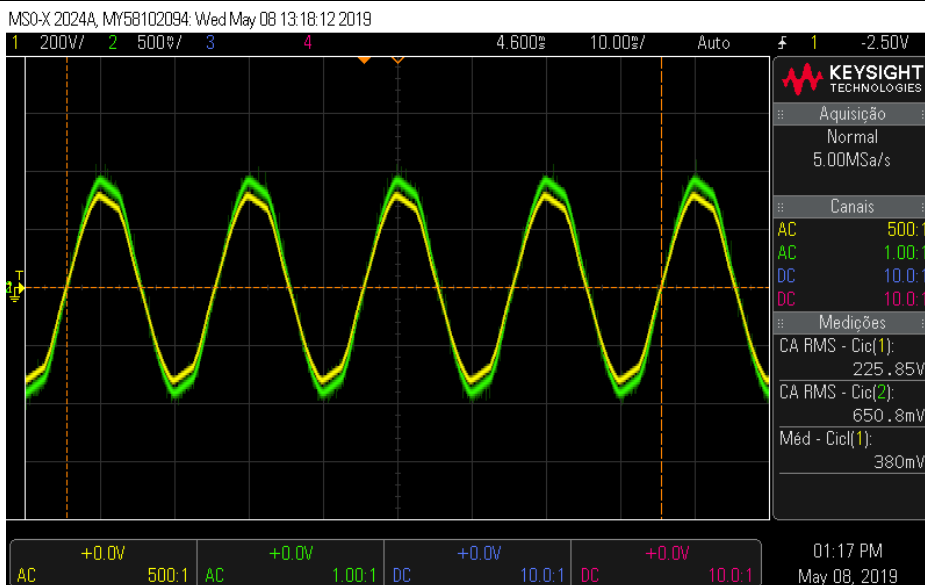


Figura 4-12 – Sinal adquirido com o primeiro canal na primeira configuração, em que o sinal a amarelo é a referência, sinal a verde (sinal mais espesso) é o Vout.

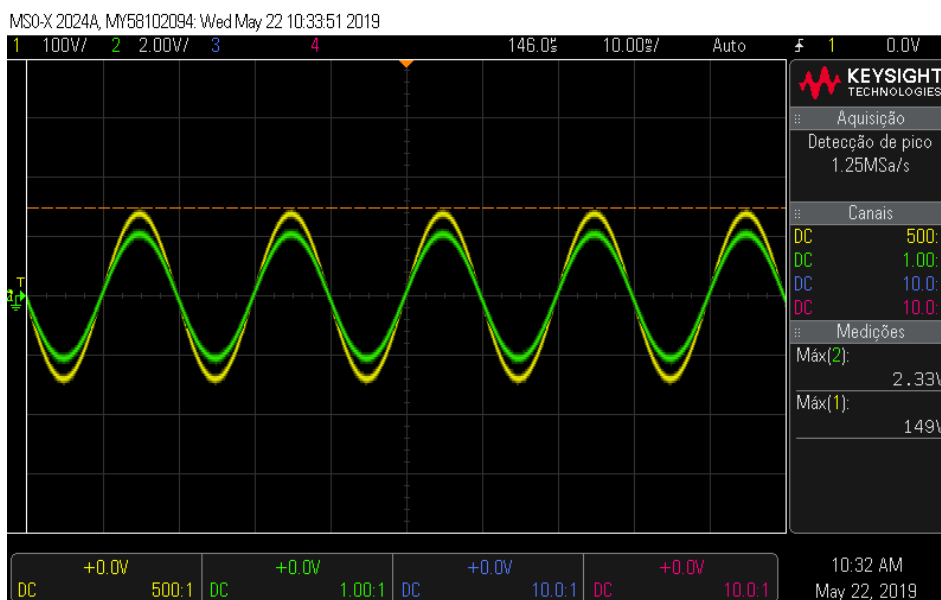


Figura 4-13 – Sinal adquirido com o primeiro canal na melhor configuração, em que o sinal a amarelo é a referência, sinal a verde (sinal mais espesso) é o Vout.

Com a aquisição temporal foi possível fazer o processamento matemático, permitindo calcular diversos parâmetros, tais como, nível de distorção harmónica, a qualidade de sinal ruído da onda e o erro percentual da tensão (Tabela 4-4).

Tabela 4-4 – Diferentes valores à entrada e saída para cada uma das placas.

Sinal	Erro de desvio de tensão. [%]	SNR à entrada [dB]	SNR à saída [dB]	Valor de THD à entrada [dB]	Valor de THD à saída [dB]
Sinal de saída primeira configuração	2.9046	32.0687	31.66981	-17.7461	-17.7879
Sinal de saída da melhor configuração monofásica	3.9858	36.64374	33.50678	-18.078	-18.1061

Tendo em conta os requisitos anteriormente especificados trata-se de um sucesso visto que todos os parâmetros se encontram dentro do aceitável, de maneira que se prosseguiu com a montagem do 2º e 3º canal.

4.1.4.3 Montagem e testes do 2º e 3º canal

Para a análise matemática aos 3 sinais provenientes do sistema SMTGI os requisitos são: o desvio de tensão não excedesse os + ou - 5%, o sinal à saída tivesse um SNR superior ou igual a 30 dB e que tivesse um THD inferior a -18 dB.

Para além da medição de uma onda sinusoidal, o objetivo para esta placa é que possibilite a aquisição de uma onda PWM (Pulse Width Modulation).

Após a montagem de todos os componentes foi obtida a placa presente na Figura 4-14.

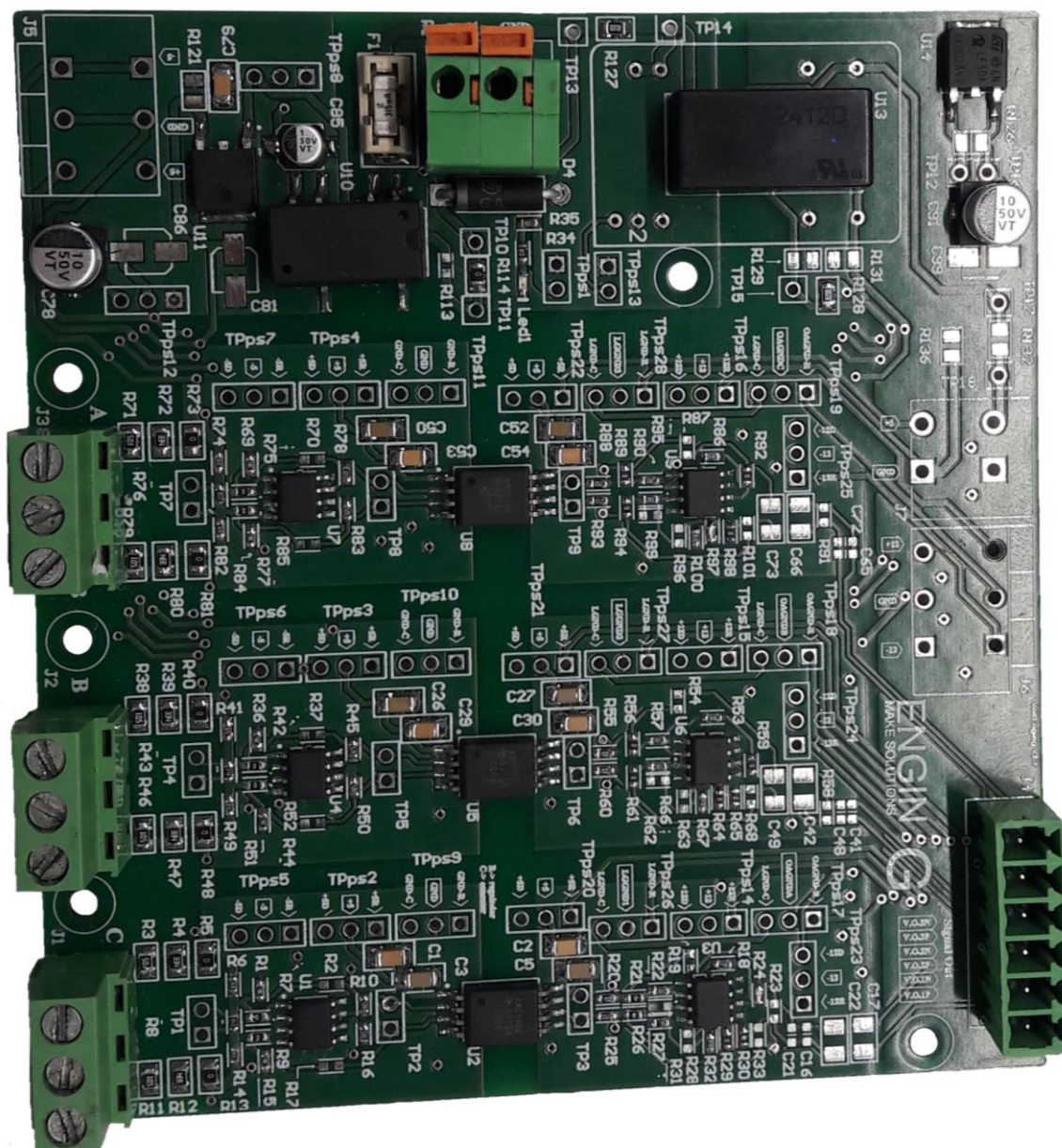


Figura 4-14 – Placa SMTGI desenvolvida.

Gerando um sinal analógico, utilizando para o efeito o gerador de sinais Ômicron, com uma amplitude de 285 V RMS, tensão simples (tensão entre Fase e Neutro), com uma frequência de 50 Hz, foi possível obter os sinais presentes na Figura 4-15.

Na Figura 4-15 o canal de referência é o canal amarelo, que apresenta a onda à saída do gerador de sinais (esta é medida com uma ponta diferencial da Tektronix (modelo P5200)).

Pela mesma figura é perceptível que a ponta diferencial não mede os 285 V RMS, como seria de esperar, isto acontece, pois, a medição de tensão na placa é feita entre fases, passando assim a que a tensão medida contenha 1.7 vezes mais tensão (devido à soma dos vetores de tensão), obtendo assim uma tensão de 495 V RMS.

Já os outros sinais, todos sobrepostos, são os sinais à saída da placa, que como se pode observar, encontram-se todos com uma tensão muito semelhante, reduzindo assim o erro do ganho de canal para canal.

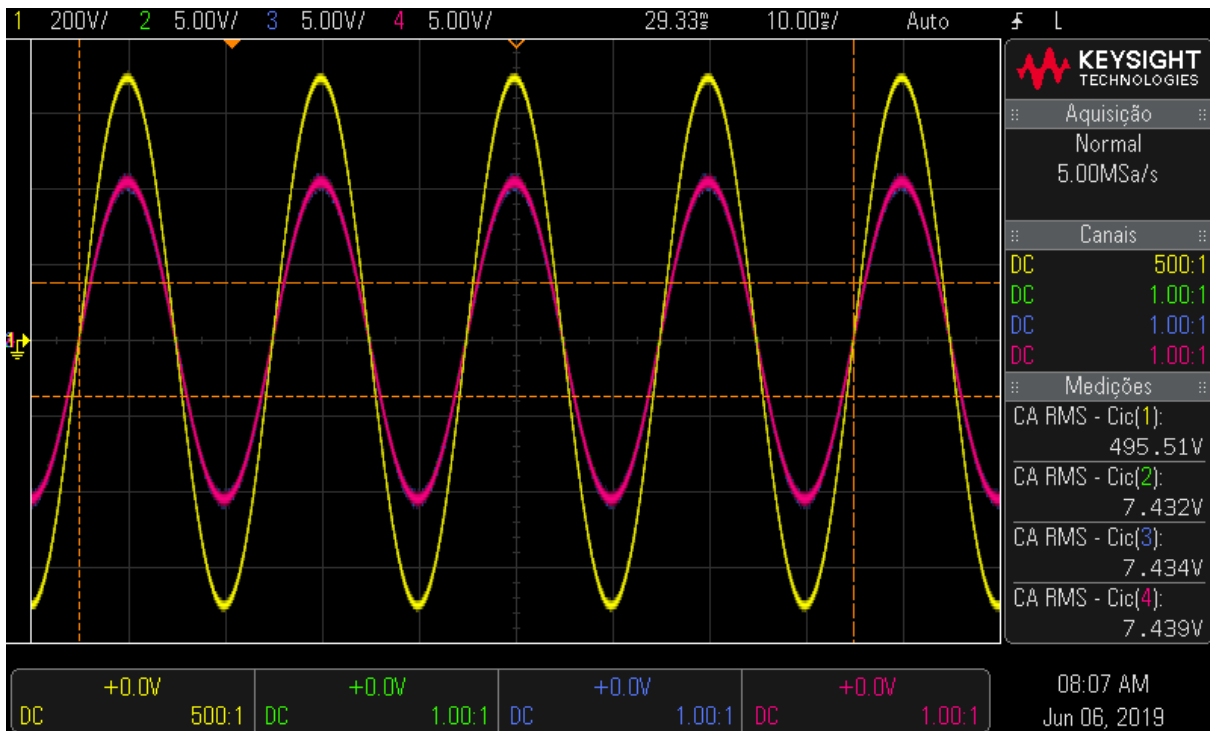


Figura 4-15 – Onda adquirida com sistema trifásico, onda amarela, referência.

Com a aquisição feita procedeu-se à análise matemática, permitindo o correto preenchimento da Tabela 4-5. O erro de desvio de tensão díspar entre os canais de medição advém da diferença do valor das resistências alterando assim o ganho teórico.

Tabela 4-5 – Dados adquiridos para a melhor configuração, para cada um dos canais.

Sinal	Erro de desvio de tensão. [%]	SNR à entrada [dB]	SNR à saída [dB]	Valor de THD à entrada [dB]	Valor de THD à saída [dB]
Sinal do 1º canal	4.04	41.96	36.9	-18.046	-18.064
Sinal do 2º canal	3.74	41.96	34.41	-18.046	-18.082
Sinal do 3º canal	3.924	41.96	36.38	-18.046	-18.058

Com o preenchimento da Tabela 4-5, ficou perceptível que o sinal à entrada e à saída melhorou ligeiramente, passando de 36.46 dB para 41.96 dB, de SNR, mantendo-se o THD para a onda de entrada. Já a onda de saída melhorou ligeiramente a qualidade de sinal, passando de 33.5 dB para 34.41 dB (pior caso), de SNR, mantendo o valor de THD idêntico ao sinal de entrada.

Perante os objetivos atingidos, para o nível de SNR, THD e desvio de tensão, foi calculado o desfasamento das ondas em relação à onda de entrada, com a ajuda do matlab, foi preenchida a Tabela 4-6.

Tabela 4-6 – Desvio de fase por canal.

Sinal	Desvio de Fase [°]
Sinal do 1º canal	0
Sinal do 2º canal	0
Sinal do 3º canal	0

Com a análise matemática completa, para os três canais, é possível retirar conclusões mais legíveis e desta forma possibilitar o avanço nos testes para um sinal PWM, Figura 4-16, sendo obtido a partir de um variador eletrónico de velocidade (WEG CFW-11 VecTrue Inverter) a fornecer energia a um motor eléctrico.

A conclusão dos testes à placa é feita com uma onda PWM, pois esta é um sinal que varia muito rapidamente, podendo-se afirmar ter uma variação “instantânea”. Pondo à prova todos os integrados existentes na placa. Percecionando assim se os integrados de alimentação do sistema conseguem acompanhar o consumo de energia por parte dos integrados.

Os integrados de amplificação de sinal e separação física dos circuitos, são postos à prova devido ao *Slew Rate* de cada um, pois os integrados poderão não conseguir acompanhar o impulso quase instantâneo de tensão.

Com isto foi feito o teste para uma onda PWM com a placa SMTGI, podendo-se observar os sinais obtidos na Figura 4-16.

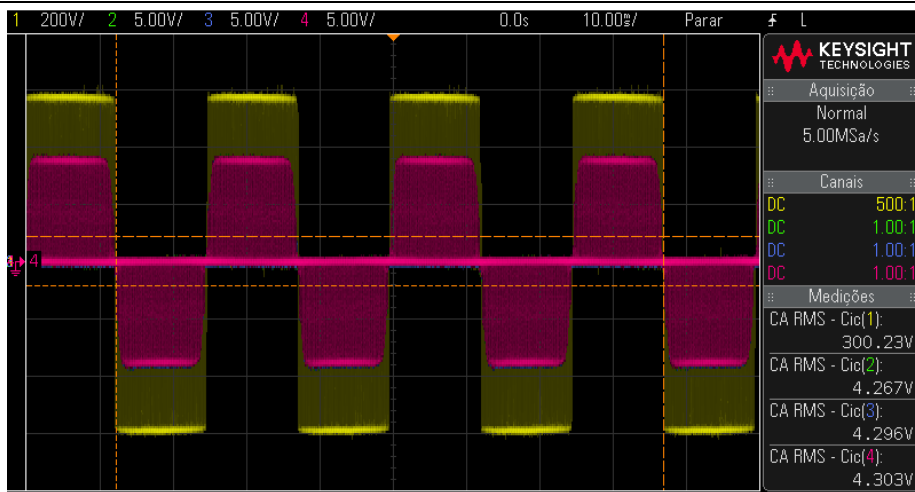


Figura 4-16 – Onda PWM com frequência de 5 kHz adquirida com placa SMTGI (sinal a verde, azul e rosa) e ponta diferencial (amarelo).

Na placa o sinal que poderia ter mais dificuldade em acompanhar o sinal PWM seria o 3º canal, visto ser o que se encontra mais equidistante da fonte, por isso foi o sinal destacado (sinal a rosa na Figura 4-16) entre os 3 sinais obtidos. Por forma a visualizar atrasos na onda, as 3 ondas foram sobrepostas.

Uma vez que as 3 ondas se encontram com o sinal totalmente sobrepostas ficou perceptível que o facto de o canal 3 estar mais distante da fonte de energia não teve a consequência de atrasar o sinal.

4.1.5 Conclusões sobre o desenvolvimento da placa SMTGI

Como explicado o objetivo deste sistema é reproduzir o sinal à entrada com separação galvânica entre os circuitos. O mesmo é conseguido e todos os requisitos foram superados, tal como visualizado nos testes efetuados.

Outro fator importante é o ganho muito semelhante entre os 3 canais, pois assim é facilitada a calibração na programação de alto nível, para a empresa.

O desfasamento entre a onda de entrada e saída provem dos amplificadores, *Slew Rate* de cada um, como todos os equipamentos são iguais, o expectável é que todos contenham o mesmo atraso, algo que ficou visível com o cálculo do desfasamento na Tabela 4-6.

Dado que a placa SMTGI permite a aquisição de uma onda PWM a uma frequência de 5 kHz e os resultados, para uma onda sinusoidal, encontram-se dentro dos parâmetros requeridos, a placa foi desenvolvida com sucesso.

4.2 PCB para o sistema SAD

Uma vez que já existe acondicionamento dos sinais analógicos as atenções são viradas para o sistema SAD, tal como referido no corrente capítulo, embora os esquemáticos tivessem sido desenvolvidos pelo autor do relatório com a supervisão do engenheiro de R&D da empresa, o *layout* da placa foi feito externamente à empresa. Uma vez que chegaram as placas (PCB's) e os respetivos componentes, foi procedida à montagem da mesma tendo obtido o produto presente na Figura 4-17.

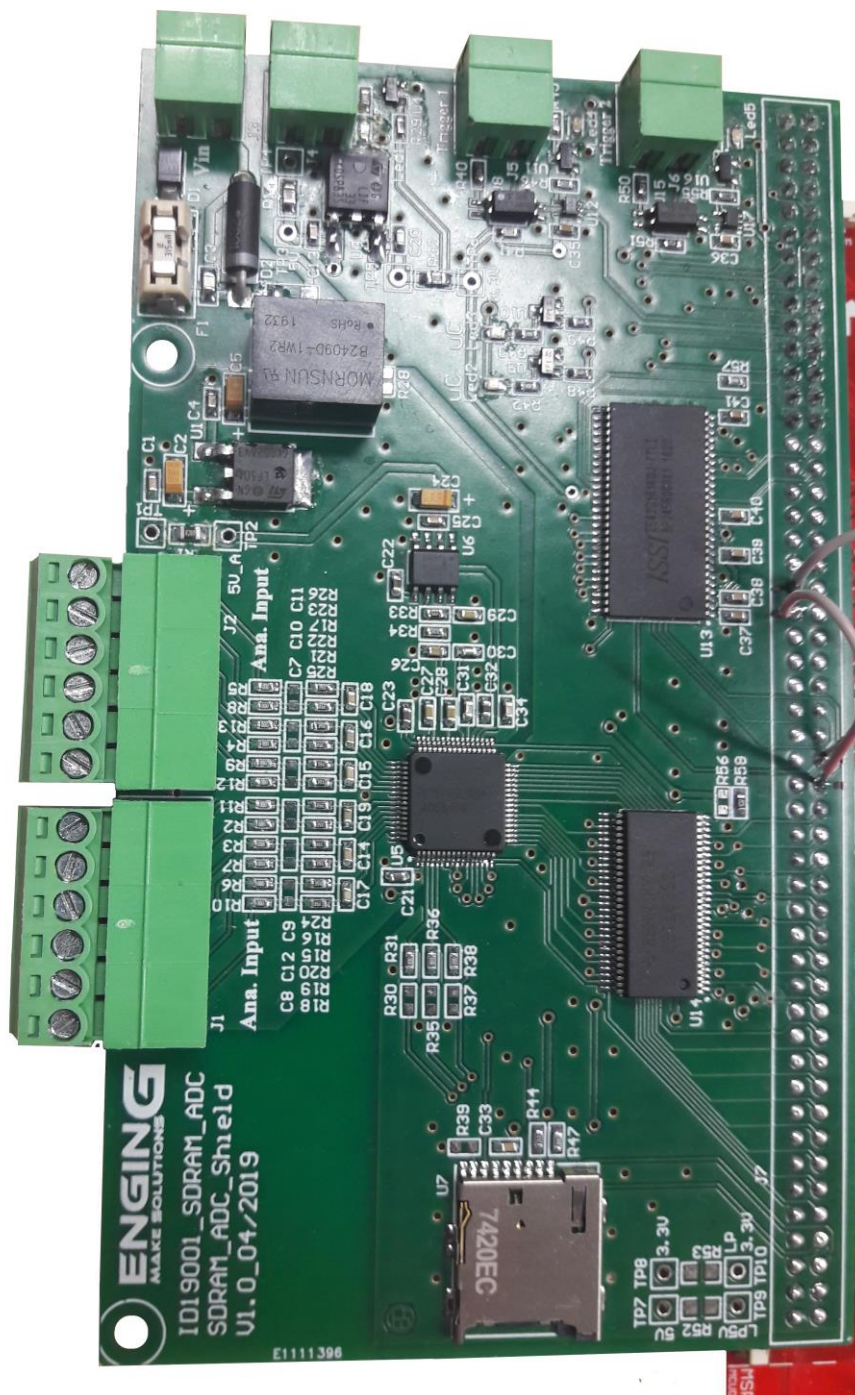


Figura 4-17 – Placa SAD desenvolvida.

4.2.1 Procedimento de calibração da placa

Uma vez que a placa SAD se encontra totalmente montada é possível fazer um teste de aquisição de dados por forma à calibração da mesma. Para este efeito foi feito o curto circuito nas entradas analógicas do ADC, obrigando assim a que o resultado obtido corresponda aproximadamente ao valor de 0V em todos os canais de aquisição.

Ao iniciar o ensaio de calibração da placa, verificou-se que a variável que deveria ser modificada durante a aquisição dos dados não era alterada. Com isto foi feita uma verificação no código elaborado, iniciando a mesma com a verificação das inicializações dos diferentes integrados, neste caso a SDRAM e o ADC. Estes efetivamente encontravam-se de acordo com os *datasheet* de cada um.

Analisando o código da SDRAM foi feito, novamente, uma verificação de que era guardado os dados na mesma e que estes se mantinham intactos até ser lida novamente. Efetivamente os dados guardados estavam intactos o que indicava que a SDRAM está operacional.

Analisando o código de aquisição analógica, parte do ADC, não havia indícios de estar mal programado, no entanto continuava a não enviar dados coerentes com o que seria de esperar, pois todos os canais deveriam enviar um valor próximo do meio da escala de medição/conversão de 16 bits, ou seja, próximo de 0x0000 em Hexadecimal (TI, ads8586SIPM, 2017).

A partir deste ponto não foi possível determinar a razão de a placa não funcionar com o código desenvolvido. Então o problema teria de ser a nível de *hardware*, de maneira que foi analisado detalhadamente cada um dos *datasheet*. Foi então que ficou perceptível o erro cometido durante a elaboração do sistema, a memória externa selecionada necessita de um refrescamento por parte do microcontrolador e, portanto, as mesmas linhas de comunicação não podem ser partilhadas com o ADC usando um multiplexer (TI, ads8586SIPM, 2017).

Na existência desta condicionante da memória externa, a solução encontrada foi deixar de usar o ADC em modo de comunicação paralelo para recolha dos dados (partilha das linhas de comunicação de dados da memória) e usar o modo de leitura dos dados em modo série. Para isto foi necessário fazer uma ligação direta entre o pino “DB17”, pino de envio de dados do ADC, e o pino do micro que irá começar a receber os dados e depois o micro envia para a memória.

Com esta alteração a nível de *hardware* e correspondente alteração a nível de *firmware* foi possível avançar com a aquisição dos dados do ADC e efetuar os testes de calibração da placa, Figura 4-18.

Com o intuito de enviar os dados para a plataforma online de análise dos valores recolhidos, os dados foram enviados via série, para o equipamento BeagleBone, (BeagleBoar, s.d.) que é responsável por fazer a aceitação dos dados, e enviar os mesmos via *Ethernet*.

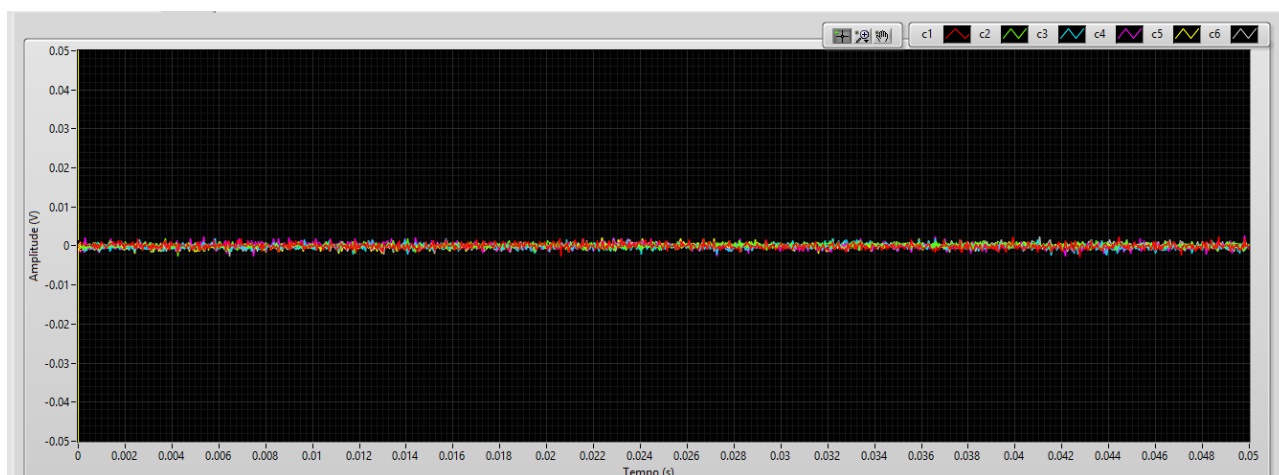


Figura 4-18 – Dados obtidos com ligação ADC modo série com entradas em curto circuito.

Uma vez que foram obtidos os dados foi possível preencher a Tabela 4-7 com o nível de tensão que existe para cada canal.

Tabela 4-7 – Valores de componente DC para cada canal

Canal	Componente DC (μ V)
1	643
2	637.9
3	737.9
4	713.2
5	629.1
6	633.3

Com os dados obtidos é então possível fazer a correção de cada canal no código e assim, é possível fazer aquisições com o conjunto corretamente.

5 Produto final

Neste capítulo é feita a aquisição de um sinal de tensão galvanicamente isolado, utilizando ambos os sistemas desenvolvidos, SMTGI (Sistema de Medição de Tensões Galvanicamente Isolado) e SAD (Sistema de Aquisição de Dados). É iniciado o mesmo com a especificação do conjunto do sistema (Secção 5.1), passando para o ensaio laboral de a aquisição de dados com o conjunto dos sistemas desenvolvidos para um sinal proveniente do gerador de sinais, Ómicron, (Secção 5.2) e da rede (Secção 5.3).

O capítulo é finalizado com a conclusão dos resultados obtidos (Secção 5.4).

5.1 Sistema completo: o conceito

Com ambas as placas totalmente montadas testadas e calibradas, caso da placa SAD, avançou-se nos ensaios com o objetivo de fazer aquisição de um sinal analógico de elevada amplitude e com o isolamento galvânico. Para isso foi seguido o Diagrama da Figura 5-1, que pormenoriza as diferentes etapas, desde a entrada das tensões, aquisição das mesmas e visualização das ondas num terceiro ecrã (sinal perceptível a olho humano).

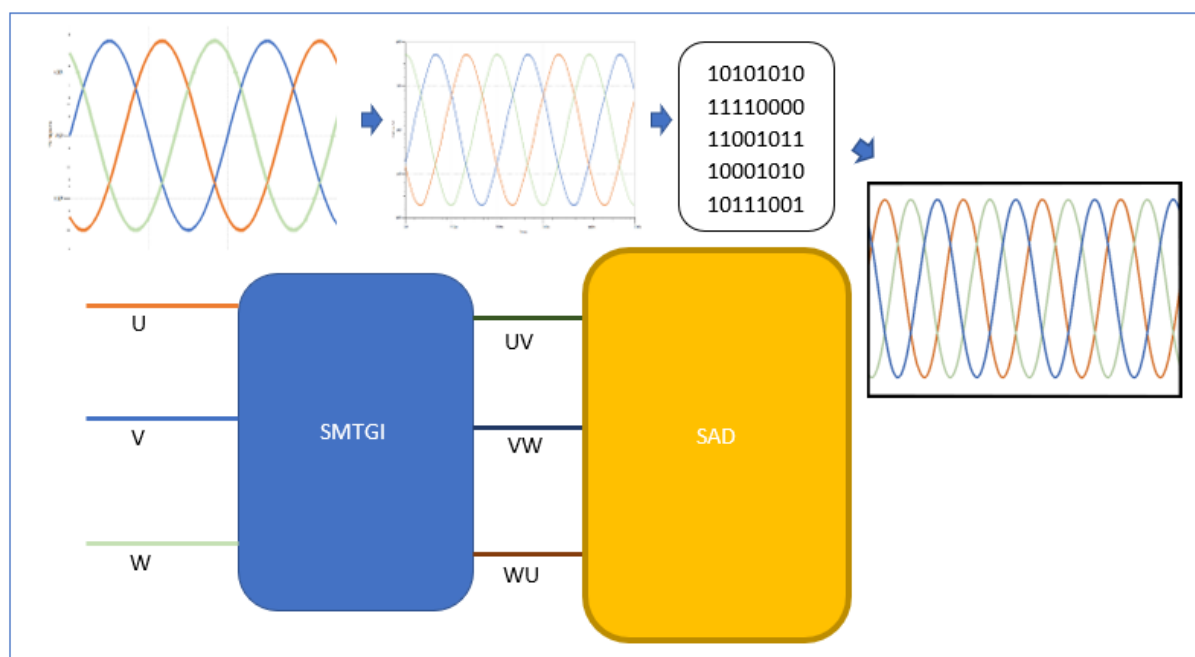


Figura 5-1 – Conexão das placas desenvolvidas e aquisição ideal das mesmas.

O conjunto dos sistemas pode ser observado a partir da Figura 5-2, onde é imposto um sinal de tensão à entrada da placa SMTGI, esta acondiciona o sinal e reduz o mesmo a uma tensão entre

+ e - 10 V. Este sinal é injetado no ADC, placa SAD, e é transformado num sinal digital. Posteriormente é enviado por série para o equipamento responsável por enviar os dados por Ethernet.

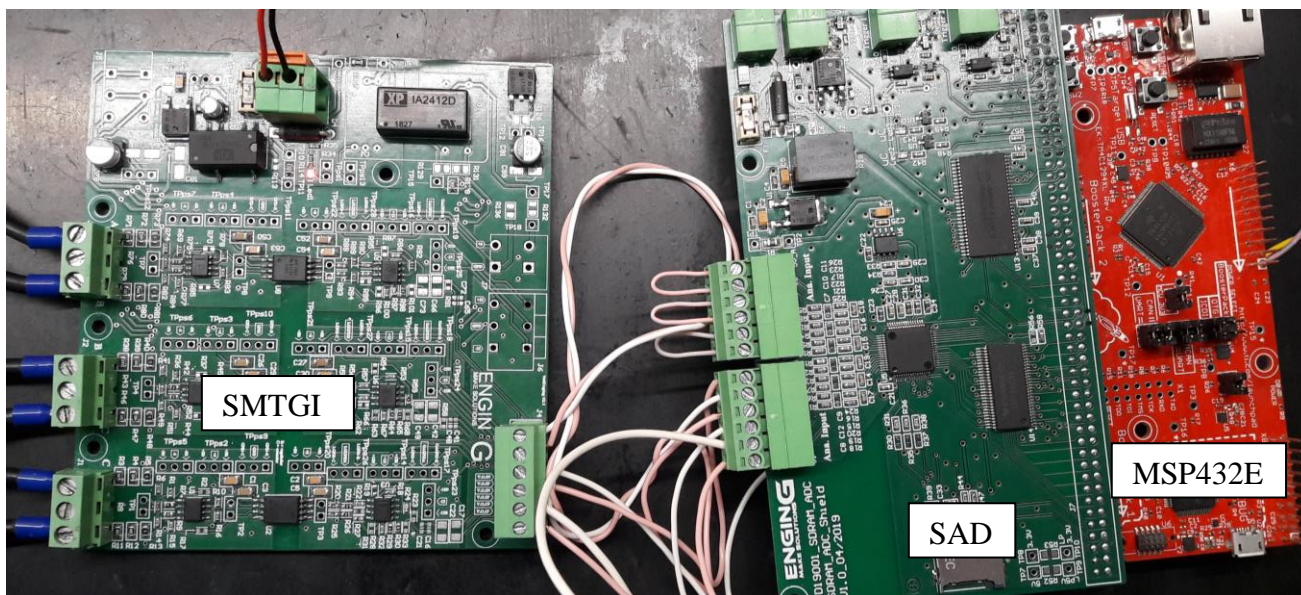


Figura 5-2 – Montagem para aquisição de sinais analógicos com o conjunto das placas.

Sabe-se que o sistema SMTGI envia apenas 3 canais, e que o sistema SAD encontra-se preparado para ler 6 canais diferentes, por forma a que os canais desligados não apareçam com resultados flutuantes, é feito um curto circuito entre o sinal e o GND, tal como na calibração.

5.2 Aquisição de uma onda sinusoidal sem ruído

Uma vez explicado o conceito teórico e tendo sido implementado, foi iniciada a aquisição de uma onda trifásica a partir do gerador, podendo-se observar a mesma na Figura 5-3.

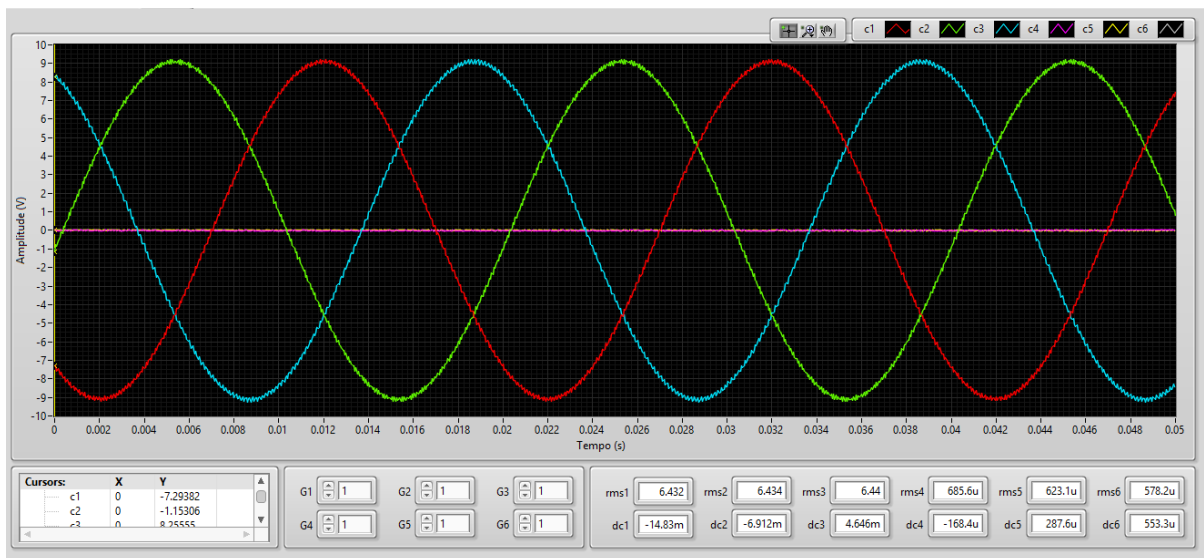


Figura 5-3 – Aquisição de uma onda trifásica proveniente do gerador de sinais Ómicron

Tal como no capítulo 4, secção 4.1.3, foi feita uma análise matemática com os dados obtidos, embora que neste caso não exista uma onda de referência, faz-se a quantificação do ruído e da distorção harmónica para cada canal.

Iniciando o processo por mostrar os sinais obtidos Figura 5-4, no primeiro gráfico todas os sinais juntos, e nos gráficos exatamente em baixo do mesmo cada canal obtido.

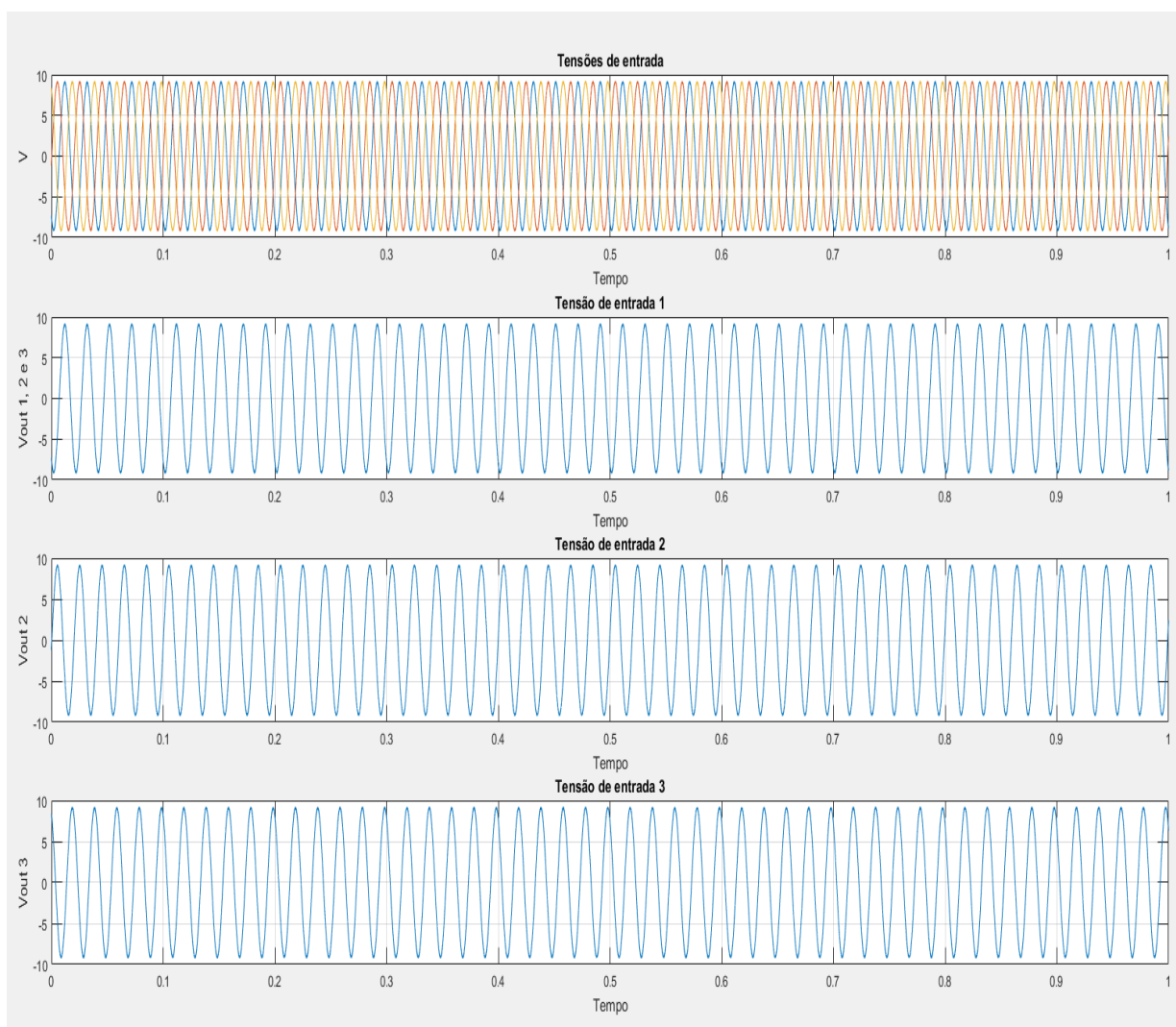


Figura 5-4 – Onda trifásica com separação das ondas por canal, canal 1, 2 e 3.

Com a análise matemática efetuada foi preenchida a Tabela 5-1.

Tabela 5-1 – Dados obtidos para onda do gerador com a análise matemática.

Canal	SNR [dB]	THD [dB]
1	36.97	-70.54
2	36.98	-69.81
3	36.75	-69.97

Os dados obtidos têm uma qualidade superior ao ensaio laboratorial com o osciloscópio devido ao número de amostras, à frequência de aquisição e da sensibilidade do mesmo. Outro fator para ser obtido um sinal com mais qualidade é o período temporal de aquisição, com um sinal com um período temporal superior são adquiridos menos pontos por período do sinal, reduzindo, assim, o ruído existente aumentando o nível de SNR. A nível de THD como existem muitos mais períodos de onda, o cálculo do primeiro harmónico dá um valor muito mais alto relativamente aos harmónicos de outras frequências.

5.3 Aquisição de uma onda da rede

Semelhante à secção anterior, nesta é feita uma análise aos dados provenientes da rede elétrica. Os dados obtidos encontram-se expostos na Figura 5-5

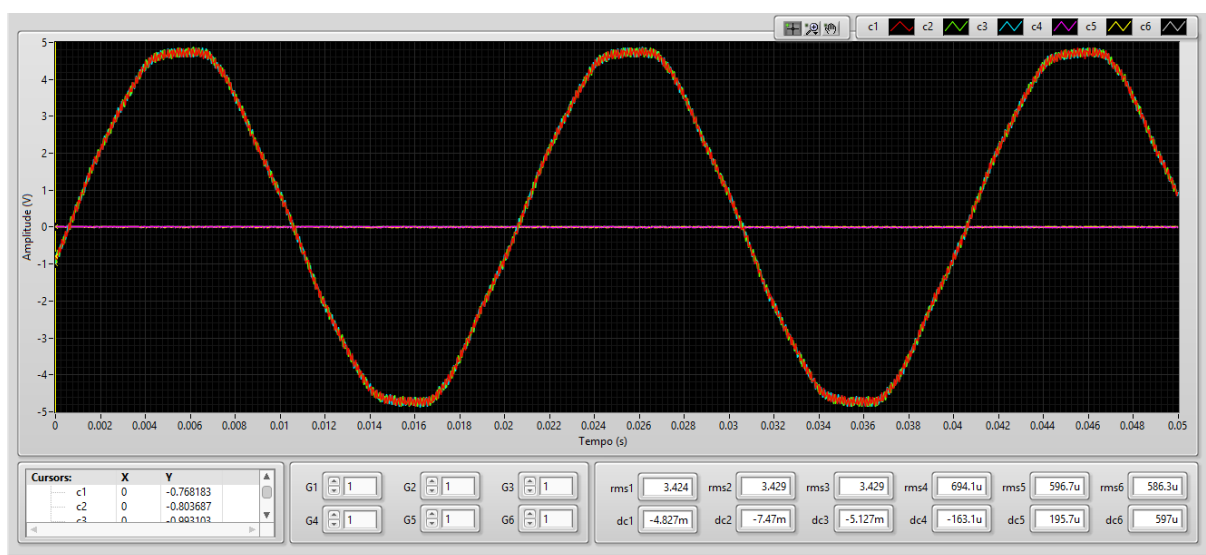


Figura 5-5 – Aquisição de onda monofásica proveniente da rede elétrica.

Uma vez mais, fez-se a análise matemática aos sinais por forma a qualificar a onda, inicialmente mostra-se as ondas obtidas, Figura 5-6, passando então para o cálculo matemático e preenchimento da Tabela 5-2.

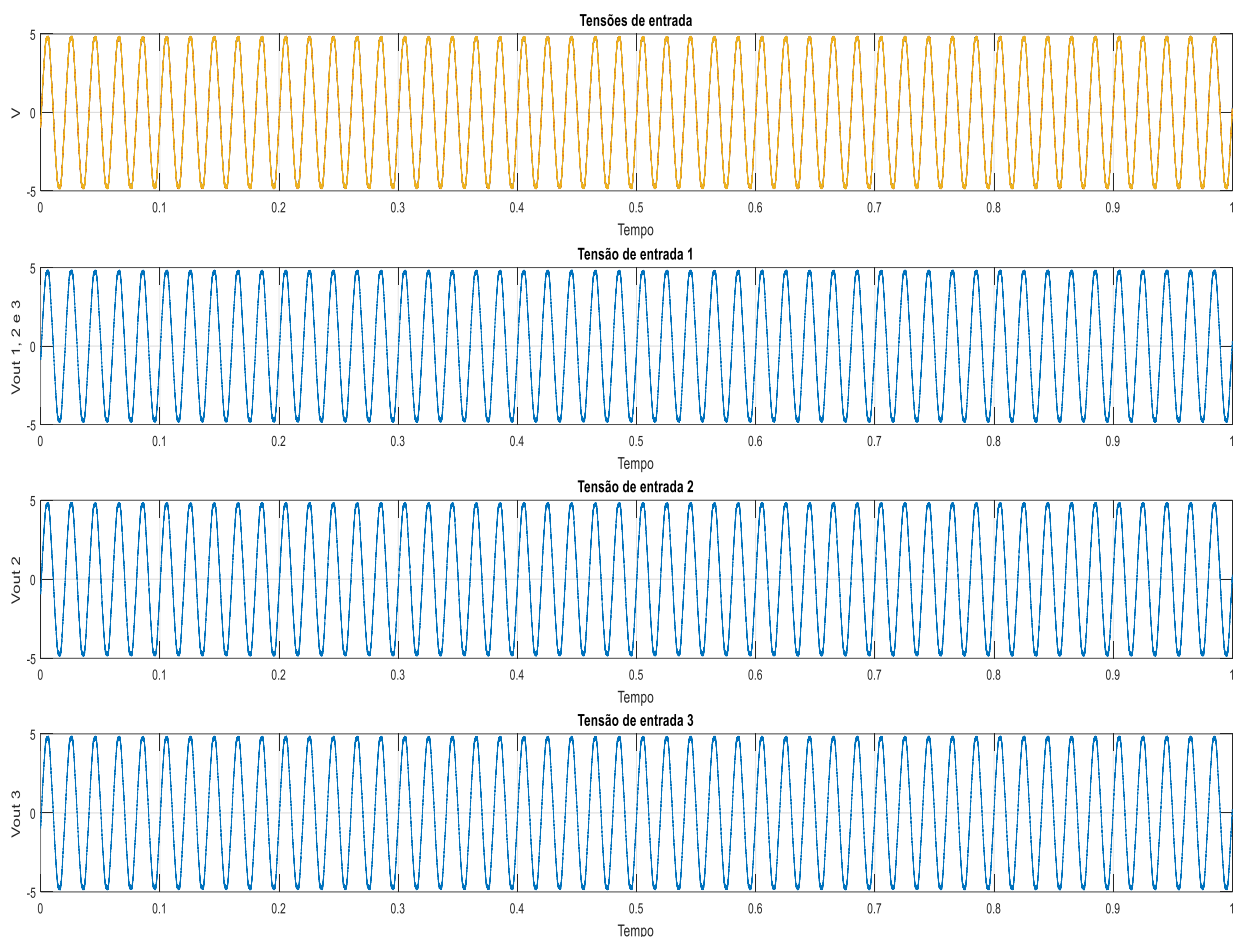


Figura 5-6 – Onda da rede com separação das ondas por canal, 1, 2 e 3.

Tabela 5-2 – Dados obtidos para onda da rede com a análise matemática

Canal	SNR [dB]	THD [dB]
1	30.23	-32.88
2	30.22	-32.87
3	30.08	-32.88

Como seria de esperar os resultados obtidos têm uma qualidade inferior aos resultados obtidos com o sinal proveniente do Ómicron. Este resultado era de prever pois o Ómicron é um gerador de sinais de alta precisão, permitindo ao mesmo gerar uma onda mais limpa do que a onda da rede que sofre normalmente com muitas cargas. Uma vez que existem mais cargas, a onda não apresenta um sinal puramente sinusoidal aumentando as componentes dos harmônicos de 2ª e 3ª ordem, ficando assim com um THD de -32 dB.

A nível de relação sinal ruído, o sinal da rede apresenta um pouco mais de ruído também devido as diversas cargas reduzindo assim o nível de relação sinal ruído, estabilizando-se na zona dos 30 dB.

5.4 Conclusão da aquisição para o produto final.

O presente capítulo descreve os dados adquiridos com o conjunto dos sistemas desenvolvidos. Trata-se de se obter uma réplica de um sinal analógico com um nível de tensão de 1500 V de pico com isolamento entre os dois sistemas, e fazer a aquisição dos mesmos.

Devido à falta de equipamentos para gerar um sinal com 1500 V de pico, a onda gerada tinha um nível de tensão de 390V RMS. No entanto, a placa foi reduzida para o nível de tensão adequado 450 V RMS, permitindo alguma margem.

Durante o desenvolvimento da placa SMTGI foram feitas diversas aquisições com recurso ao osciloscópio. No entanto, com a aquisição feita com a placa SAD é possível ter uma noção mais real do sinal que se irá analisar futuramente, pois é este o sistema que irá fornecer os dados fulcrais para a análise aos sinais elétricos e, assim, prever as falhas das máquinas elétricas.

6 Considerações finais

Neste capítulo pretende-se fazer uma conclusão ao estágio e ao trabalho elaborado durante o mesmo, com especial foco nos resultados obtidos. São ainda propostas algumas melhorias para desenvolvimento futuro.

6.1 Conclusão

Com a experiência obtida durante o decorrer do estágio, o autor teve um contacto mais direto com o mundo do trabalho, nomeadamente na área de desenvolvimento. Muitos aspetos importantes com os quais o estagiário teve contacto são relevantes, como: horários rigorosos de trabalho; objetivos para cumprir, espaço para aprender e trabalhar em equipa, para além dos aspetos formais do trabalho técnico. Neste âmbito o desenvolvimento de *hardware* e em concreto de PCB foi uma experiência gratificante, e que transmitiu a necessidade do rigor exigido numa etapa inicial do projeto, por exemplo no levantamento das diversas tecnologias, nos testes dos circuitos para perceber o seu funcionamento, etc. As ferramentas de simulação revelaram-se ainda uma mais-valia pois permitem verificar os conceitos antes de se iniciarem mais alguns testes de laboratório com componentes e circuitos, para além de permitir decidir pelos esquemas mais adequados para os circuitos.

Mais concretamente, a placa SMTGI foi totalmente desenvolvida, montada e testada. A placa SAD teve também importância dado que o sistema de aquisição é constituído por ambas, tendo sido projetada, montada, testada e calibrada. No entanto o *firmware* final não foi da autoria do autor do relatório. Concluído este processo deu-se início à aquisição de alguns sinais de teste pelo conjunto das duas placas, nomeadamente ondas sinusoidais e ondas quadradas. Para auxiliar esta tarefa utilizou-se um gerador de sinais (da marca Ómicron) ligado à placa SMTGI para o caso da onda sinusoidal e um variador de velocidade (da marca WEG) para a onda quadrada. A placa SMTGI funcionou adequadamente garantindo um isolamento na ordem dos 1000 V RMS. A placa SAD permite efetuar a aquisição de seis canais em simultâneo.

A percepção já adquirida em ambiente académico foi realmente constatada em ambiente profissional, particularmente da morosidade e do rigor necessário para desenvolver *hardware*, e de em muitos casos, os problemas inesperados a que há necessidade de dar resposta.

O trabalho realizado durante o estágio resultou em dois protótipos para aquisição de sinais de tensão galvanicamente isolados.

Os objetivos definidos no presente relatório, tendo sido atingidos, estiveram sempre presentes durante o desenvolvimento do projeto sendo estes:

- Separar fisicamente três canais de tensão;
- Ter uma réplica à saída do sinal analógico à entrada;
- Ter um sinal, à saída, que se encontre dentro dos parâmetros especificados;
- Fazer aquisição de um sinal diferencial para 6 canais;
- Permitir fazer a aquisição durante um período temporal especificado.

Após este longo caminho, o desenvolvimento das placas forneceu o resultado pretendido, pois permitiu fazer aquisições de sinais analógicos com separação galvânica entre a entrada e saída.

6.2 Melhorias futuras

Para desenvolvimento de um projeto futuro pode-se juntar os dois sistemas num só, permitindo assim reduzir os custos e fazer aquisições de nível de tensão, galvanicamente isolada. Ao concretizar-se esta união de ambas as placas, obtém-se uma maior simplicidade para o utilizador, em concreto na fase de instalação e no espaço ocupado.

Por forma a possibilitar a aquisição de todas as variáveis elétricas um projeto futuro poderá ser também desenvolver um sistema de aquisição de correntes com o mesmo nível de isolamento.

Um projeto mais equidistante seria colocar tudo numa só placa e fazer aquisições de tensão e corrente galvanicamente isoladas, e assim, facilmente usar-se esta nova placa de uma forma mais generalizada em diferentes equipamentos industriais, permitindo dar apoio a uma melhor manutenção preventiva.

Referências

- [1] WEG, “<http://www.weg.net/>,” 12 2015. [Online]. Available: <http://ecatalog.weg.net/files/wegnet/WEG-guia-de-especificacao-de-motores-eletricos-50032749-manual-portugues-br.pdf>. [Acedido em 2 4 2016].
- [2] A. Francisco, em *Motores Eléctricos*, LIDEL, 2009.
- [3] WEG, “<http://www.weg.net/>,” WEG, 3 2016. [Online]. Available: <http://ecatalog.weg.net/files/wegnet/WEG-general-manual-of-explosive-atmosphere-motors-manual-general-de-motores-para-atmosferas-explosivas-manual-geral-de-motores-para-atmosferas-explosivas-50034162-manual-english.pdf>. [Acedido em 2 4 2016].
- [4] P. Z. a. Y. D. a. T. G. H. a. B. Lu, “A survey of condition monitoring and protection methods for medium voltage induction motors,” *IEEE*, pp. 3165-3174, 2009.
- [5] R. P. Assunção, “Ensino de Detecção de Avarias em Motores de Indução,” Faculdade de Ciências e Tecnologias - Universidade Nova de Lisboa, Lisboa, 2014.
- [6] M. E. -. 2007, “avariasnummotordeinducacao,” INSTITUTO SUPERIOR DE ENGENHARIA DO PORTO, 2007. [Online]. Available: <http://avariasnummotordeinducacao.blogspot.pt/2007/01/principais-avarias-de-um-motor-de.html>. [Acedido em 23 4 2016].
- [7] G. & C. Ltda, “elgalvao,” [Online]. Available: <http://www.elgalvao.com.br/rolamentos.html>. [Acedido em 23 4 2016].
- [8] “sinergiaat wordpress,” 16 1 2012. [Online]. Available: <https://sinergiaat.wordpress.com/2012/01/16/passagem-de-corrente-eletrica-em-rolamentos/>. [Acedido em 23 4 2016].
- [9] nidec, “nidec,” [Online]. Available: <http://www.nidec.com/en-NA/technology/motor/basic/00026/>. [Acedido em 24 4 2016].
- [10] M. UHRÍK, “SIMPLE DIAGNOSTIC METHODS FOR DETECTING DAMAGED ROTOR BARS IN SQUIRREL CAGE INDUCTION MOTORS,” *Faculty of Electrical Engineering and Information Technology, Slovak University of Technology*, pp. 1-6.
- [11] M. M. M. Sedky, “Diagnosis of Static, Dynamic and Mixed Eccentricity in Line Start Permanent Magnet Synchronous Motor by Using FEM,” *International Scholarly and Scientific Research & Innovation*, vol. 8, 2014.
- [12] D. J. M. Foito, “Detecção e Diagnóstico de Falhas em Sistemas de Acionamento com Máquinas de Indução Hexafásicas,” 2015.
- [13] Wikipedia, “en.wikipedia.org,” wikipedia, 17 2 2016. [Online]. Available: https://en.wikipedia.org/wiki/Data_acquisition. [Acedido em 2 4 2016].
- [14] National Instruments, “NI,” National Instruments Corporation, [Online]. Available: <http://www.ni.com/data-acquisition/what-is/pt/>. [Acedido em 20 Março 2016].

- [15] N. Instruments, “ni,” National Instruments, [Online]. Available: <http://www.ni.com/pt-pt/shop.html>. [Acedido em 14 05 2016].
- [16] D. Instruments, “dataq,” dataq, [Online]. Available: <http://www.dataq.com/data-acquisition/>. [Acedido em 21 5 2016].
- [17] N. Instruments, “ni,” 18 7 2012. [Online]. Available: <http://www.ni.com/white-paper/10630/pt/>. [Acedido em 29 4 2016].
- [18] wikipedia, “wikipedia,” 20 5 2016. [Online]. Available: <https://pt.wikipedia.org/wiki/Multiplexador>. [Acedido em 21 5 2016].
- [19] wikipedia, “wikipedia,” wikipedia, 9 5 2016. [Online]. Available: https://pt.wikipedia.org/wiki/Conversor_anal%C3%B3gico-digital. [Acedido em 23 5 2016].
- [20] M. E. d. Lima, “cin.ufpe,” [Online]. Available: http://www.cin.ufpe.br/~es238/arquivos/aulas/aula14_conversores_adda.pdf. [Acedido em 23 5 2016].
- [21] Microchip, “microchip,” [Online]. Available: <http://www.microchip.com/design-centers/memory>. [Acedido em 30 4 2016].
- [22] M. Santana, “interfacesdecomu,” 15 11 2006. [Online]. Available: <http://interfacesdecomu.tripod.com/>. [Acedido em 1 5 2016].
- [23] wikipedia, “wikipedia,” 18 11 2015. [Online]. Available: <https://pt.wikipedia.org/wiki/RS-232>. [Acedido em 21 5 2016].
- [24] best-microcontroller-projects, “best-microcontroller-projects,” [Online]. Available: <http://www.best-microcontroller-projects.com/how-rs232-works.html>. [Acedido em 21 5 2016].
- [25] A. Thomsen, “buildbot,” 28 3 2015. [Online]. Available: <http://buildbot.com.br/blog/interfaces-de-comunicacao-onewire-spi-i2c/>. [Acedido em 21 5 2016].
- [26] home.roboticlab, “home.roboticlab,” 26 3 2013. [Online]. Available: <http://home.roboticlab.eu/en/examples/sensor/1-wire>. [Acedido em 21 5 2016].
- [27] J. COLVIN, “blog.digilentinc,” 1 10 2014. [Online]. Available: <https://blog.digilentinc.com/index.php/pmod-communication-serial-peripheral-interface-in-detail/>. [Acedido em 21 5 2016].
- [28] Digilent, “learn.digilentinc,” 2014. [Online]. Available: <https://learn.digilentinc.com/Module/101?position=8>. [Acedido em 21 5 2016].
- [29] W. Elektronik, “we-online.de,” [Online]. Available: <https://katalog.we-online.de/pbs/datasheet/74279206.pdf>. [Acedido em 18 7 2016].
- [30] F. S.A, “ffonseca,” [Online]. Available: http://www.ffonseca.com/cache/bin/Guia_Tecnico_Sondas_Temperatura_F.Fonseca-14490.pdf. [Acedido em 28 5 2016].

-
- [31] ITS, “itsirl,” 3 3 1999. [Online]. Available: <http://www.itsirl.com/admin/pdfmanual/1399021951CalVan.pdf>. [Acedido em 11 6 2016].
- [32] wikipedia, “wikipedia,” 24 8 2015. [Online]. Available: <https://pt.wikipedia.org/wiki/Termopar>. [Acedido em 29 5 2016].
- [33] Bopla, “bopla,” [Online]. Available: https://www.bopla.de/fileadmin/products/Katalog-Pdfs/Alurail_GB.pdf. [Acedido em 6 9 2016].
- [34] europa, “europa,” 3 11 2016. [Online]. Available: http://europa.eu/youreurope/business/product/ce-mark/index_pt.htm. [Acedido em 13 11 2016].
- [35] IAPMEI, “enterpriseeuropenetwork,” 1 6 2016. [Online]. Available: <http://www.enterpriseeuropenetwork.pt/info/mercadounico/Paginas/marcacaoce.aspx>. [Acedido em 13 11 2016].
- [36] National Instruments, “NI,” National Instruments Corporation, [Online]. Available: <http://www.ni.com/data-acquisition/pxi/pt/>. [Acedido em 20 Março 2016].
- [37] wikipedia, “wikipedia,” 17 5 2016. [Online]. Available: <https://en.wikipedia.org/wiki/RS-485>. [Acedido em 21 5 2016].
- [38] T. I. Limited, “micropik,” [Online]. Available: <http://www.micropik.com/PDF/pt100.pdf>. [Acedido em 14 7 2016].

Anexos

Anexo A Tabelas auxiliares para análise de sistema SMTGI

Anexo A.1 Componentes isoladores com recurso a isolamento magnético

Componente	Isolamento RMS [V]	Vin[V]	Slew Rate	Largura de Banda [kHz]	Custo [€]
LV25P (LEM, LV25P, 2014)	1600	+/- 15	0.225 mA/us		60
DVL 1000 (LEM, DVL 1000, 2016)	8500	+/- 34	3.3 V/us	14	194

Anexo A.2 Componentes isoladores com recurso a isolamento ótico

Componente	Isolamento RMS [V]	Vin[V]	Slew Rate [V/us]	Potencia absorvida [W]	Largura de Banda [kHz]	Custo [€]
ACNT-H790 (BROAD COM, ACNT-H790/A/B, 2017)	1630	+/- 0.2	3.125	H 140mW L 55 mW	200	7.70
ACNT-H79A (BROADCOM, ACNT-H79B, ACNT-H79A, ACNT-H790 , 2017)	1630	+/- 0.2	3.125	H 140mW L 55 mW	200	9.69
ACPL-C78A (AVAGO, ACPL-C78A, ACPL-C780, ACPL-C784, 2008)	1000	+/- 0.2	1.35	H 80 mW L 80 mW	100	9.89
ACPL-C790 (AVAGO, ACPL-C79B, ACPL-C79A, ACPL-C790 , 2014)	1000	+/- 0.2	2.35	H 92.5 mW L 60 mW	200	5.14
ACPL-C79A (AVAGO, ACPL-C79B, ACPL-C79A, ACPL-C790 , 2014)	1000	+/- 0.2	2.35	H 92.5 mW L 60 mW	200	5.79
ACPL-7900 (AVAGO, ACPL-790B, ACPL-790A, ACPL-7900, 2010)	630	+/- 0.2	2.35	H 92.5 mW L 60 mW	200	4.68
ACPL-790A (AVAGO, ACPL-790B, ACPL-790A, ACPL-7900, 2010)	630	+/- 0.2	2.35	H 92.5 mW L 60 mW	200	5.61
HCPL-7800A (AVAGO, HCPL-7800A/HCPL-7800, 2008)	630	+/- 0.2	1.35	H 80 mW L 80 mW	100	13.39

Anexo A.3 Componentes isoladores com recurso a isolamento capacitivo

Na tabela, na coluna da potência, a sigla H, significa que é a potência consumida no lado de alta tensão, ou seja, no lado da entrada das 3 fases, já a sigla L, significa a potência consumida no lado de baixa tensão, ou seja, no lado do microcontrolador.

As potências dos equipamentos foram feitas, maioritariamente, para uma tensão de 5 V, a exceção dos componentes ISO124, cuja tensão foi 15 V, e os equipamentos SI980(A/B) C, cuja tensão foi de 3 V.

Componente	Isolamento RMS [V]	Vin[V]	Slew Rate [V/us]	Potência absorvida [W]	Largura de Banda [kHz]	Custo [€]
AMC1100 (TI, AMC1100, s.d.)	800	+/- 0.25	1.22	H 44 mW L 38.5 mW	60	5.4
AMC1200 (TI, AMC1200, s.d.)	800	+/- 0.25	1.22	H 44 mW L 38.5 mW	60	5.28
AMC 1300 (TI, AMC1300; TI, AMC1300x, 2018)	1500	+/- 0.25	1.5	H 50 mW L 40.5 mW	230	5.82
AMC 1300B (TI, AMC1300; TI, AMC1300x, 2018)	1500	+/- 0.25	1.5	H 50 mW L 40.5 mW	310	7
ISO224A (TI, ISO224, s.d.)	1500	+/- 15	0.875	H 39 mW L 49.5 mW	185	12.57
ISO224B (TI, ISO224, s.d.)	1500	+/- 15	1.16	H 39 mW L 49.5 mW	275	12.89
ISO124 (TI, ISO124, 2018; TI, ISO124, s.d.)	1500	+/- 12.5	2	H 105 mW L 105 mW	50	17.10
SI8920AC (Silabs, 2018)	848.5	+/- 0.1	0.462	H 16.5 mW L 16.5 mW	100	3.63
SI8920BC (Farnell, s.d.)	848.5	+/- 0.2	0.462	H 16.5 mW L 16.5 mW	100	3.05

Anexo A.4 Tabela comparativa entre diferentes tecnologias

Componente	Isolamento RMS [V]	Vin[V]	Erro do ganho [%]	Potencia absorvida [W]	Largura de Banda [kHz]	Custo [€]
ACNT-H790	1630	+/- 0.2	3.125	H 140mW L 55 mW	200	7.70
ACNT-H79A	1630	+/- 0.2	3.125	H 140mW L 55 mW	200	9.69
AMC 1300	1500	+/- 0.25	1.5	H 50 mW L 40.5 mW	230	5.82
AMC 1300B	1500	+/- 0.25	1.5	H 50 mW L 40.5 mW	310	7
ISO224A	1500	+/- 15	0.875	H 39 mW L 49.5 mW	185	12.57
ISO224B	1500	+/- 15	1.16	H 39 mW L 49.5 mW	275	12.89
ISO124	1500	+/- 12.5	2	H 105 mW L 105 mW	50	17.10

Anexo A.5 Tolerância de resistências

A presente tabela faz referência à importância da tolerância para a resistência a introduzir no divisor de tensão, sabendo que se tem uma tensão de 1500 V à entrada e é requerida uma tensão de 250 mV à saída. Deste modo, importa que a tensão de saída esteja dentro da gama dimensionada.

Rout	Tolerância	Resistência	Rtotal	Resistência total		Vin	Vout		
1000	10.00%	1100	900	6000000	6001100	6000900	1500	0.275	0.225
1000	5.00%	1050	950	6000000	6001050	6000950	1500	0.262	0.237
1000	1.00%	1010	990	6000000	6001010	6000990	1500	0.252	0.247
1000	0.10%	1001	999	6000000	6001001	6000999	1500	0.250	0.250
1000	0.01%	1000.1	999.9	6000000	6001000	6001000	1500	0.250	0.250

Anexo B Tabelas auxiliares para análise do sistema SAD.

Anexo B.1 Comparação entre microprocessadores

	TM4C1294XL (TI, TIVA C series microprocessor, 2014)	MSP432E401Y (TI, MSP432E, 2017)
Tecnologia de CPU	ARM 32 Bit Cortex M4F	ARM 32 Bit Cortex M4F
Frequência CPU	120 MHz	120 MHz
Memória Flash	1024 KB	1024 KB
Memória SRAM	256 KB	256 KB
Número de I/Os	128	128