



Instituto Politécnico de Tomar

Escola Superior de Tecnologia de Tomar

INFANTE – Caracterização e Controlo de APS

Relatório de Projeto

André Diogo Azinheiro Carvalho

Mestrado em Engenharia Eletrotécnica
Especialização em Controlo e Eletrónica Industrial

Tomar/janeiro/2021



Instituto Politécnico de Tomar

Escola Superior de Tecnologia de Tomar

André Diogo Azinheiro Carvalho

INFANTE – Caracterização e Controlo de APS

Relatório de Projeto

Orientado por:

Prof. Doutor Carlos Ferreira

Prof. Doutor Jorge Guilherme

Relatório apresentado ao Instituto Politécnico de Tomar
para cumprimento dos requisitos necessários à
obtenção do grau de Mestre em
Engenharia Eletrotécnica - Especialização em Controlo e Eletrónica Industrial

Resumo

O presente documento tem como base as atividades desenvolvidas no âmbito da bolsa de investigação do projeto INFANTE: Satélite para aplicações marítimas e comunicações a partir de constelações (CENTRO-01-0246-FEDER-000017 (projeto nº 024534)), financiado pelo Fundo Europeu de Desenvolvimento Regional (FEDER) através do Programa Operacional Competitividade e Internacionalização (COMPETE 2020) e Programa Operacional Regional de Lisboa. O trabalho decorreu no Instituto Politécnico de Tomar.

Foram estudados os efeitos da radiação nos dispositivos eletrónicos, os *solar array regulators*, que são responsáveis pela transferência da potência para o *power bus*, sendo também realizada uma comparação entre controlo por modo de corrente de pico e médio.

Foi analisada a fonte de alimentação auxiliar (APS), responsável por gerar os níveis de tensão necessários para o funcionamento da *Power Conditioning and Distribution Unit*. A APS é constituída por dois conversores redutores e também por um regulador série. Foram ainda dimensionados compensadores para o correto funcionamento dos conversores, em modo de corrente de pico.

Foram efetuados diversos testes à APS para caracterização da mesma.

Palavras-chave: INFANTE, controlo por modo de corrente, APS, conversor.

Abstract

This document is based on the activities carried out under the research grant of the INFANTE project: Satellite for maritime applications and communications from constellations (CENTRO-01-0246-FEDER-000017 (project n° 024534)), financed by the European Regional Development Fund (ERDF) through the Programme for Competitiveness and Internationalisation (COMPETE 2020) and the Lisbon's Regional Operational Programme. The work took place at the Polytechnic Institute of Tomar.

The effects of radiation on electronic devices were studied, the solar array regulators, responsible of the power transfer to the power bus, and a comparison between peak control current mode and average control current mode was also carried out.

The auxiliary power supply (APS), responsible for generating the necessary levels for the operation of the power conditioning and distribution unit needs, was analysed. The APS consists of two step-down converters and a serial regulator. Compensators for the correct operation of the converters, in peak current mode have also been dimensioned.

Several testes have been carried out on the APS in order to characterize it.

Keywords: INFANTE, current mode control, APS, converter.

Agradecimentos

A elaboração deste relatório de projeto dita o fim de mais uma etapa. Etapa deveras importante, que apenas foi possível concretizar devido a várias pessoas e instituições que durante este projeto colaboraram e estiveram presentes para o apoio necessário para ultrapassar as diversas dificuldades deste ciclo. Sendo assim, quero exprimir os meus maiores e sinceros agradecimentos a todos os que contribuíram para esta concretização.

Agradeço ao meu orientador, Professor Doutor Carlos Ferreira pelo acompanhamento contínuo do presente projeto.

Ao orientador Professor Doutor Jorge Guilherme, pela ajuda proporcionada na simulação utilizando o *software* LTSpice e também no impacto da radiação nos dispositivos eletrónicos.

Ao Instituto Politécnico de Tomar pela possibilidade de participar no projeto INFANTE.

À Active Space e colaboradores com os quais interagi durante a participação no projeto.

Agradeço à minha família, pelo apoio incondicional, imprescindível para a realização do mesmo.

Por último pretendo ainda agradecer ainda aos meus colegas e professores pela sua presença e acompanhamento ao longo desta etapa que culmina na realização do presente relatório.

Índice

Capítulo 1 - Introdução	1
1.1 - Estrutura do relatório	4
Capítulo 2 - Conversores comutados para aplicações espaciais	5
2.1 - Radiação	5
2.1.1 - Caracterização dos efeitos da radiação em dispositivos eletrônicos	6
2.2 - Solar Array Regulators e Controlo	8
2.3 - Conversor Redutor	12
2.3.1 - Ripple da Tensão de Saída	18
2.4 - Modo de corrente de pico aplicado ao conversor redutor	19
Capítulo 3 - Auxiliary Power Supply	27
3.1 - Verificação e dimensionamento	29
3.2 - Testes	36
3.2.1 - Redundância	38
3.2.2 - Potência	39
3.2.2.1 - Regulação de carga	39
3.2.2.2 - Ondulação da tensão de saída.....	40
3.2.2.3 - Reação transitória de ligação de carga (2,5W).....	42
3.2.2.4 - Regulação de linha	43
3.2.2.5 - Rejeição às perturbações na tensão de entrada.....	45
3.2.2.6 - Resposta temporal dos três conversores.....	47
3.2.2.7 - Rendimentos isolados.....	49
3.2.2.8 - Rendimento em cascata.....	52
3.2.3 - Circuito de Arranque	54
Capítulo 4 - Conclusão	57
Referências	61
Anexo A - Rendimentos Teóricos	63

Índice de Figuras

Figura 1.1 - Diagrama de blocos simplificado da PCDU.....	2
Figura 1.2 - Diagrama de blocos simplificado das APS.....	3
Figura 2.1 – Diferentes tipos de radiação. [4]	6
Figura 2.2 – Diagrama representativo dos efeitos da radiação nos semicondutores. [2] .	7
Figura 2.3 - S3R com quatro <i>arrays</i> solares. [6]	9
Figura 2.4 - Topologias SAR. [6].....	10
Figura 2.5 - Controlo de corrente: a) de pico; b) médio. [7]	12
Figura 2.6 - Esquema do conversor redutor. [8].....	13
Figura 2.7 - Circuito conversor redutor: (a) interruptor ON, (b) interruptor OFF. [8]...	13
Figura 2.8 - Forma de onda da tensão de saída: componente DC + <i>ripple</i> . [8].....	14
Figura 2.9 - Forma de onda da corrente da bobina em regime permanente. [8].....	15
Figura 2.10 - Corrente no condensador de saída. [10].....	18
Figura 2.11 - Conversor redutor com o <i>loop</i> de corrente em malha fechada. [11].....	19
Figura 2.12 - Influência do fator m_c e do fator de ciclo na localização dos pólos. [11].	21
Figura 2.13 - Amplificador de erro. [9]	22
Figura 2.14 - Compensador tipo II com um OTA. [14]	23
Figura 3.1 - Diagrama de blocos da PCDU.	27
Figura 3.2 - Esquemático das placas da APS.	28
Figura 3.3 - Esquemático do conversor de 12V no LTSpice.....	30
Figura 3.4 - Esquemático do conversor de 5V e do regulador de 3,3V no LTSpice.....	30
Figura 3.5 - Resposta do conversor de 5V.	33
Figura 3.6 - Esquema genérico LT3845 no LTpowerCAD.....	33
Figura 3.7 - Malha de controlo.	34
Figura 3.8 - Resposta em frequência do conversor 12V.....	34
Figura 3.9 - Resposta do conversor de 12V.	35
Figura 3.10 - Fotografia das Placas.	37
Figura 3.11 - Registo da evolução temporal das tensões de saída de cada conversor e regulador no arranque.....	38
Figura 3.12 - Tensão de saída do sistema quando se desativa a placa n.º 1.	39
Figura 3.13 - Tensão de saída do conversor de 12V em função da carga.	40

Figura 3.14 - Resposta tendo em conta a conexão de uma carga de 2,5W para a placa número 1.....	42
Figura 3.15 - Resposta tendo em conta a conexão de uma carga de 2,5W para a placa número 2.....	43
Figura 3.16 - Regulação de linha e rendimento.....	45
Figura 3.17 - Esquema utilizado para a medição da perturbação.....	46
Figura 3.18 - PSRR em função da tensão de entrada.....	47
Figura 3.19 - Esquema utilizado para o teste de arranque.....	47
Figura 3.20 - Resposta temporal ao ligar.....	48
Figura 3.21 - Resposta temporal ao desligar.....	48
Figura 3.22 - Rendimento do conversor de 12V isolado.....	50
Figura 3.23 - Rendimento do conversor de 5V isolado.....	50
Figura 3.24 - Rendimento do regulador de 3,3V isolado.....	51
Figura 3.25 - Rendimento do conversor de 12V.....	52
Figura 3.26 - Diagrama de blocos do teste ao rendimento para o conversor de 5V em cascata.....	53
Figura 3.27 - Diagrama de blocos do teste ao rendimento do regulador de 3,3V em cascata.....	53
Figura 3.28 - Rendimento do conversor de 12 e 5V em cascata e das três fontes em cascata.....	54
Figura 3.29 - Esquema do circuito de <i>start-up</i>	54

Índice de Tabelas

Tabela 2.1 – SEE’s não destrutivos. [5]	7
Tabela 2.2 – SEE’s destrutivos. [5]	8
Tabela 3.1 - Formatos de onda obtidos na medição da ondulação de saída.....	41
Tabela 3.2 - Resultados dos testes à regulação de linha para a placa número 1.....	44
Tabela 3.3 - Resultados dos testes à regulação de linha para a placa número 2.....	44
Tabela 3.4 - Resultados dos testes à perturbação.	46
Tabela 3.5 - Função dos <i>jumpers</i> no circuito de <i>start-up</i> . [15]	55

Lista de Abreviaturas e Siglas

AC	Corrente alternada
APS	Fonte de alimentação auxiliar
AST	<i>Active Space Technologies</i>
CEIIA	Centro de Engenharia e Desenvolvimento
DC	Corrente contínua
DD	Dano de deslocamento
DET	Transferência direta de energia
EMC	Compatibilidade eletromagnética
ESR	Resistência série equivalente
FCT-UNL	Faculdade de Ciências e Tecnologia - Universidade Nova de Lisboa
FEUP	Faculdade de Engenharia da Universidade do Porto
FPGA	<i>Field Programmable Gate Array</i>
HPS	<i>High Performance Structures</i>
INIAV	Instituto Nacional de Investigação Agrária e Veterinária
INL	<i>Internacional Iberian Nanotechnology Laboratory</i>
IPMA	Instituto Português do Mar e da Atmosfera
IPN	Instituto Pedro Nunes
ISEP	Instituto Superior de Engenharia do Porto
ISQ	Instituto de Soldadura e Qualidade
ISR	<i>Institute for Systems and Robotics</i>
IT	Instituto de Telecomunicações
I&D	Investigação e desenvolvimento

JEDEC	<i>Joint Electron Device Engineering Council</i>
MBU	<i>Multiple Bit Upset</i>
MLCC	Condensador cerâmico de múltipla camada
Mosfet	Transístor de efeito de campo de semiconductor de óxido metálico
MPPT	<i>Maximum Power Point Tracking</i>
OTA	Amplificador operacional de transcondutância
PCB	Placa de circuito impresso
PCDU	Unidade de controlo e distribuição de energia
PSRR	Taxa de rejeição da fonte de alimentação
PWM	Modulação por largura de impulso
SAR	Reguladores de <i>array</i> solar
SEB	<i>Single Event Burnout</i>
SED	<i>Single Event Disturb</i>
SEDR	<i>Single Event Dielectric Rupture</i>
SEE's	<i>Single Event Effects</i> (Efeitos de evento único)
SEFI	<i>Single Event Functional Interrupt</i>
SEGR	<i>Single Event Gate Rupture</i>
SEL	<i>Single Event Latchup</i>
SESB	<i>Single Event Snapback</i>
SET	<i>Single Event Transient</i>
SEU	<i>Single Event Upset</i>
S3R	Regulador shunt de comutação sequencial
TID	Dose ionizante total
UBI	Universidade da Beira Interior
VMPP	Tensão máxima do ponto de potência

Lista de Símbolos

C_o	Condensador de saída
C_{RSS}	<i>Reverse Transfer Capacitance</i>
D	Fator de Ciclo
F_0	Frequência de <i>crossover</i>
F_n	Frequência do pólo duplo
F_p	Frequência do pólo dominante
F_{p_comp}	Frequência do pólo do compensador
F_s	Frequência de comutação
F_z	Frequência do zero
F_{z_comp}	Frequência do zero do compensador
g_m	Transcondutância
G_o	Ganho
G_{OTA}	Ganho do amplificador de transcondutância
$i_c(t)$	Tensão de saída com a componente alternada
I_{err}	Corrente de erro
I_i	Corrente de entrada
i_L	Corrente na bobina
I_o	Corrente de saída
m_c	Fator de compensação externa
P_{BOOST}	Perdas da corrente de <i>boost</i>
$P_{COND(BOT)}$	Perdas de condução para o Mosfet de baixo
$P_{COND(TOP)}$	Perdas de condução para o Mosfet de cima

P_i	Potência de entrada
P_o	Potência de saída
P_Q	Perdas devido à corrente de repouso
P_{sense}	Perdas devido à resistência de amostragem
P_{SW}	Perdas no comutador
Q_p	Fator de qualidade
R_{DC}	Resistência DC da bobina
$R_{\text{DS(on)}}$	Resistência entre dreno e <i>source</i>
R_c	Resistência série do condensador
R_o	Resistência de saída
R_s	Resistência de amostragem da corrente
R_{sw}	Resistência de comutação
t_{on}	Intervalo de condução
T_s	Período de comutação
V_{err}	Tensão de erro
V_i	Tensão de entrada
v_L	Tensão na bobina
V_o	Tensão de saída
V_P	Tensão de perturbação
$V_{\text{ripple}}(t)$	Componente alternada
V_{SA}	Tensão do <i>solar array</i>
ω_n	Frequência angular do pólo duplo
ω_z	Frequência angular do zero
ω_{z_comp}	Frequência angular do zero do compensador
ω_p	Frequência angular do pólo dominante
ω_{p_comp}	Frequência angular do pólo do compensador

Z_i	Impedância de entrada
Z_L	Impedância de saída
Δi_L	<i>Ripple</i> na corrente da bobina
ΔQ	Carga na corrente da bobina
ΔV_o	<i>Ripple</i> na tensão de saída

Capítulo 1 - Introdução

O presente documento tem como objetivo apresentar o resumo das atividades desenvolvidas no âmbito da bolsa de investigação do projeto INFANTE: Satélite para aplicações marítimas e comunicações a partir de constelações. O trabalho decorreu no Instituto Politécnico de Tomar.

O projeto INFANTE é uma iniciativa de I&D para o desenvolvimento e demonstração em órbita de um microssatélite, como primeiro componente de uma constelação para vigilância marítima, observação da Terra e também comunicações entre satélites e estações de solo.

O segmento Espacial do projeto inclui uma plataforma de microssatélite, modular e de baixo custo, equipada com um sistema de comunicações baseado em rádio definido por software (cujas funções incluem *networking*, *ranging* e identificação de navios e de aeronaves); um sistema de propulsão para manutenção de órbita; mecanismos para abertura de painéis solares e antenas; SAR (*solar array regulator*); câmara multiespectral; e uma baía de carga para experiências científicas e de validação tecnológica. [1]

No que respeita ao segmento de solo, o projeto inclui o desenvolvimento de um sistema para montagem, integração e teste expeditos, para suportar as atividades preparatórias inerentes a lançamentos frequentes; e um data *hub* para agregar, processar e disseminar informação, que suporte a oferta de serviços de negócio sustentáveis.

O projeto INFANTE é liderado pela TEKEVER e junta empresas portuguesas de referência como: a Active Space Technologies (AST), Critical Software, GMV, HPS, Omnidea e Spinworks; centros de I&D reconhecidos internacionalmente como o CEIIA, FCT-UNL, FEUP, INL, IPN, ISEP, ISQ, ISR Lisboa, IT Aveiro ou a UBI; parceiros nacionais como a Edisoft, a Deimos Engenharia e a Optimal; utilizadores como o IPMA, ou o INIAV; e ainda organizações internacionais. [1]

O projeto INFANTE pretende tirar proveito das oportunidades criadas pela emergência do *New Space* (O *New Space* é um termo para um movimento e filosofia que abrange a democratização do setor do Espaço e a crescente participação de uma indústria privada emergente a nível global) para abrir espaço para novos atores, reduzir barreiras de

investimento, criar novas linhas de negócio que reduzam a dependência institucional e criar as bases para afirmar Portugal como um país de primeira linha no setor Espacial. [1]

O Instituto Politécnico de Tomar é parceiro da AST no desenvolvimento dos conversores de potência responsáveis pela gestão da energia proveniente dos painéis fotovoltaicos, sendo o presente trabalho um relatório da parte realizada pelo bolsista neste âmbito.

O trabalho efetuado, numa primeira fase foca-se na análise da radiação presente no nosso sistema solar e no impacto que esta terá em componentes eletrónicos. Esta abordagem permite explicar algumas das opções de desenho dos conversores utilizados, abordados mais à frente no presente relatório, como a redundância de componentes ou placas.

Foi também realizada alguma pesquisa referente a possíveis topologias passíveis de serem utilizadas nos conversores, *solar array regulators*, da PCDU, *Power Conditioning and Distribution Unit*, do satélite INFANTE.

A PCDU é responsável pela gestão da energia do satélite, fazendo a *interface* com os painéis fotovoltaicos, com as baterias e com as linhas de distribuição para os restantes subsistemas. O diagrama de blocos simplificado está presente na Figura 1.1.

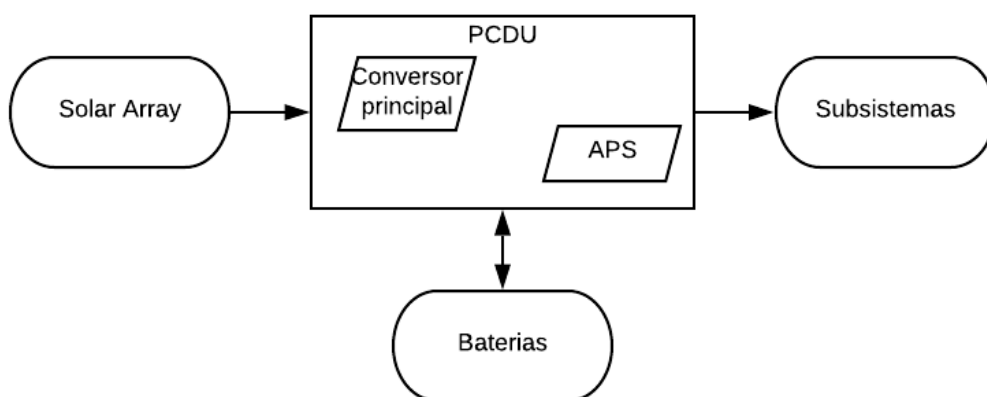


Figura 1.1 - Diagrama de blocos simplificado da PCDU.

Para o funcionamento interno da PCDU é necessária a disponibilização de diversas tensões com potências relativamente reduzidas (alimentação dos seus circuitos eletrónicos). Os níveis de tensão usados exclusivamente pela PCDU são providenciados por uma fonte de alimentação auxiliar, designada de APS, e incluído nesta.

Como os sistemas estão sujeitos a perturbações, existe a necessidade de utilização de controlo nos conversores. Devido às vantagens inerentes (capacidade de limitação de corrente, rapidez, entre outros), existem muitas vezes duas malhas de controlo: uma malha de corrente e uma de tensão. Este tipo de sistemas é analisado e os dois subtipos existentes são comparados: controlo por modo de corrente: controlo por modo de corrente de pico e controlo por modo de corrente médio, nomeadamente quanto às suas vantagens e inconvenientes.

Devido a algumas vantagens, consideradas importantes, resolveu-se optar pela utilização do controlo de corrente de pico, nomeadamente nos conversores da APS. Assim aborda-se a modelização e o dimensionamento de um conversor deste tipo e respetivo controlo no modo corrente de pico.

Numa segunda fase, após reunião com a Active Space, foi definido que o próximo passo seria a realização de diversos testes às fontes de alimentação auxiliares que fornecem as tensões necessárias para a PCDU, A Figura 1.2 apresenta o seu diagrama de blocos simplificado.

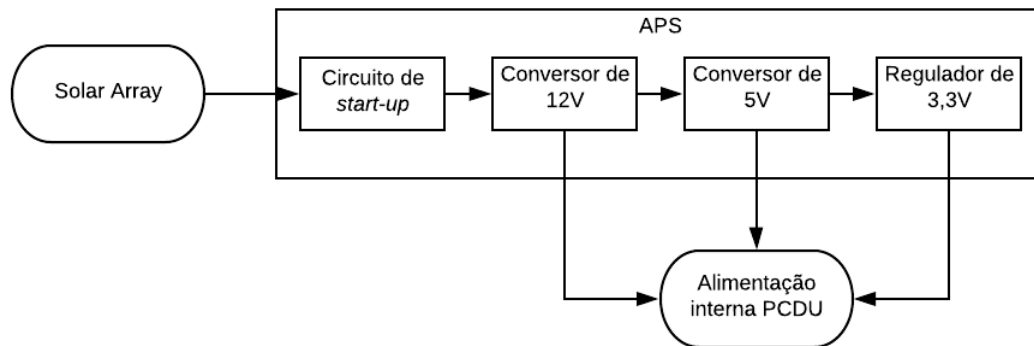


Figura 1.2 - Diagrama de blocos simplificado das APS.

A APS é composta por dois conversores redutores, de 12V e 5V, e também por um regulador de 3,3V, estando os três em cascata. À entrada existe ainda um circuito de *start-up* que evita a ligação da APS, sem que existe uma potência mínima pré-definida disponível nos painéis fotovoltaicos que permita o correto funcionamento desta.

Assim, estudaram-se os circuitos dos conversores utilizados, e dimensionaram-se as respetivas malhas duplas de controlo por modo de corrente de pico utilizando ferramentas analíticas ou de *software* apropriado.

Por fim, foram realizados testes às fontes de alimentação auxiliares com a respetiva análise crítica dos resultados.

1.1 - Estrutura do relatório

No presente capítulo foi feita uma introdução e enquadrou-se o tema do trabalho.

No segundo capítulo analisa-se a radiação e aos seus efeitos nos componentes eletrónicos. É realizado também um estudo aos *solar array regulators* e também é efetuada uma análise comparativa entre dois tipos de controlo por modo de corrente. Apresenta-se ainda o funcionamento do conversor redutor e as respetivas equações. Por último aborda-se a modelização e o dimensionamento do controlo de um conversor deste tipo no modo de corrente de pico.

No terceiro capítulo introduz-se a fonte de alimentação auxiliar (APS), e as várias fases de *debug* às placas de circuito impresso. Neste capítulo são ainda dimensionados os compensadores para a realização do controlo por modo de corrente de pico e por último são apresentados os resultados aos diversos testes efetuados à APS.

No quarto capítulo apresentam-se as conclusões do presente trabalho.

Capítulo 2 - Conversores comutados para aplicações espaciais

Em sistemas a operar fora da proteção da atmosfera terrestre, como é o presente caso, existe a necessidade de ter em conta os efeitos da radiação sobre o sistema. No presente capítulo este tema é estudado, especialmente no que diz respeito aos componentes eletrónicos.

Aborda-se os *solar array regulars*, cuja função é transferir a potência para o *power bus*. São analisadas as diferentes topologias normalmente utilizadas em aplicações direcionadas ao espaço. É feita uma comparação entre dois tipos de controlo normalmente utilizados nestas aplicações.

Realiza-se também um estudo ao conversor redutor, visto que a APS é constituída por dois conversores deste tipo.

Por fim, é feito uma análise ao controlo por modo de corrente pico aplicado ao conversor redutor.

2.1 - Radiação

Os efeitos da radiação nos dispositivos eletrónicos são a principal preocupação em aplicações espaciais. Fora da atmosfera terrestre, que atua como proteção, os sistemas estão expostos a doses de radiação que pode afetar os dispositivos eletrónicos, podendo levar a uma falha total. No nosso sistema solar encontram-se três tipos de radiação:

- Raios cósmicos galácticos - um fluxo quase isotrópico (em todas as direções), composto predominantemente por prótons extremamente enérgicos; [2]
- Radiação solar - o sol é também responsável por grande parte da radiação presente no espaço. A atividade solar é cíclica, com um período de aproximadamente de onze anos, que pode ser dividida em quatro anos de atividade baixa e sete de atividade alta. Outro evento associado à atividade solar é o vento solar, decorrente da elevada temperatura da coroa solar, excitando os elétrons até ao ponto em que estes “escapam” ao campo gravitacional solar. Esta fuga, cria uma desigualdade

da carga da coroa solar, resultando na ejeção de prótons e íons pesados da coroa; [3]

- Radiação dos Cinturões de *Van Allen* - acumulação de partículas energéticas espalhadas e presas em regiões toroidais à volta de planetas em resposta ao seu campo magnético. [2]

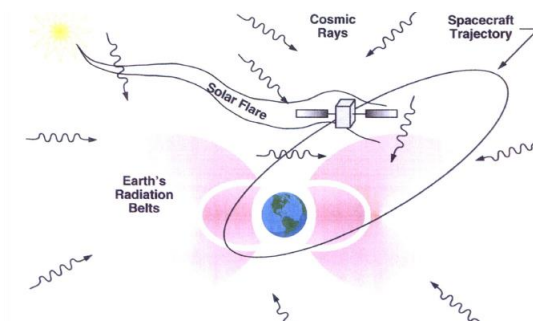


Figura 2.1 – Diferentes tipos de radiação. [4]

2.1.1 - Caracterização dos efeitos da radiação em dispositivos eletrônicos

A radiação pode afetar os componentes eletrônicos de três maneiras (Figura 2.2): [2]

- Os *Dose Effects* são caracterizados por mudanças nos parâmetros que se acumulam com o tempo, devido à contínua exposição à radiação, que pode, em casos extremos, levar a que um semicondutor saia da sua faixa de tolerância e eventualmente à sua falha;
- Os *Dose-Rate Effects* caracterizam-se pela exposição à radiação, tais como os *dose effects*, no entanto, quando a radiação é elevada por um breve período de tempo, pode introduzir efeitos semelhantes aos SEE's, descritos a seguir;
- Os *Single Event Effects* (SEE's) são aleatórios, interrupções instantâneas causadas pela passagem de uma partícula ou fóton.

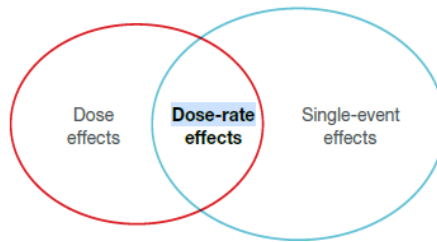


Figura 2.2 – Diagrama representativo dos efeitos da radiação nos semicondutores. [2]

Os *Dose effects* separam-se em duas categorias: *Total Ionizing Dose* (TID), causado pela radiação e *Displacement Damage* (DD): [2]

- *Total Ionizing Dose* (TID) – Dose ionizante total é um efeito cumulativo, que degrada algumas propriedades elétricas dos circuitos devido à acumulação de cargas nos materiais que constituem o circuito integrado. Estes efeitos ocorrem devido à exposição dos circuitos integrados à radiação ao longo do tempo. A exposição aos efeitos de TID pode ser quantificada em *radiation absorbed dose* (Gy), sendo possível estimar quando é que um componente irá ter uma falha;
- *Displacement Damage* (DD) – Danos por deslocamento são danos físicos na estrutura cristalina do material (ex.: silício).

O JEDEC (*Joint Electron Device Engineering Council*), líder global no desenvolvimento de normas e publicações para a microeletrónica, define os erros “*soft*” como não destrutivos, erros funcionais induzidos por iões energéticos. Estes erros são uma subcategoria dos SEE’s e incluem os presentes na Tabela 2.1. [5]

Tabela 2.1 – SEE’s não destrutivos. [5]

SEE’s	Descrição
Upset – SEU¹	Mudança de estado numa memória.
Multiple Bit Upset – MBU	Mudança de vários estados numa memória.
Functional Interrupt – SEFI	Perda do normal funcionamento.
Transient – SET	Resposta a impulso com certa amplitude e duração.
Disturb – SED	Momentânea corrupção da informação armazenada num bit.

¹ O SE nas siglas em questão significa **S**ingle **E**vent.

O JEDEC define um *hard error* como uma mudança irreversível, que tipicamente está associada a uma falha em pelo menos um componente do circuito. Com este tipo de erro os dados são perdidos e o componente/equipamento não volta a funcionar corretamente, mesmo que seja efetuado um *reset*, [5]. Os SEE's destrutivos estão presentes na Tabela 2.2.

Tabela 2.2 – SEE's destrutivos. [5]

SEE's	Descrição
Latchup – SEL²	Correntes elevadas no dispositivo com origem em junções pnpn.
Snapback – SESB	Semelhante ao SEL, mas sem necessitar de junção pnpn.
Burnout – SEB	<i>Burnout</i> destrutivo.
Gate Rupture – SEGR	Rutura do óxido da <i>gate</i> .
Dielectric Rup. – SEDR	Rutura do dielétrico.

Para mitigar os efeitos da radiação em circuitos eletrónicos existem diversas técnicas que se denominam, na língua inglesa, de “*Radiation Hardening*”. Esta, divide-se essencialmente em dois métodos: por processo ou por desenho. Por processo passa pela utilização de componentes com proteção à radiação, pela utilização de máscaras, entre outros. Por desenho, passa por alterações em relação ao *layout* da própria placa durante o seu desenho, o que aumenta a complexidade do desenho. Este tipo é normalmente utilizado em eletrónica digital. [2]

No presente caso, a redundância foi um método adotado para proteger contra a radiação.

2.2 - *Solar Array Regulators e Controlo*

Numa *Power Conditioning and Distribution Unit* (PCDU), os *Solar Array Regulators* (SAR) são sistemas cuja função é transferir a potência dos painéis fotovoltaicos para o *power bus*.

² O SE nas siglas em questão significa **S**ingle **E**vent.

Atualmente são comuns dois tipos de SAR em satélites, o primeiro chama-se de transferência direta de energia (DET – *Direct Energy Transfer*) e o segundo PWM *switching* SAR com MPPT, *Maximum Power Point Tracking*. [6]

Os SAR do tipo DET aplicam-se em topologias onde a potência do *array* solar é transferida para o *power bus*, ligando diretamente os dois, quando é necessária energia. Quando não é necessária energia o *array* solar fica em circuito aberto, ou seja, desliga-se do *power bus*. No entanto, este método requer adaptações específicas do regulador de acordo com o *array* solar. [6]

Uma topologia do tipo DET que apresenta uma elevada simplicidade, densidade de potência e também eficiência (apresenta apenas perdas nos díodos e conectores) é o *Sequential Switching Shunt Regulator (S3R)*. A Figura 2.3 exemplifica a estrutura típica deste tipo de regulador.

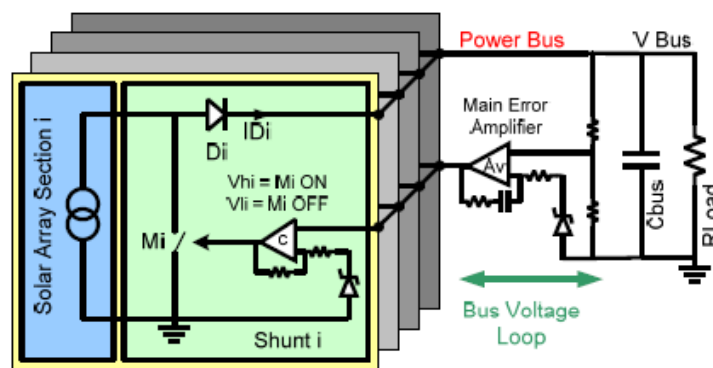


Figura 2.3 - S3R com quatro *arrays* solares. [6]

As técnicas de DET têm vindo a ser substituídas por modulação por largura de impulso (PWM), tendo o SAR também um sistema MPPT, *maximum power point tracking*, que extrai o máximo de potência do painel solar.

Até à presente data foram considerados dois tipos de conversores para missões europeias: conversores redutores, onde a tensão do ponto de potência máximo (VMPP) é maior do que a do *bus*, e conversores ampliadores em que a tensão máxima do ponto de potência é menor que a do *bus*. [6]

Ambos os conversores apresentam uma vantagem: o mesmo regulador do *array* solar (SAR) pode ser utilizado para diferentes missões. Por outro lado, o MPPT-SAR apresenta

a desvantagem de os conversores comutados apresentarem perdas, o que pode ofuscar a vantagem obtida pela utilização do MPPT. Uma consequência da topologia DET é que o rendimento do SAR baixa quando a diferença de potencial entre o *array* solar e o *bus* de tensão aumenta, ou seja, quanto maior for essa diferença menor será o rendimento. [6]

Com o objetivo de anular as desvantagens anteriormente descritas de cada um dos sistemas surgiu a ideia de utilizar um PWM SAR baseado simultaneamente nas duas topologias, tanto no conversor redutor como no ampliador. A ideia será assim permitir que o sistema funcione com base num ou noutra princípio conforme for vantajoso. Ou seja, pode haver uma ligação direta, uma diminuição ou um aumento de tensão.

Apresentam-se na Figura 2.4 cinco topologias possíveis. [6]

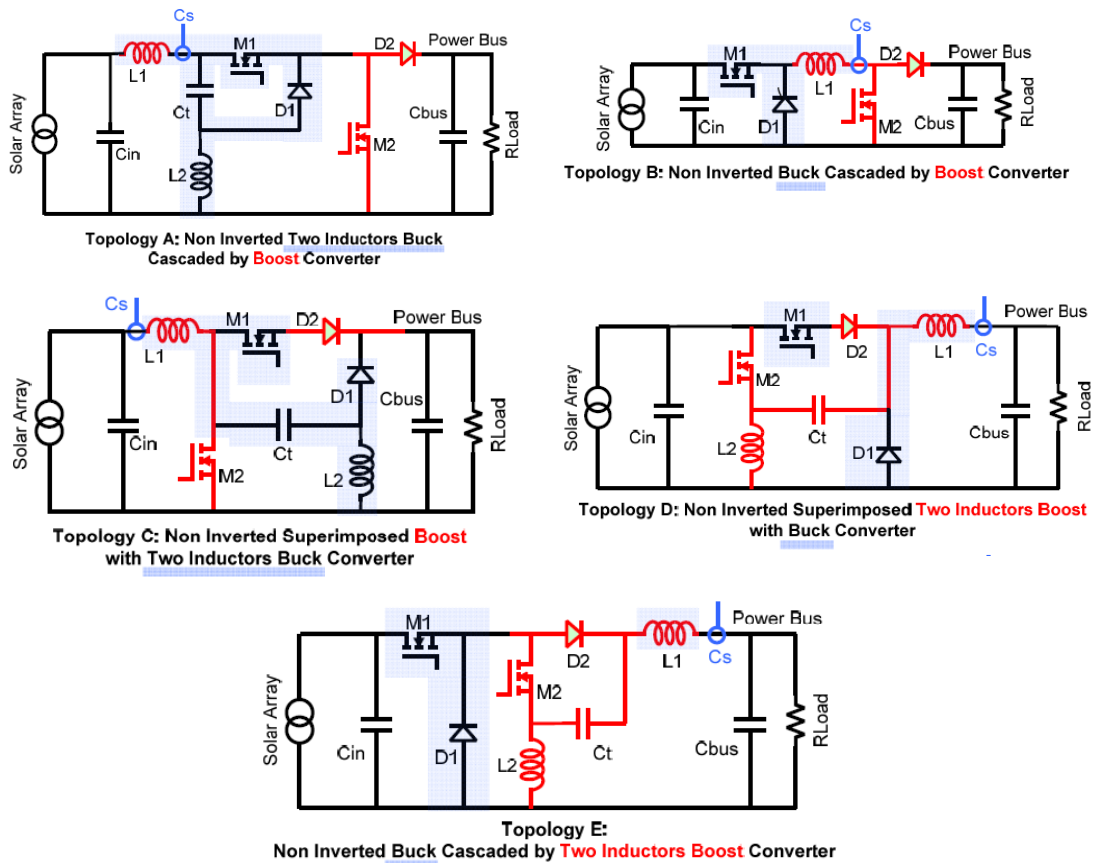


Figura 2.4 - Topologias SAR. [6]

As topologias em causa foram testadas pela Agência Espacial Europeia. O rendimento, simplicidade e resposta de frequência fazem destas uma alternativa para uso em naves espaciais. Ao utilizar estes conversores o VMPP encontra-se perto da tensão do *bus*.

Consequentemente o conversor trabalha quase sempre em transferência direta de energia, minimizando assim as perdas. [6]

Em termos de controlo, tem-se o controlo por modo de corrente: este pode ser de pico ou médio. O controlo por modo de corrente é um sistema com dois *loops*. Realiza-se assim um sistema com duas realimentações, uma da corrente na bobina e outra na tensão de saída.

O controlo por modo de corrente de pico, normalmente aplicado em fontes de alimentação comutadas, baseia-se na medição da corrente na bobina e no controlo do valor de pico dessa corrente, o que traz alguns problemas: pouca imunidade ao ruído, necessidade de *slope compensation*. Verifica-se também o facto de que se o conversor não for da topologia redutora, a corrente na bobina não será a corrente de saída. [7]

Este tipo opera comparando o pico da corrente amostrada na bobina com a amostragem da tensão. Quando o pico da corrente atinge o nível de tensão desejado o comparador desliga o interruptor. A corrente geralmente é muito pequena comparado com a amostragem de tensão o que leva a que o sistema fique suscetível ao ruído.

O controlo por modo de corrente de pico torna-se instável para fatores de ciclo excedendo os 0,5, sendo que a introdução de *slope compensation* na entrada do comparador permite contornar esse problema. Este modo, compara diretamente a corrente na bobina com a amostragem de tensão na entrada no comparador de PWM, o que faz com que o *loop* de corrente apresente um ganho reduzido. [7]

O *layout* deste sistema e os condensadores de *bypass* no projeto da placa de circuito impresso são extremamente importantes para o correto funcionamento deste método. [7]

O controlo por modo de corrente médio ultrapassa o problema anteriormente referido através da introdução de um amplificador de erro (CA na Figura 2.5) no *loop* de corrente, o qual introduz um ganho integrativo. [7]

A Figura 2.5 apresenta os dois esquemas, sendo o a), representativo de um controlo de pico, e o b), representativo de um controlo utilizando a média da corrente.

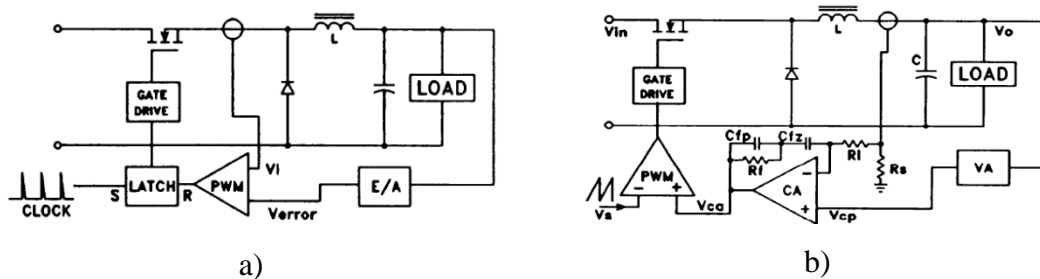


Figura 2.5 - Controlo de corrente: a) de pico; b) médio. [7]

No controlo que utiliza a média da corrente, o valor da diferença entre a amostragem de corrente, dada por R_s e da amostragem de tensão é amplificada e comparada depois com uma onda dente de serra no comparador PWM. Através deste mecanismo consegue-se obter um ganho maior que no caso de controlo de pico, retirando ainda a necessidade da utilização de *slope compensation*, no entanto, existe um limite para este ganho à frequência de comutação para a estabilidade se manter. [7]

Em resumo, as vantagens deste último, em relação ao modo de pico, são: [7]

- Não existe a necessidade de *slope compensation*;
- Maior ganho a baixas frequências;
- Maior imunidade a perturbações.

A escolha do tipo de controlo a utilizar dependerá da finalidade. Para um sistema em que a rapidez da resposta seja uma das valências requeridas, o controlo de modo corrente de pico será mais vantajoso, como é o caso da APS.

2.3 - Conversor Redutor

A APS é composta por dois conversores redutores e também por um regulador série. Tal como o nome indica, o conversor redutor apresenta na sua saída uma tensão inferior à tensão de entrada. Os conversores redutores são amplamente utilizados na alimentação

de equipamentos eletrônicos e também em controlo de velocidade em motores de corrente contínua. O esquemático simplificado deste conversor está representado na Figura 2.6.

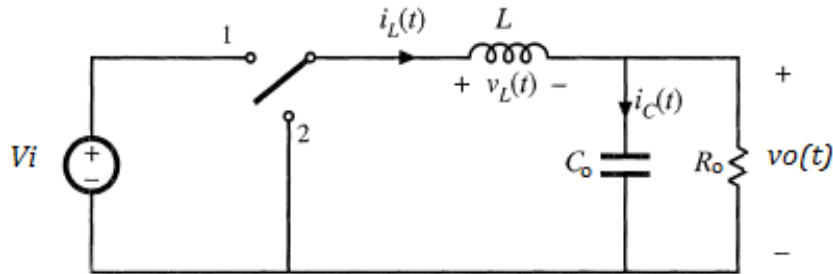


Figura 2.6 - Esquema do conversor redutor. [8]

Considerando o seu funcionamento em regime estacionário, quando o interruptor está ligado (posição 1), no período t_{on} , o interruptor conduz a corrente da bobina. Quando o interruptor está desligado (posição 2), a bobina enquanto não esgotar a sua energia armazenada, força a manutenção do sentido da corrente. Deste modo, esta fornece a energia para a carga do condensador C_o e a alimentação da resistência de carga, R_o .

A Figura 2.7 apresenta os dois estados do conversor.

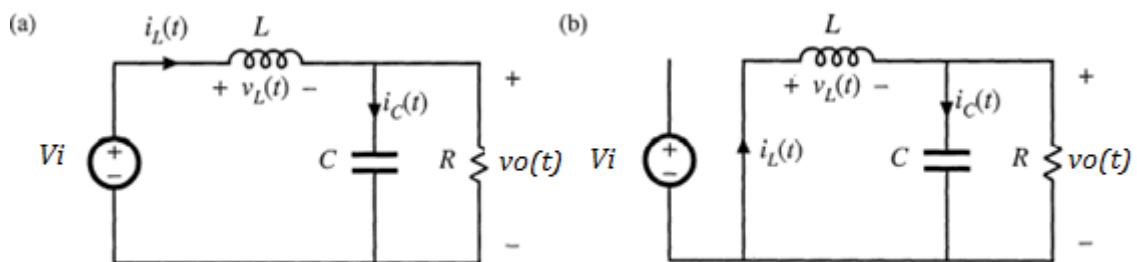


Figura 2.7 - Circuito conversor redutor: (a) interruptor ON, (b) interruptor OFF. [8]

A tensão de saída, $v_o(t)$ é composta pela componente contínua desejada, V_o , assim como pela indesejada componente alternada $v_{ripple}(t)$, resultante do processo de carga e descarga do condensador, Figura 2.8.

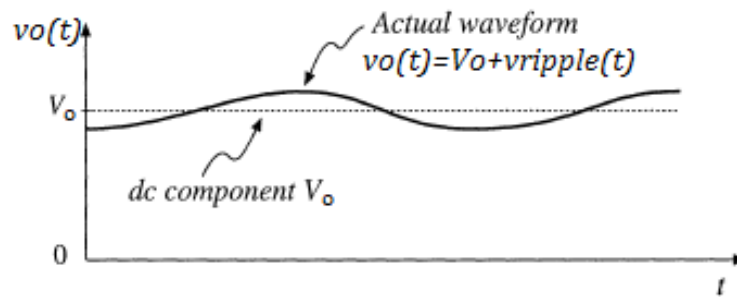


Figura 2.8 - Forma de onda da tensão de saída: componente DC + ripple. [8]

Uma vez que normalmente o dimensionamento é realizado de forma ao *ripple* ser bastante inferior à componente DC, $|v_{ripple}| \ll V_o$, têm-se:

$$v_o(t) \approx V_o. \quad (2.1)$$

Esta aproximação simplifica a análise das formas de onda do conversor e é utilizada para a análise seguinte.

Análise para o interruptor fechado, utilizando a lei das malhas:

$$v_L = V_i - V_o. \quad (2.2)$$

Sabendo que a relação entre a tensão e a corrente, em regime permanente, da bobina é:

$$v_L(t) = L \frac{\partial i_L(t)}{\partial t}. \quad (2.3)$$

Têm-se que, durante o primeiro intervalo, interruptor fechado, a inclinação da corrente da bobina é:

$$\frac{\partial i_L(t)}{\partial t} = \frac{v_L(t)}{L} = \frac{V_i - V_o}{L}. \quad (2.4)$$

Uma vez que a tensão da bobina é praticamente constante enquanto o interruptor está fechado, a inclinação da corrente da bobina é constante e sobe linearmente.

Análise para o interruptor aberto:

$$v_L(t) = -V_o \tag{2.5}$$

Têm-se que, durante o segundo intervalo, interruptor aberto, o díodo conduz. Considerando um díodo ideal (sem queda de tensão de condução) a inclinação da corrente da bobina será:

$$\frac{\partial i_L(t)}{\partial t} = -\frac{V_o}{L} \tag{2.6}$$

Uma vez que a tensão da bobina é praticamente constante enquanto o interruptor está aberto, a inclinação da corrente da bobina é constante e desce linearmente.

Analisando os dois estados do conversor, obtém-se a forma de onda da corrente da bobina, Figura 2.9 que se apresenta num intervalo T_s . A corrente da bobina começa num ponto inicial $i_L(0)$. Durante o primeiro sub-intervalo, interruptor fechado, a corrente sobe com uma inclinação dada pela equação (2.4). Quando o tempo $t=DT_s$ (sendo D o fator de ciclo, definido como o quociente entre t_{on} e T_s) o interruptor abre e a corrente desce com uma inclinação constante dada pela equação (2.6). Quando $t=T_s$ o processo repete-se. [8]

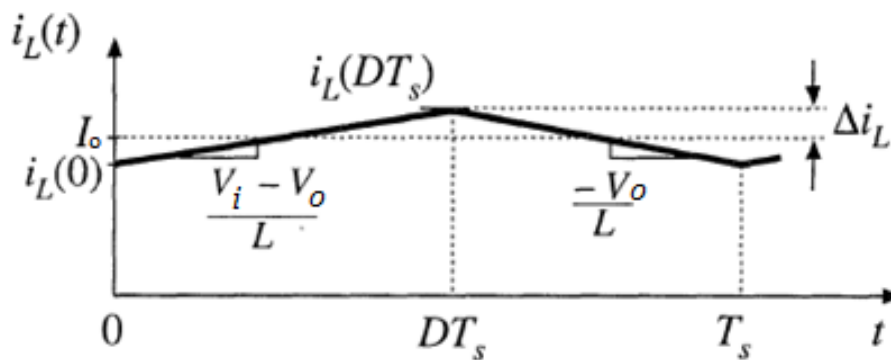


Figura 2.9 - Forma de onda da corrente da bobina em regime permanente. [8]

O *ripple* da corrente da bobina é identificado na Figura 2.9 como Δi_L . O pico da corrente é igual à componente contínua, I_o , mais o *ripple* Δi_L . Sabendo a inclinação da corrente da bobina durante o primeiro sub-intervalo é possível calcular o *ripple*. A forma de onda de $i_L(t)$ é simétrica em relação ao eixo formado pela reta horizontal de valor I_o , assim durante o primeiro sub-intervalo a corrente aumenta $2\Delta i_L$ (*ripple* pico-a-pico). [8] Assim sendo, a mudança na corrente, $2\Delta i_L$, é igual à inclinação da corrente da bobina vezes o tamanho do primeiro sub-intervalo, equação (2.7).

$$2\Delta i_L = \frac{V_i - V_o}{L} DT_s \quad (2.7)$$

Resolvendo em relação a Δi_L , têm-se:

$$\Delta i_L = \frac{V_i - V_o}{2L} DT_s \quad (2.8)$$

Os valores típicos para o *ripple* situam-se entre os 10% e os 20% da componente contínua. [8]

O valor da bobina pode ser escolhido para um determinado *ripple* de acordo com a equação (2.9).

$$L = \frac{V_i - V_o}{2\Delta i_L} DT_s \quad (2.9)$$

Em regime estacionário (permanente) a forma de onda é periódica, ou seja, a corrente na bobina é igual no início e no final de cada período, o que implica que o valor médio da tensão, v_L , num período de comutação é nulo. [9]

$$\int_0^{T_s} v_L dt = \int_0^{t_{on}} v_L dt + \int_{t_{on}}^{T_s} v_L dt = 0, \quad (2.10)$$

ou seja:

$$(V_i - V_o)t_{on} = V_o(T_s - t_{on}). \quad (2.11)$$

Sabendo que:

$$D = \frac{t_{on}}{T_s}, \quad (2.12)$$

obtem-se:

$$\begin{aligned} (V_i - V_o)DT_s &= V_o(1 - D)T_s \Leftrightarrow \\ \Leftrightarrow (V_iDT_s - V_oDT_s) &= V_oT_s - V_oT_sD \Leftrightarrow \\ \Leftrightarrow (V_iD) &= V_o \Leftrightarrow \\ \Leftrightarrow D &= \frac{V_o}{V_i}. \end{aligned} \quad (2.13)$$

Conclui-se que para uma determinada tensão de entrada, a tensão de saída varia linearmente com o fator de ciclo do interruptor. Ignorando ainda as perdas dos componentes, a potência de entrada é igual à potência de saída: [8]

$$P_i = P_o \quad (2.14)$$

assim:

$$V_iI_i = V_oI_o. \quad (2.15)$$

Podendo concluir-se que:

$$\frac{I_o}{I_i} = \frac{V_i}{V_o} = \frac{1}{D}. \quad (2.16)$$

2.3.1 - *Ripple* da Tensão de Saída

Na análise anterior, considera-se que $v_o(t)=V_o$, no entanto, o *ripple* na tensão de saída pode ser calculado com base na Figura 2.10 para um modo de operação contínuo.

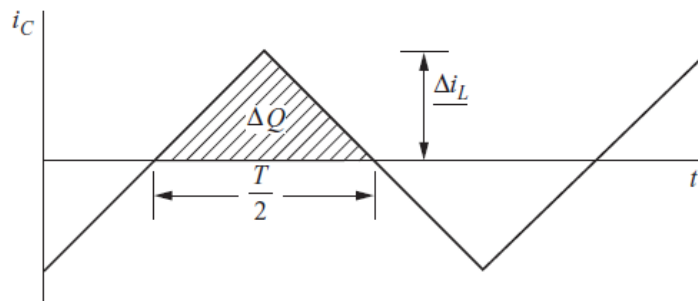


Figura 2.10 - Corrente no condensador de saída. [10]

Assumindo que a componente alternada de i_L vai para o condensador e que a sua componente média passa pela resistência de carga, a área cinzenta na figura representa uma carga adicional ΔQ . Assim, a tensão de *ripple* pico a pico pode ser dada por: [10]

$$\Delta V_0 = \frac{\Delta Q}{C} = \frac{1}{C} \frac{1}{2} \frac{2\Delta i_L T_s}{2}. \quad (2.17)$$

Simplificando, obtém-se:

$$\Delta V_0 = \frac{2\Delta i_L T_s}{8C}. \quad (2.18)$$

Sabendo que:

$$2\Delta i_L = \frac{V_o}{L}(1 - D)T_s, \quad (2.19)$$

pode obter-se:

$$\Delta V_o = \frac{T_s}{8C} \frac{V_o}{L} (1 - D)T_s. \quad (2.20)$$

2.4 - Modo de corrente de pico aplicado ao conversor redutor

Nesta secção faz-se uma análise à implementação do controlo em modo de corrente de pico aplicado ao conversor redutor. Para tal, foi estudado um modelo de sinais fracos de um conversor redutor controlado por modo de corrente de pico, para que sejam identificados a localização de pólos/zeros de um conversor deste tipo. Este modelo foi apresentado por [11] e é apresentado na Figura 2.11.

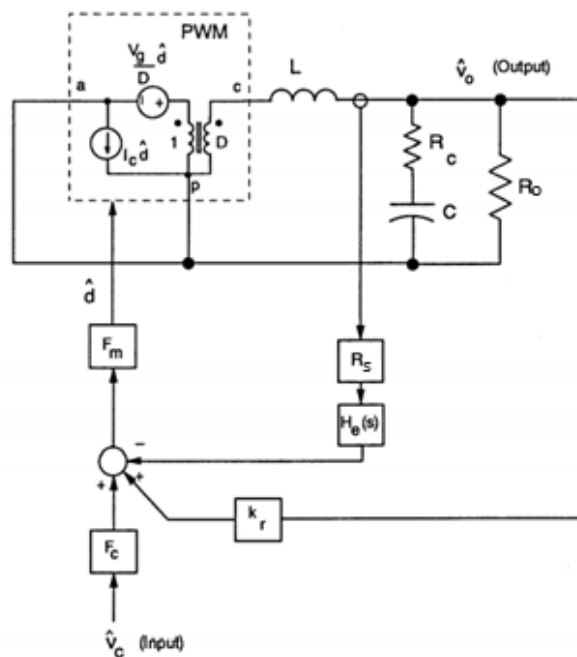


Figura 2.11 - Conversor redutor com o *loop* de corrente em malha fechada. [11]

A malha fechada com o *loop* de corrente altera as características da parte de potência, e assim a estabilidade do *loop* de corrente pode ser avaliada examinando a função de transferência em malha fechada (equação (2.21)). [11]

$$H(s) = \frac{R_o}{R_s} \frac{1}{1 + \frac{R_o T_s}{L} [m_c(1 - D) - 0,5]} F_p(s) F_h(s) \quad (2.21)$$

A função de transferência $F_p(s)$ é apresentada na equação (2.22) e a função de transferência $F_h(s)$ na equação (2.23).

$$F_p(s) = \frac{1 + sC_o R_c}{1 + \frac{s}{\omega_p}} \quad (2.22)$$

$$F_h(s) = \frac{1}{1 + \frac{s}{\omega_n Q_p} + \frac{s^2}{\omega_n^2}} \quad (2.23)$$

A função de transferência $F_p(s)$ apresenta as características do sistema em baixa frequência, em que se pode verificar que apresenta um zero e também um pólo. O zero é dado pelo condensador de saída e pela sua resistência série, equação (3.4) e o pólo ω_p é dado pelo condensador de saída e pela resistência de saída, equação (2.25). [11]

$$\omega_z = \frac{1}{C_o R_c} \quad (2.24)$$

$$\omega_p = \frac{1}{C_o R_o} + \frac{T_s(m_c D' - 0,5)}{L C_o} \quad (2.25)$$

Na maioria dos casos, a equação (2.25) pode ser aproximada à equação (2.26), excetuando quando o fator m_c é elevado. Este fator prende-se com a compensação externa necessária quando o fator de ciclo excede os 0,5. Neste caso particular não é utilizada compensação externa, o que torna o fator m_c unitário. [11]

$$\omega_p \approx \frac{1}{C_o R_o} \quad (2.26)$$

A função de transferência $F_h(s)$ apresenta um pólo duplo localizado a metade da frequência de comutação, ω_n , equação (2.27). Nesta função de transferência está presente o fator de qualidade Q_p (equação (2.28)). [11]

$$\omega_n = \frac{\pi}{T_s} \quad (2.27)$$

$$Q_p = \frac{1}{\pi(m_c D' - 0,5)} \quad (2.28)$$

O fator de qualidade, Q_p , depende do fator de ciclo e também da compensação externa e indica se o sistema é estável ou não. Pela Figura 2.12 é perceptível a influência do fator de ciclo na localização dos pólos e consequentemente na estabilidade do sistema. [11]

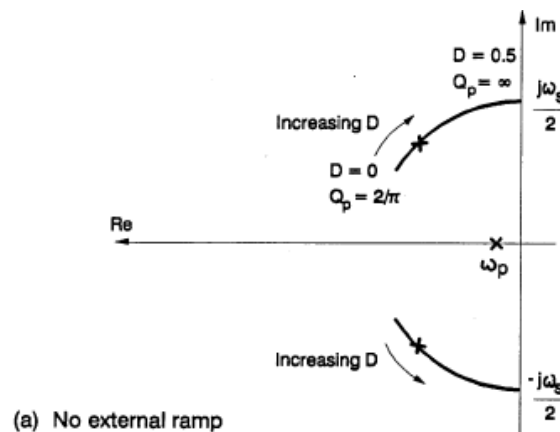


Figura 2.12 - Influência do fator m_c e do fator de ciclo na localização dos pólos. [11]

No controlo por modo de corrente, a ressonância do filtro de saída é eliminada pela corrente de *feedback* o que faz com que o atraso de fase seja menor na função de transferência, o que leva a que a compensação seja também mais fácil. [12]

A característica do sistema é de primeira ordem a baixas frequências, tendo um pólo duplo a metade da frequência de comutação. Foram estudados os três compensadores existentes,

mas para este tipo de controlo é normalmente utilizado um compensador do tipo II. Este apresenta um pólo na origem, um zero e ainda um pólo em altas frequências. [13]

A Figura 2.13 apresenta um esquema de um compensador do tipo II.

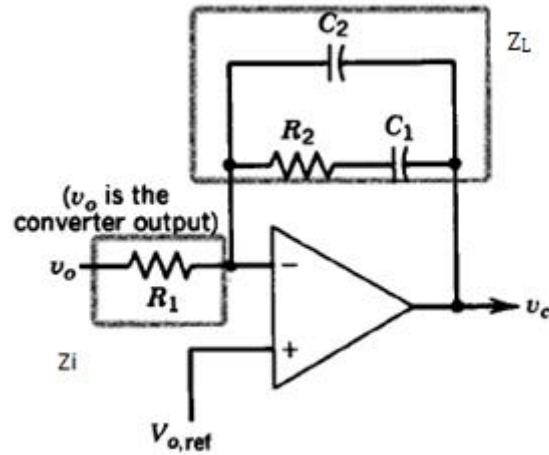


Figura 2.13 - Amplificador de erro. [9]

A equação (2.29) apresenta a função de transferência do amplificador de erro:

$$H(s) = \frac{Z_L}{Z_i} = \frac{\left(\left(\frac{1}{sC_1} + R_2 \right) * \frac{1}{sC_2} \right) / \left(\left(\frac{1}{sC_1} + R_2 \right) + \frac{1}{sC_2} \right)}{R_1}, \quad (2.29)$$

$$H(s) = \frac{1 + sR_2C_1}{sR_1(C_1 + C_2) \left(1 + sR_2 \left(\frac{C_1C_2}{C_1 + C_2} \right) \right)}$$

Dividindo tudo por sR_2C_1 , têm-se, equação (2.30),

$$H(s) = -\frac{R_2}{R_1} \frac{C_1}{C_1 + C_2} \frac{\frac{1}{sR_2C_1} + 1}{1 + sR_2 \left(\frac{C_1C_2}{C_1 + C_2} \right)} = -G_0 \frac{1 + \frac{\omega_z}{s}}{1 + \frac{s}{\omega_p}}. \quad (2.30)$$

Pela equação (2.30) pode-se retirar o ganho, equação (2.31), a frequência angular do zero, equação (2.32) e a frequência angular do polo, equação (2.33).

$$G_0 = \frac{R_2}{R_1} \frac{C_1}{C_1 + C_2} \quad (2.31)$$

$$\omega_{z_comp} = \frac{1}{R_2 C_1} \quad (2.32)$$

$$\omega_{p_comp} = \frac{C_1 + C_2}{R_2 C_1 C_2} \quad (2.33)$$

Na maioria dos casos, C_2 é bastante inferior a C_1 , o que simplifica as equações acima e assim:

$$G_0 \approx \frac{R_2}{R_1} \wedge \omega_{p_comp} = \frac{1}{R_2 C_2}. \quad (2.34)$$

Tendo em conta que o amplificador de erro do integrado do conversor de 5V, LT1959 é um OTA, é necessário verificar as alterações no compensador do tipo II para este tipo de amplificador. A Figura 2.14 apresenta um esquema do compensador tipo II com um OTA.

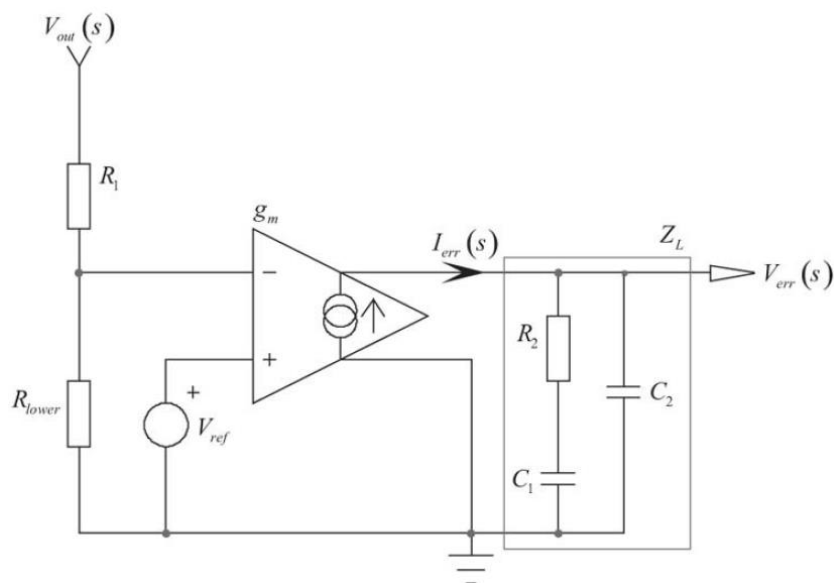


Figura 2.14 - Compensador tipo II com um OTA. [14]

A tensão de saída do OTA (equação (2.35)) é a sua corrente de saída, I_{err} , multiplicada pela impedância Z_L . [14]

$$V_{err}(s) = I_{err}(s)Z_L(s) \quad (2.35)$$

A impedância Z_L de saída (equação (2.36)) é a associação paralela de C_2 com a série R_2 , C_1 . [14]

$$Z_L(s) = \left(R_2 + \frac{1}{sC_1}\right) \parallel \frac{1}{sC_2} = \frac{\left(R_2 + \frac{1}{sC_1}\right) \frac{1}{sC_2}}{\left(R_2 + \frac{1}{sC_1}\right) + \frac{1}{sC_2}} \quad (2.36)$$

A corrente de erro, I_{err} (equação (2.37)), é a tensão presente na entrada não inversora do OTA multiplicada pela transcondutância g_m . [14]

$$I_{err}(s) = -g_m V_o(s) \frac{R_{lower}}{R_{lower} + R_1} \quad (2.37)$$

Substituindo a equação (2.36) e a equação (2.37) na equação (2.35), têm-se:

$$G(s) = \frac{V_{err}(s)}{V_o(s)} = -g_m \frac{R_{lower}}{R_{lower} + R_1} \frac{\left(R_2 + \frac{1}{sC_1}\right) \frac{1}{sC_2}}{\left(R_2 + \frac{1}{sC_1}\right) + \frac{1}{sC_2}}, \quad (2.38)$$

ou seja:

$$G(s) = -\frac{R_{lower}g_m}{R_{lower} + R_1} \frac{1 + sR_2C_1}{s(C_1 + C_2) \left(1 + sR_2 \frac{C_1C_2}{C_1 + C_2}\right)}. \quad (2.39)$$

Dividindo tudo por sR_2C_1 obtém-se:

$$G(s) = -\frac{R_{lower}g_m}{R_{lower} + R_1} \frac{R_2C_1}{C_1 + C_2} \frac{1 + \frac{1}{sR_2C_1}}{\left(1 + sR_2\frac{C_1C_2}{C_1 + C_2}\right)} = -G_{OTA} \frac{1 + \frac{\omega_z}{s}}{1 + \frac{s}{\omega_p}}. \quad (2.40)$$

Comparando a função de transferência do compensador “normal”, equação (2.30) com a função de transferência do compensador com um OTA, equação (2.40) verifica-se que a diferença se prende apenas com o ganho, e assim, a equação (2.41) apresenta esse ganho:

$$G_{OTA} = \frac{R_{lower}g_m}{R_{lower} + R_1} \frac{R_2C_1}{C_1 + C_2}. \quad (2.41)$$

Capítulo 3 - Auxiliary Power Supply

A PCDU, presente no INFANTE *Power Conditioning and Distribution Unit*, cujo diagrama de blocos está presente na Figura 3.1, é responsável pela transferência de potência do *array* solar para o satélite. Para além da função anterior, esta gere o carregamento das baterias e fornece as linhas de distribuição para os restantes subsistemas. [15]

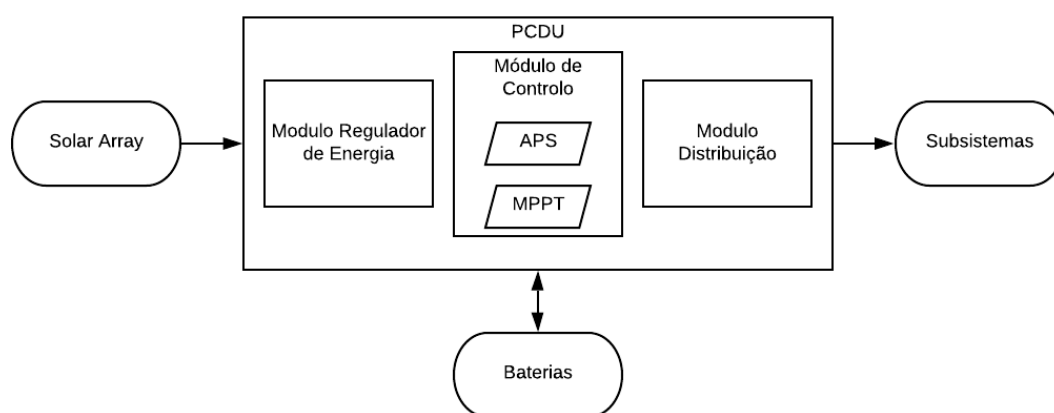


Figura 3.1 - Diagrama de blocos da PCDU.

A PCDU presente no INFANTE é baseada em módulos, existindo três: módulo regulador de energia, módulo de controlo e módulo de distribuição. [15]

Para o funcionamento interno da PCDU é necessária a existência de tensões relativamente reduzidas (alimentação dos seus circuitos eletrónicos). Os níveis de tensão usados exclusivamente pela PCDU são providenciados por uma fonte de alimentação auxiliar designada de APS. [15]

Arquiteturalmente a APS está incorporada no módulo de controlo, uma vez que este é o módulo que necessita de mais tensões auxiliares devido a ter na sua constituição o controlo lógico, implementado por uma FPGA (*Field programmable gate array*), um microcontrolador responsável pelas comunicações e também o tratamento de sinais analógicos. É neste módulo que está presente também o MPPT. [15]

A PCDU pode usar apenas um módulo de controlo, e assim também apenas uma APS. No presente caso por questões de redundância implementou-se um controlo duplo e duas APS. O esquema de redundância implementado, Figura 3.2, implica que um dos módulos de controlo (e APS) esteja a operar enquanto que o redundante está completamente desligado. No caso de uma falha, o módulo redundante liga-se, desligando o módulo nominal. [15]

A APS fornece três tensões de alimentação: 12V, 5V e também 3,3V, sendo estes gerados em cascata.

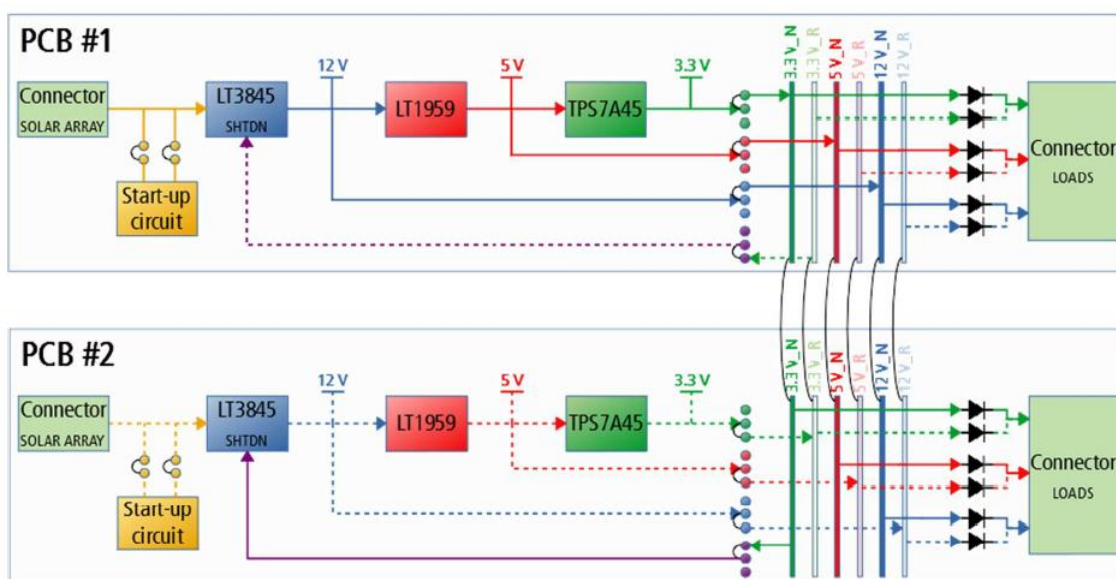


Figura 3.2 - Esquemático das placas da APS.

O esquema da APS encontra-se representada na Figura 3.2. Pode verificar-se que o *array* solar se encontra ligado tanto à placa número 1 (PCB #1) como à placa número 2 (PCB #2). De seguida tem-se o circuito de *start-up*, que se certifica que o sistema não liga sem que exista disponível uma potência mínima pré-definida. Os reguladores de tensão de 12V, 5V e 3,3V estão ligados em cascata, e os *rails* de tensão são ligados a *jumpers*, identificados na figura como sendo os pontos coloridos. Note-se que a configuração dos *jumpers* é complementar entre a placa número 1 e a placa número 2 (se um se encontra ligado de uma maneira o outro encontra-se de forma contrária).

As barras verticais representam o barramento de saída, estando todos os *rails* presentes, tanto nominal (barras escuras) como redundantes (barras claras). O barramento é ligado entre as placas por fios externos (linhas pretas curvas).

O regulador de 3,3V de cada uma das placas servirá de *shutdown* para a outra placa. A Figura 3.2 apresenta a placa número 1 como sendo a nominal e a placa número 2 na função de redundante. Não obstante, a função de nominal ou redundante não está definida à partida, depende de qual das placas liga os três *rails* de tensão primeiro, desligando a outra.

Os testes, apresentados de seguida, foram realizados à fonte de alimentação auxiliar (APS) descrita anteriormente.

3.1 - Verificação e dimensionamento

Numa primeira fase foram estudados os circuitos presentes nas placas de alimentação auxiliares.

Após a receção das placas estudadas, iniciaram-se alguns testes, com o objetivo de verificar o seu comportamento. Verificou-se que estas apresentavam um comportamento inapropriado, com um *ripple* demasiado elevado na tensão de saída. Testaram-se várias hipóteses para a resolução do problema através das quais foi detetado um componente de valor errado na montagem, tendo este sido trocado. Apesar desta correção as placas continuavam a manifestar um *ripple* elevado.

Na procura de soluções optou-se por realizar a simulação do circuito no *software* LTSpice. Pretendeu-se deste modo verificar as formas de onda expectáveis, e perceber se a fonte do problema seria de dimensionamento ou de implementação (ex.: *layout*).

A Figura 3.3 apresenta o esquemático desenvolvido no *software* LTSpice para o conversor de 12V.

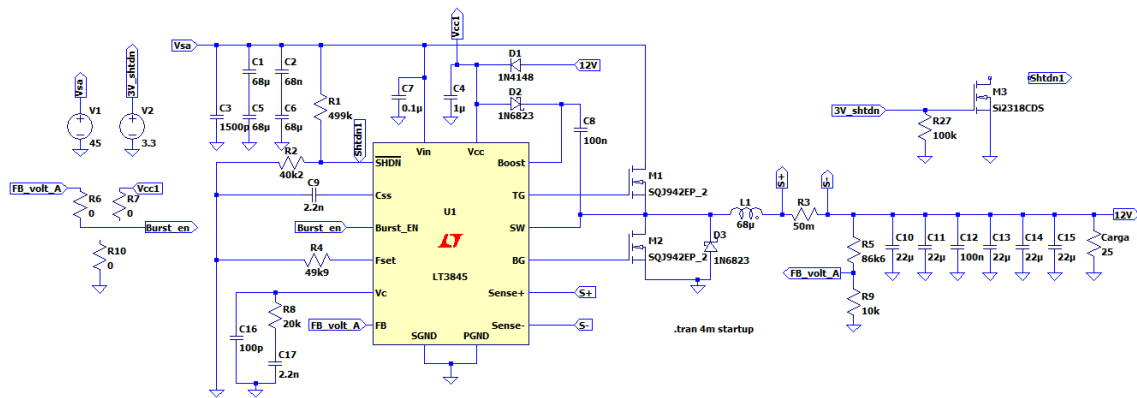


Figura 3.3 - Esquemático do conversor de 12V no LTSpice.

A Figura 3.4 apresenta o esquemático desenvolvido no *software* no LTSpice para o conversor de 5V e para o regulador de 3,3V.

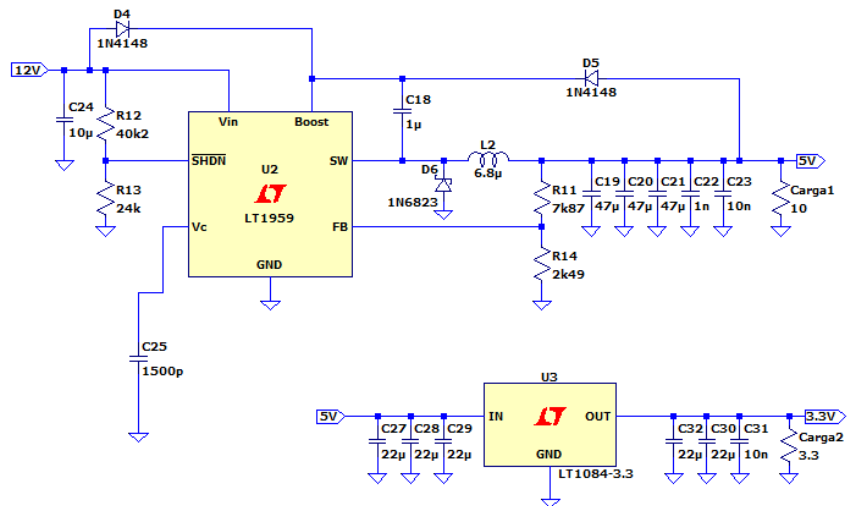


Figura 3.4 - Esquemático do conversor de 5V e do regulador de 3,3V no LTSpice.

Foram também efetuados diversos cálculos, de acordo com as equações de dimensionamento (fornecidas pelo fabricante do circuito integrado), de modo a verificar se os resultados obtidos estavam dentro dos parâmetros expectáveis. A título de exemplo verificaram-se os seguintes itens:

- Bobina mínima admissível;
- Resistência de amostragem;
- Resistência de estabelecimento da frequência de operação desejada;
- Resistências de *shutdown*;
- Divisor de tensão de amostragem da tensão de *feedback*.

Após verificação por simulação e verificação dos cálculos acima mencionados, aparentemente estava tudo dentro dos parâmetros. Resolveu-se deste modo testar a parte de controle. Assim, dimensionou-se um controlador em modo corrente de pico para o conversor de 5V analiticamente, e um controlador também em modo corrente de pico para o de 12V, utilizando para este o *software* LTpowerCAD.

No dimensionamento do controlador para o conversor de 5V, primeiramente analisa-se a localização dos pólos e zero do conversor. Para o cálculo do zero, foi analisado o *datasheet* dos condensadores de saída dos conversores de saída (paralelo de cinco condensadores: três de 47uF, um de 10uF e outro de 1000pF). A resistência série equivalente dos condensadores de 10uF e de 1000pF são desprezáveis, enquanto que cada condensador de 47uF apresenta um ESR de 0,0025Ω à frequência de comutação. [16]. Uma vez que os condensadores são iguais, as suas resistências série equivalente é um terço de 2,5mΩ, ou seja, 0,83mΩ. [17]

Assim, utilizando a equação (3.4), obtém-se a localização do zero, equação (3.1)

Para o cálculo do pólo dominante do conversor, tendo em conta a equação (3.6), a localização deste está presente na equação (3.2). O pólo duplo, localizado a metade da frequência de comutação está presente na equação (3.3).

$$F_z = \frac{1}{2\pi R_c C_o} = \frac{1}{2\pi * 0,83 * 10^{-3} * 141,011 * 10^{-6}} = 1.354kHz \quad (3.1)$$

$$F_p = \frac{1}{2\pi R_o C_o} = \frac{1}{2\pi * 4,7 * 141,011 * 10^{-6}} \approx 240Hz \quad (3.2)$$

$$F_n = F_s/2 = 250kHz \quad (3.3)$$

Neste caso particular, não existe compensação externa e o fator de ciclo é inferior a 0,5, o que faz com que os pólos sejam sempre complexos com parte real negativa (semiplano esquerdo) e, portanto, o sistema é estável.

De seguida, tendo já localização dos pólos/zero do conversor redutor e as expressões do compensador, dimensiona-se o compensador.

De acordo com diversa bibliografia, a frequência de *crossover* para este compensador é escolhida como 1/10 a 1/5 da frequência de comutação. [18]

$$F_0 = \frac{1}{10} F_s = 50kHz \quad (3.4)$$

O passo seguinte é colocar o zero do compensador de maneira a cancelar o pólo dominante do conversor, ω_p .

$$F_{z_comp} = F_p = 240Hz \quad (3.5)$$

O pólo do compensador será colocado em ω_n , uma vez que a sua frequência é tipicamente inferior à frequência do zero dado pelo ESR do condensador. [17]

$$F_{p_comp} = F_n = 250kHz \quad (3.6)$$

Fixando C_1 como 10nF, têm-se a resistência R_2 , equação (3.7) e o condensador C_2 , equação (3.8):

$$R_2 = \frac{1}{2\pi F_{z_comp} C_1} = \frac{1}{2\pi * 240 * 10 * 10^{-9}} = 66,28k\Omega, \quad (3.7)$$

$$C_2 = \frac{1}{2\pi F_{p_comp} R_2} = \frac{1}{2\pi * 250 * 10^3 * 66,28 * 10^3} = 9,6pF. \quad (3.8)$$

Os valores a colocar na malha de controlo são:

- C_1 – 10nF;
- R_2 – 66k Ω ;
- C_2 – 10pF.

A resposta a degrau do conversor no LTSpice é apresentada na Figura 3.5.

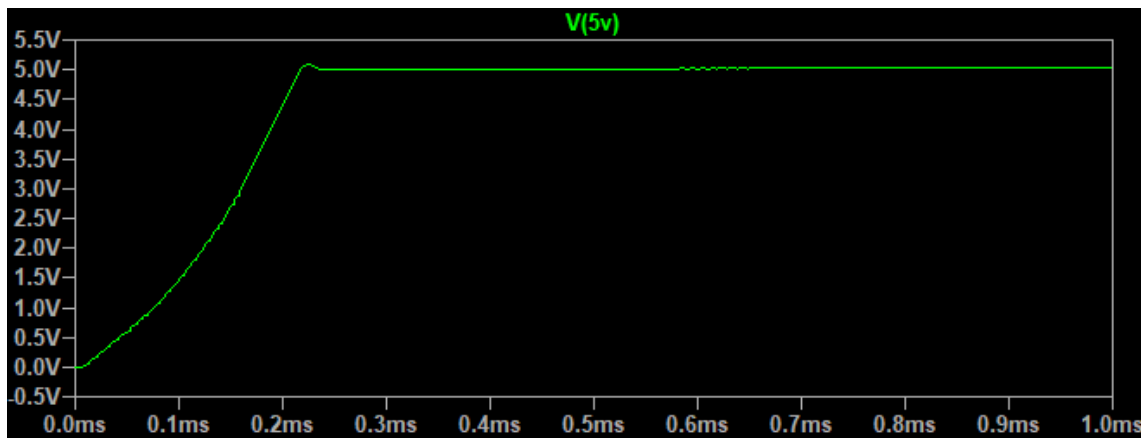


Figura 3.5 - Resposta do conversor de 5V.

Relativamente ao controlo do conversor de 12V foi utilizado o *software* LTpowerCAD, da *Analog Devices*. Este *software* permite o dimensionamento de conversores utilizando circuitos integrados da marca. O primeiro passo é escolher a referência deste, LT3845, de seguida aparece um circuito genérico, Figura 3.6 em que se colocam os componentes que compõem o circuito e também se introduzem alguns parâmetros, sendo um deles a margem de fase desejada. O *software* propõe os valores dos componentes para a compensação, tendo como base os parâmetros introduzidos.

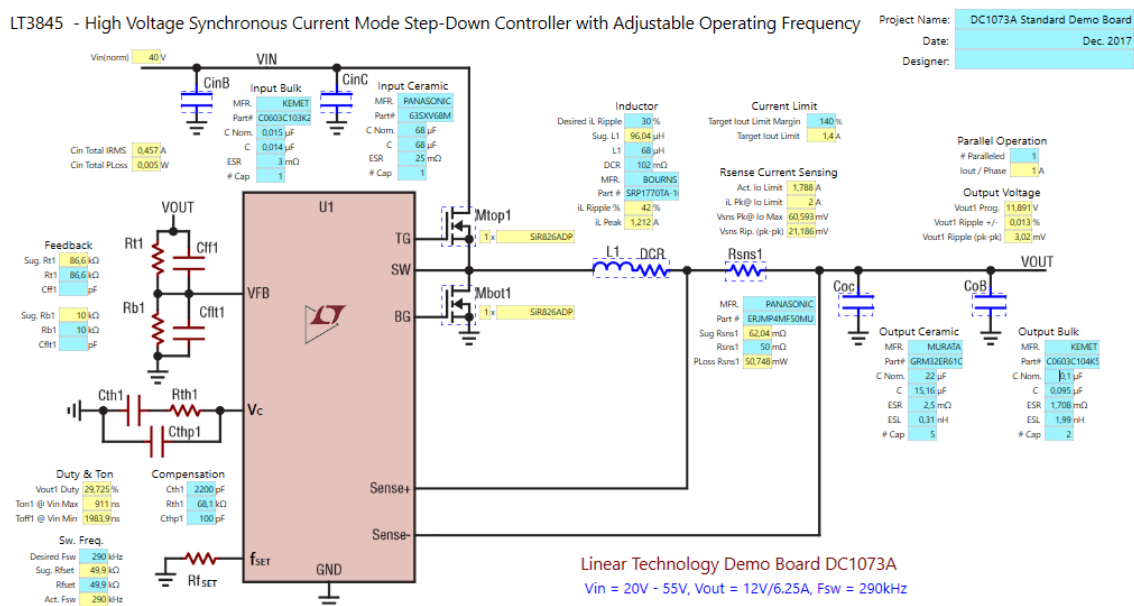


Figura 3.6 - Esquema genérico LT3845 no LTpowerCAD.

Os valores propostos para a malha de controle, Figura 3.7, foram:

- Cth1 – 5,1pF;
- Rth1 – 97,6k Ω ;
- Cthp1 – 910pF.

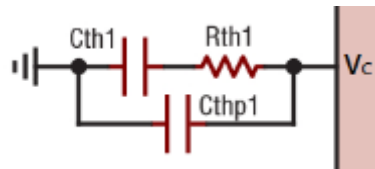


Figura 3.7 - Malha de controle.

A resposta em frequência é apresentada na Figura 3.8.

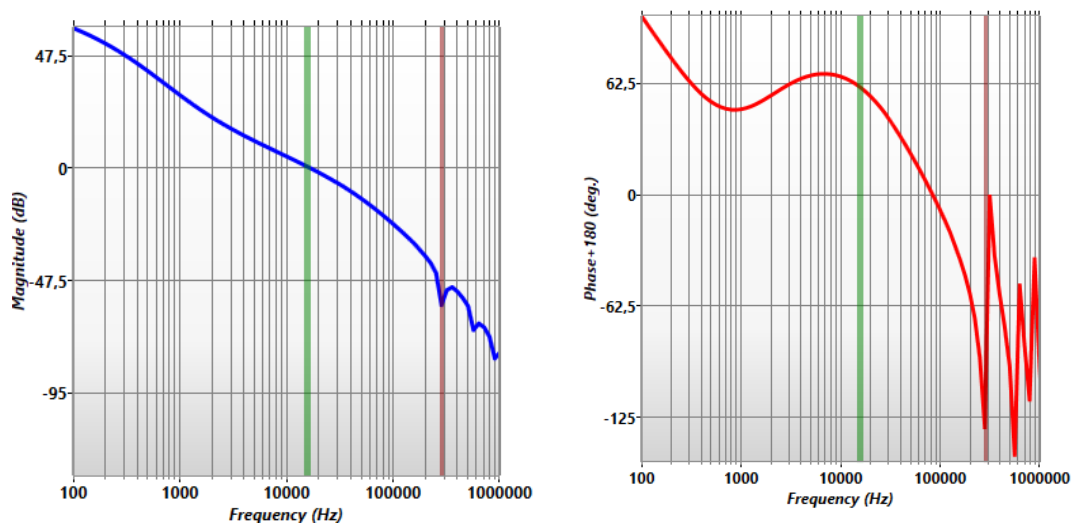


Figura 3.8 - Resposta em frequência do conversor 12V.

O *software* apresenta diretamente os resultados, sendo que a margem de fase do sistema é de 59°. Este valor está dentro do considerado normal para assegurar um funcionamento correto, que é de 45°. [19]. Na Figura 3.9 é apresentada a resposta a degrau do conversor de 12V no *software* LTSpice.

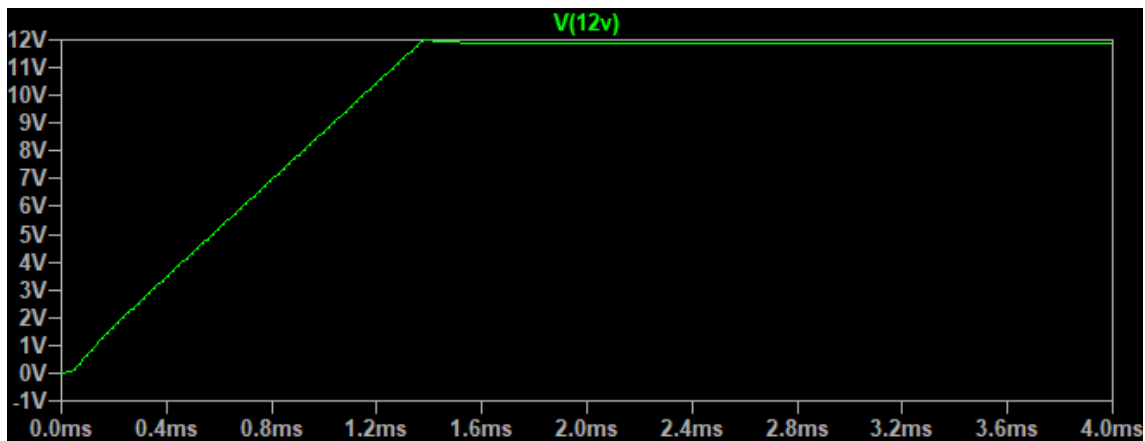


Figura 3.9 - Resposta do conversor de 12V.

Perante os problemas em causa e após alguns testes em conjunto com a ActiveSpace, no Instituto Politécnico de Tomar, foi diagnosticado um componente trocado na malha de realimentação. Foram ainda introduzidos alguns melhoramentos para tentar prevenir problemas futuros, nomeadamente a introdução de resistências de $10,7\Omega$ na *gate* dos Mosfets, para amortecimento da malha da atuação das *gates*, assim como a introdução de condensadores MLCC, *multilayer ceramic chip capacitors* na entrada e também na saída dos conversores. Este tipo de condensadores apresentam a vantagem de terem melhor *performance* a altas frequências, quando comparados com os eletrolíticos, uma vez que apresentam baixa indutância parasita e ainda oferecem maior estabilidade a variações de temperatura. Como desvantagem, quando comparados com outras tecnologias, estes apresentam uma capacidade por unidade de volume relativamente reduzida. [20]

Apesar das introduções acima mencionadas o sistema continuou a apresentar algum ruído de alta frequência, continuando a apresentar ruído audível, existindo ainda *pulse skipping* no sinal de PWM quando este não devia estar presente, provavelmente devido a alguns problemas de EMC ou *layout*.

Resolveu-se assim testar o sistema noutros modos, uma vez que o circuito integrado LT3845, utilizado no conversor redutor de 12V, permite vários modos de funcionamento [21]:

- *Burst mode enabled and reverse current inhibit enabled* (<0,5V);
- *Burst mode disabled and reverse current inhibit enabled* (>0,5V);
- *Burst mode disabled and reverse current inhibit disabled* (>2,5V).

Sendo o modo escolhido através do pino “burst_en”. Em termos de descrição, a funcionalidade *burst mode* tem como objetivo maximizar a eficiência em condições de carga baixa ou sem carga. A funcionalidade *reverse current inhibit* maximiza a eficiência durante cargas reduzidas. Este modo de operação permite funcionamento descontínuo e *pulse-skipping*. [21]

Através de testes verificou-se que o sistema apenas não apresentava a referida instabilidade no modo *burst mode disabled and reverse current inhibit enabled*.

3.2 - Testes

Em qualquer aplicação é importante a caracterização dos sistemas e das suas especificações.

Os testes do sistema foram realizados no modo *burst mode disabled and reverse current inhibit enabled* pois este não apresenta inconvenientes para a aplicação em causa.

Os testes realizados foram:

- Validação do circuito de redundância. Em operação normal, uma das placas encontra-se ativa enquanto a outra está em modo *shutdown*. No caso de um problema na placa ativa, a outra assume os três *rails* de tensão, forçando a primeira a desligar-se.
- Medir a qualidade dos seis *rails* de potência:
 - Regulação de carga:
 - Conversor de 12V – 0W a 5W;
 - Conversor de 5V – 0W a 3,5W;
 - Regulador de 3,3V – 0W a 1,5W.
 - *Ripple* da tensão de saída;
 - Estabilidade;
 - Reação transitória de ligação de carga (2,5W);
 - Regulação de linha:
 - $18V < V_i < 55V$;
 - $(32V < V_i < 45V) \pm 175mV @ 240Hz$;
 - Eficiência energética (rendimento);

- Resposta transitória das três fontes ao ligar e ao desligar.
- Verificação do circuito de *start-up*.

Os aparelhos de medida utilizados nos testes em causa são:

- Osciloscópio: Tektronix MDO4024C;
- Fonte de Alimentação: TENMA 72-13310;
- Voltímetro: GW GDM-8034;
- Amperímetro: GoldStar DM-441B.

Na Figura 3.10 é apresentada uma fotografia de ambas as placas, com a respetiva identificação.

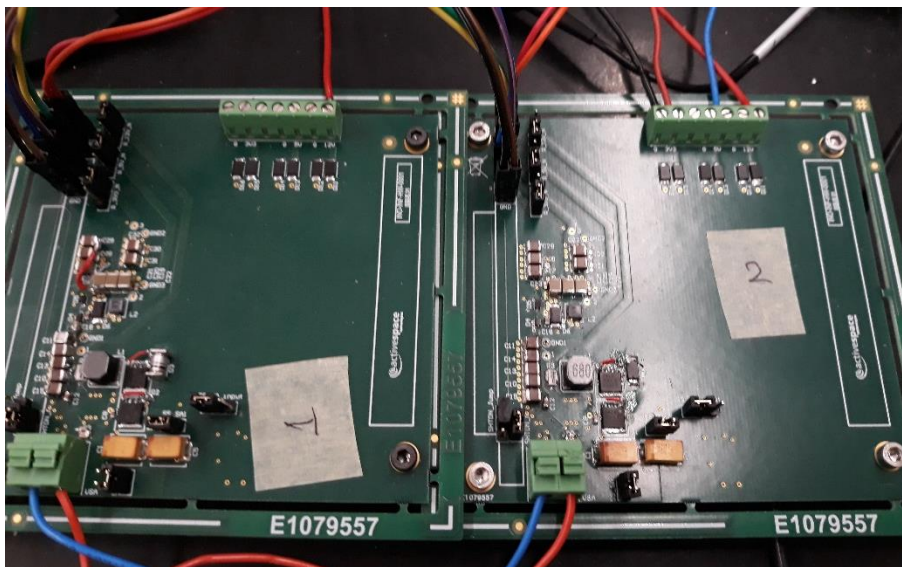


Figura 3.10 - Fotografia das Placas.

3.2.1 - Redundância

Nesta secção pretende-se verificar o sistema de redundância, em que uma das placas se ligará primeiro, fazendo desligar a outra através da entrada de *shutdown* desta. Este comportamento verifica-se devido a ligeiras diferenças entre elas, como a tolerância dos componentes, etc., que fazem com que uma se ligue primeiro que a outra.

Ao ligar o sistema à alimentação verifica-se que a placa número 1 arranca primeiro, desligando a segunda. Encontra-se na Figura 3.11 um registo dos sinais em causa, nomeadamente:

- Verde – Saída do conversor de 12V da placa número 1;
- Violeta – Saída do conversor de 12V da placa número 2;
- Azul Claro – Saída do conversor de 5V;
- Azul Escuro – Saída do regulador de 3,3V.

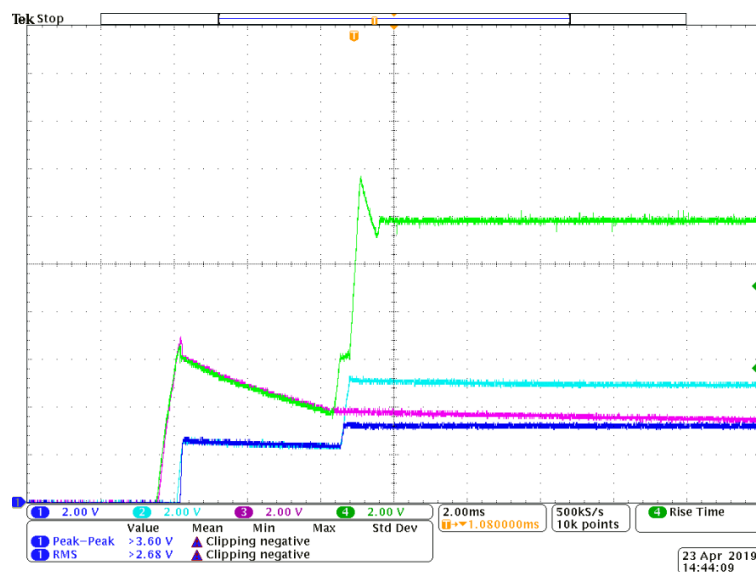


Figura 3.11 - Registo da evolução temporal das tensões de saída de cada conversor e regulador no arranque.

Encontram-se na Figura 3.11 os resultados obtidos. Verifica-se que os conversores de 12V são os primeiros a ligar, e quando se atinge a tensão necessária para isso ligam o conversor de 5V e o regulador de 3,3V. O regulador de 3,3V da placa número 1 faz desligar a placa número 2 (violeta).

Forçou-se a primeira placa a desligar-se, desligando a fonte de alimentação, verificando-se que a segunda entra em funcionamento, Figura 3.12.

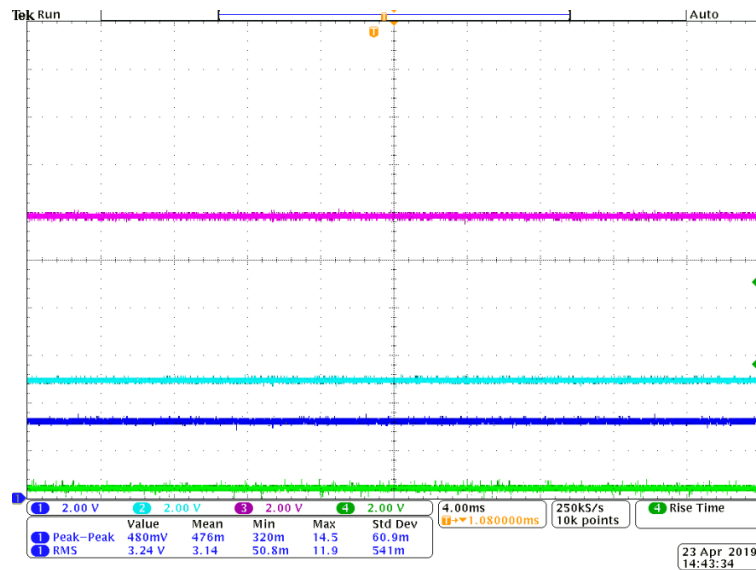


Figura 3.12 - Tensão de saída do sistema quando se desativa a placa n.º 1.

Legenda:

- Verde – Saída do conversor de 12V da placa número 1;
- Violeta – Saída do conversor de 12V da placa número 2;
- Azul Claro – Saída do conversor de 5;
- Azul Escuro – Saída do regulador de 3,3V.

3.2.2 - Potência

3.2.2.1 - Regulação de carga

Nesta secção pretende-se apresentar os resultados obtidos no que diz respeito à regulação de carga.

Os valores foram obtidos com as seguintes condições:

- Variando a resistência carga ligada aos 12V;
- Conversor de 5V em vazio;
- Regulador de 3,3V em vazio;
- Placa ativa: Número 1.

A Figura 3.13 representa um gráfico da tensão de saída em função da resistência de carga para ambas as placas, onde se vê que existe uma ligeira queda de tensão quando a intensidade de corrente aumenta. Esta é natural devido a quedas de tensão nos condutores de ligação.

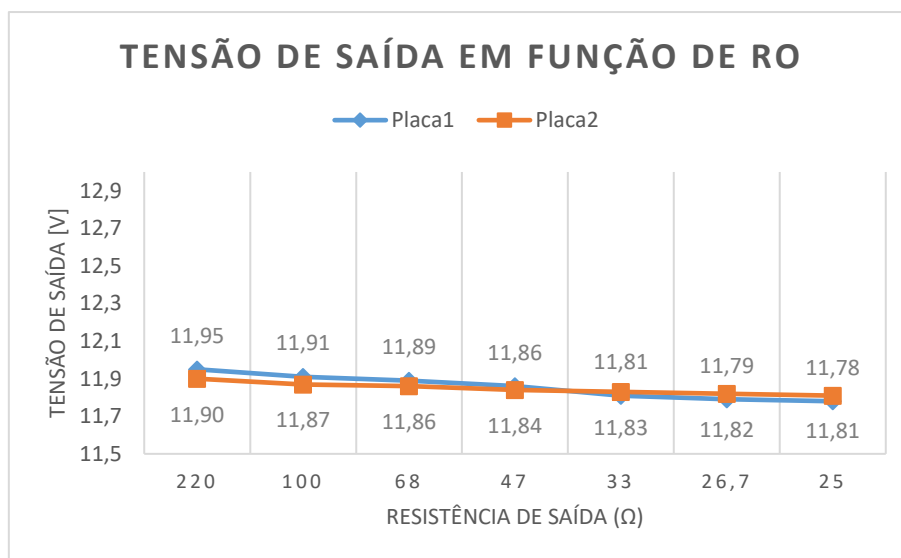


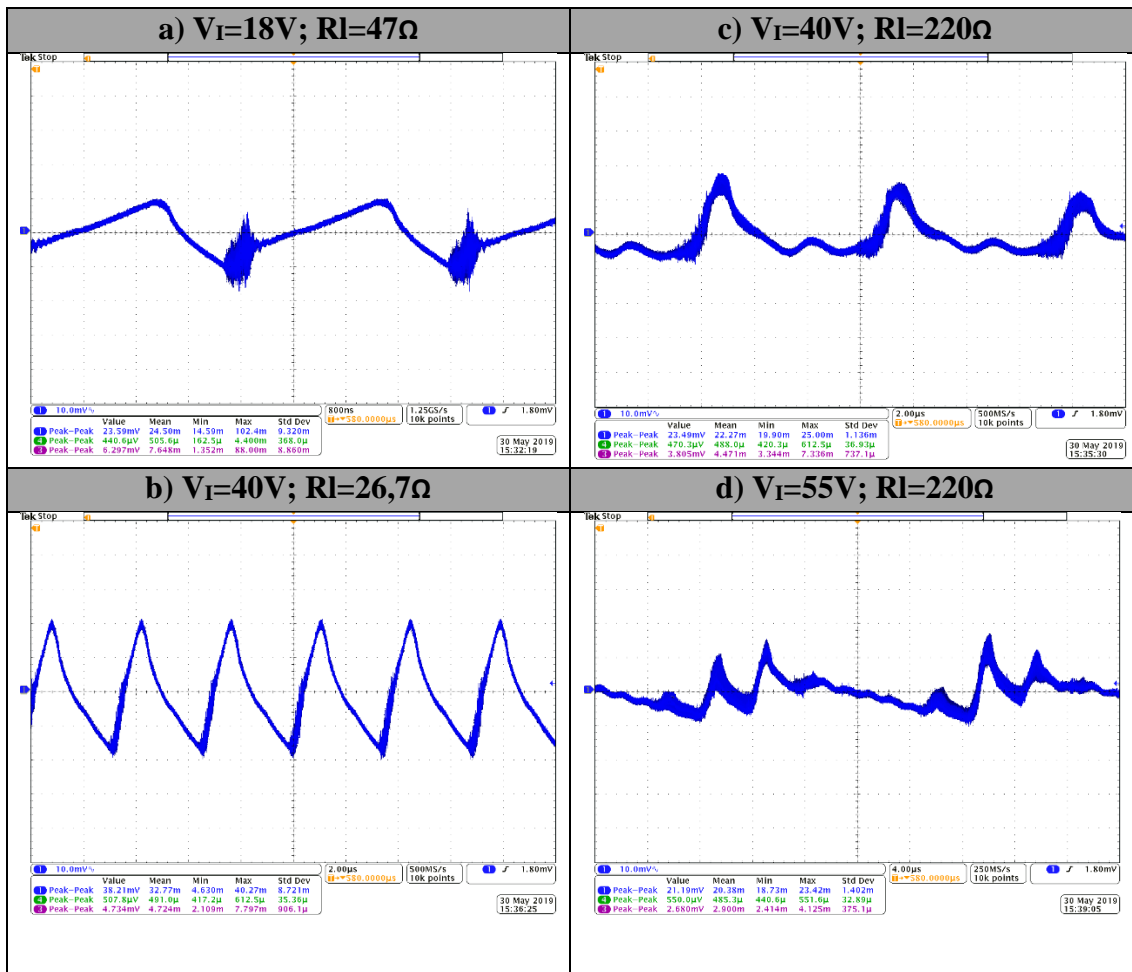
Figura 3.13 - Tensão de saída do conversor de 12V em função da carga.

3.2.2.2 - Ondulação da tensão de saída

A ondulação (*ripple*) da tensão de saída do conversor de 12V foi medida para as tensões de entrada: máxima (55V), mínima (18V) e nominal (40V). Os testes foram realizados para quatro resistências de carga diferentes, desde o vazio até $26,7\Omega$ (cerca de 5W).

Na Tabela 3.1, apresentam-se algumas das formas de onda obtidas na medição da ondulação de saída. Estas permitem ilustrar que existem várias componentes presentes e que o sinal encontrado não é sinusoidal nem completamente periódico, tendo sido adotado como valor de medição o valor médio medido pelo osciloscópio.

Tabela 3.1 - Formatos de onda obtidos na medição da ondulação de saída.



Na Tabela 3.1 os valores pico a pico de tensão são:

- a) 23,5mV;
- b) 38,2mV;
- c) 23,5mV;
- d) 21,2mV.

Na ondulação da tensão de saída, a figura a) e b) apresentam um *ripple* de 23,5mV e de 38,2mV, o que é expectável, uma vez que o aumento da tensão de entrada implica o aumento do *ripple* da tensão de saída. Na figura c) e d) os valores não podem ser diretamente interpretados, uma vez que a frequência presente não é a de comutação, visto que nestes dois casos as cargas são reduzidas. Sendo cargas reduzidas e tendo o integrado o modo *reverse current inhibit* ativo, quando a corrente na bobine se aproxima de zero o integrado desativa o Mosfet no restante do ciclo. Isto influencia o fator de ciclo e não

permite tirar conclusões nos dois casos. A ondulação da tensão de saída, teoricamente o valor de *ripple* expectável é de cerca de 2mV, de acordo com a equação (2.20).

3.2.2.3 - Reação transitória de ligação de carga (2,5W)

O teste (*load step reaction*) foi realizado com uma resistência de 47 Ω no conversor de 12V, testando os reguladores de 5V e de 3,3V em vazio.

A resposta obtida ao teste efetuado à placa número 1 é apresentada na Figura 3.14.

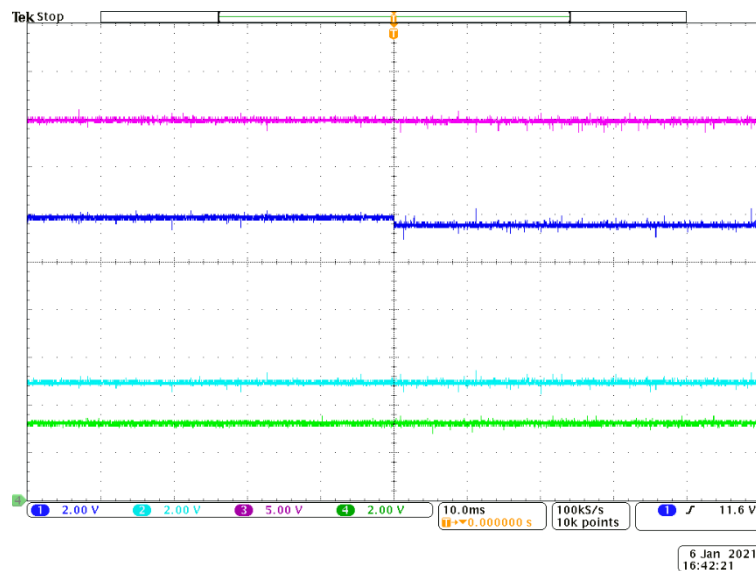


Figura 3.14 - Resposta tendo em conta a conexão de uma carga de 2,5W para a placa número 1.

Legenda:

- Violeta – Tensão de entrada (40V);
- Azul Escuro – Saída do conversor de 12V;
- Azul Claro – Saída do conversor de 5;
- Verde – Saída do regulador de 3,3V.

Forçando a placa número 1 a desligar-se e repetindo o teste, obteve-se para a placa número 2 (Figura 3.15):

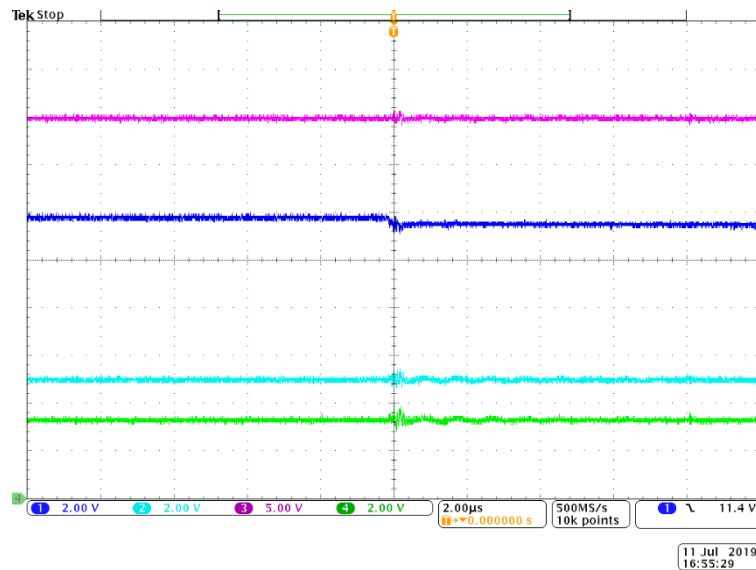


Figura 3.15 - Resposta tendo em conta a conexão de uma carga de 2,5W para a placa número 2.

Legenda:

- Violeta – Tensão de entrada (40V);
- Azul Escuro – Saída do conversor de 12V;
- Azul Claro – Saída do conversor de 5;
- Verde – Saída do regulador de 3,3V.

Quando a perturbação é introduzida (carga), as tensões de saída apresentam um transitório em regime permanente, sendo provavelmente o controlo a reagir. Verifica-se ainda que os sinais tendem para a estabilidade.

3.2.2.4 - Regulação de linha

Os testes (*line regulation*) foram realizados unicamente para o conversor de 12V. A razão para esse facto prende-se com o facto de ser este que está sujeito diretamente às variações da tensão de entrada.

Os valores obtidos da realização do teste para a placa número 1 são apresentados na Tabela 3.2. As condições de realização do teste em questão são:

- Conversor de 12V com resistência de saída de 25Ω (cerca de 5W);
- Conversor de 5V em vazio;
- Regulador de 3,3V em vazio;
- Placa ativa: Número 1.

Tabela 3.2 - Resultados dos testes à regulação de linha para a placa número 1.

Vi[V]	Ii[A]	Vo[V]	Io[A]	Pi[W]	Po[W]	η[%]
18,0	0,301	11,82	0,411	5,418	4,856	89,621
22,0	0,249	11,82	0,411	5,478	4,858	88,682
26,0	0,214	11,81	0,413	5,564	4,882	87,747
30,0	0,187	11,81	0,414	5,610	4,885	87,070
34,0	0,17	11,81	0,414	5,780	4,886	84,529
38,0	0,155	11,81	0,414	5,890	4,886	82,951
40,0	0,146	11,81	0,412	5,840	4,865	83,297
42,0	0,137	11,81	0,412	5,754	4,863	84,521
46,0	0,125	11,81	0,412	5,750	4,862	84,560
50,0	0,115	11,81	0,413	5,750	4,872	84,724
55,0	0,107	11,81	0,413	5,885	4,874	82,821

Desligando a placa número 1, e repetindo o teste anterior para a placa número 2, obtêm-se os resultados patentes na Tabela 3.3.

Tabela 3.3 - Resultados dos testes à regulação de linha para a placa número 2.

Vi[V]	Ii[A]	Vo[V]	Io[A]	Pi[W]	Po[W]	η[%]
18,0	0,309	11,82	0,423	5,562	5,005	89,978
22,0	0,255	11,82	0,423	5,610	5,002	89,166
26,0	0,217	11,82	0,422	5,642	4,993	88,493
30,0	0,189	11,82	0,422	5,670	4,988	87,972
34,0	0,169	11,82	0,422	5,746	4,989	86,829
38,0	0,153	11,82	0,423	5,814	4,995	85,916
40,0	0,146	11,82	0,423	5,840	4,997	85,574
42,0	0,138	11,82	0,423	5,796	4,996	86,203
46,0	0,126	11,82	0,423	5,796	4,994	86,162
50,0	0,117	11,82	0,423	5,850	5,000	85,468
55,0	0,107	11,82	0,423	5,885	5,002	85,000

A Figura 3.16 apresenta através de um gráfico, a tensão de saída em função da tensão de entrada. Apresenta-se também o rendimento obtido para a situação em causa.

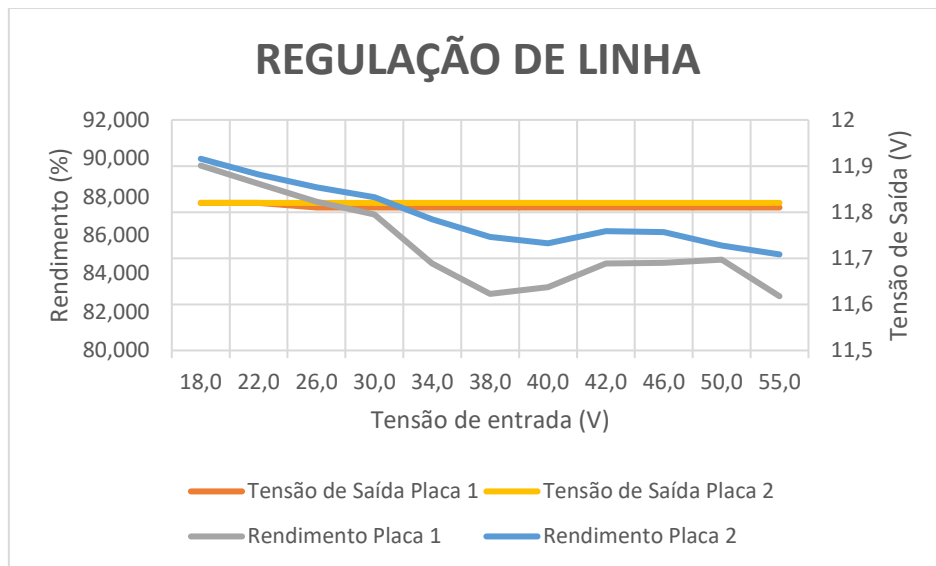


Figura 3.16 - Regulação de linha e rendimento.

Obs: A potência de entrada foi obtida com base nas medições da corrente e tensão indicadas pela fonte de alimentação mencionada anteriormente.

3.2.2.5 - Rejeição às perturbações na tensão de entrada

O sistema de otimização de potência do painel (vulgo MPPT) irá funcionar a uma frequência próxima de 240 Hz importa testar a capacidade de rejeição do sistema a esta perturbação. Para realizar o teste em questão introduziu-se uma perturbação de 175mV a 240Hz.

A perturbação foi gerada por um gerador de funções GoldStar FG-2002C. O esquema idealizado e implementado está presente na Figura 3.17.

A perturbação introduzida é amplificada para a tensão desejada, de seguida coloca-se um transformador de isolamento, e verifica-se a saída com o osciloscópio.

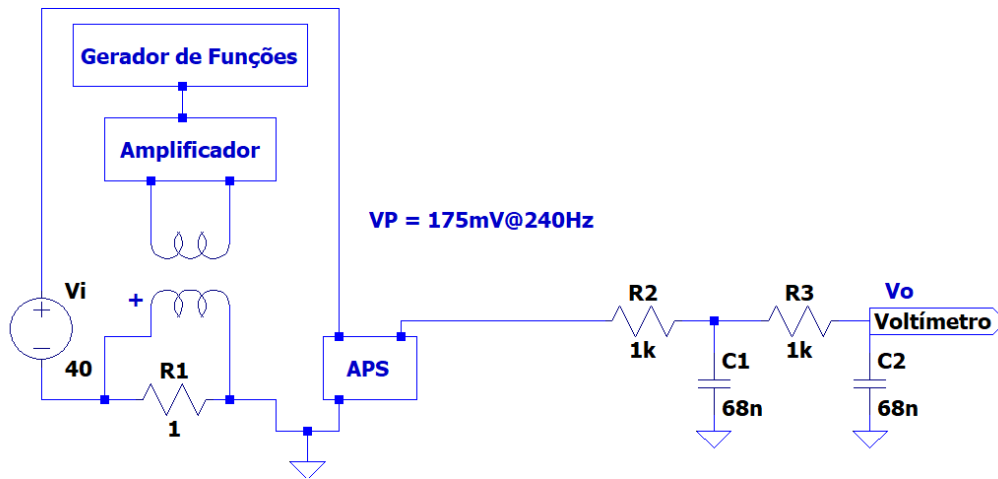


Figura 3.17 - Esquema utilizado para a medição da perturbação.

Sendo o amplificador uma fonte de tensão teoricamente ideal, este força a perturbação ou o *ripple* de tensão na resistência. De qualquer forma, para evitar que o amplificador e a sua resposta em frequência tenham uma influência significativa no resultado do teste optou-se por colocar uma resistência de valor reduzido, 1 Ohm neste caso, em paralelo com o amplificador, que se encontra acoplado por um transformador. Consegue-se assim uma grande independência entre a fonte AC (perturbação) e a DC.

No sentido de evitar efeitos de outras frequências e ruídos devido à comutação adicionou-se à saída do sistema um filtro passa-baixo de segunda ordem com uma frequência de corte cerca de uma década acima da frequência em que se avalia (para evitar interferência nesta). O sinal injetado a 240Hz, reflete-se, na saída, como um sinal, à mesma frequência, mas atenuado e com um desvio na sua fase. Com base nos sinais medidos para as várias tensões de entrada calculou-se a relação de rejeição da fonte de alimentação, vulgo PSRR (*Power Supply Rejection Ratio*).

Os valores de PSRR são os apresentados na Tabela 3.4, sendo apresentados na forma de gráfico na Figura 3.18.

Tabela 3.4 - Resultados dos testes à perturbação.

Vi[V]	Vo [mV]	VP [mV]	PSRR [dB]
32	0,0008	0,1798	-47,35
36	0,0013	0,1788	-42,83
40	0,0019	0,1735	-39,19
45	0,0007	0,1768	-48,22

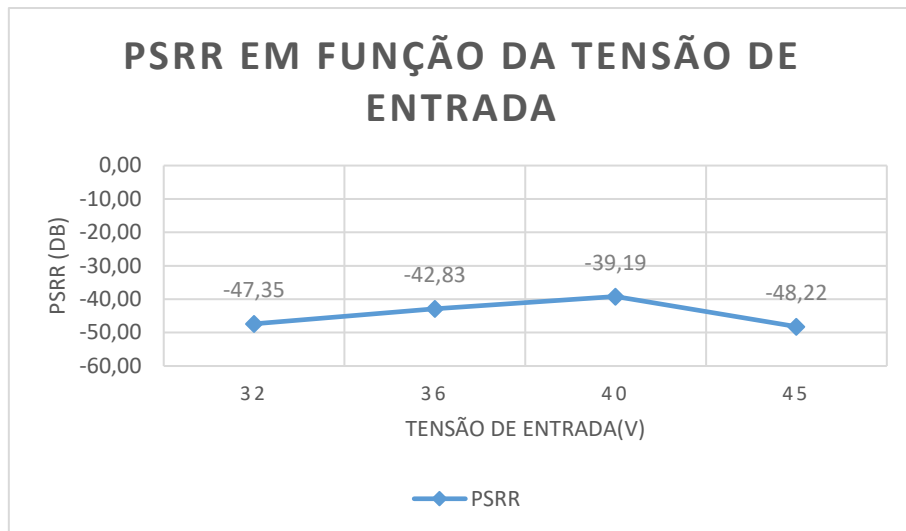


Figura 3.18 - PSRR em função da tensão de entrada.

3.2.2.6 - Resposta temporal dos três conversores

Neste teste pretende-se verificar a resposta transitória dos três conversores.

As respostas têm como condições:

- Placa ativa: Número 2;
- Conversor de 12V com $R=47\Omega$;
- Regulador de 5V em vazio;
- Regulador de 3,3V em vazio.

Neste teste, para que o tempo de arranque não fosse influenciado pela limitação de corrente da fonte, colocou-se a fonte de alimentação com a corrente ao máximo e um condensador de 10000uF em paralelo com a mesma, tal como o representado na Figura 3.19.

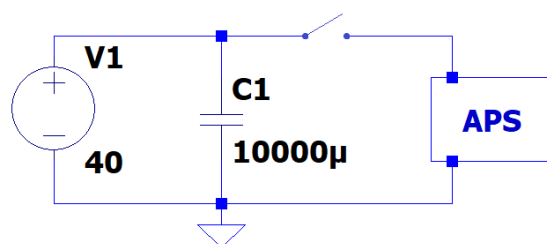


Figura 3.19 - Esquema utilizado para o teste de arranque.

A Figura 3.20 apresenta a resposta temporal obtida ao ligar o interruptor.

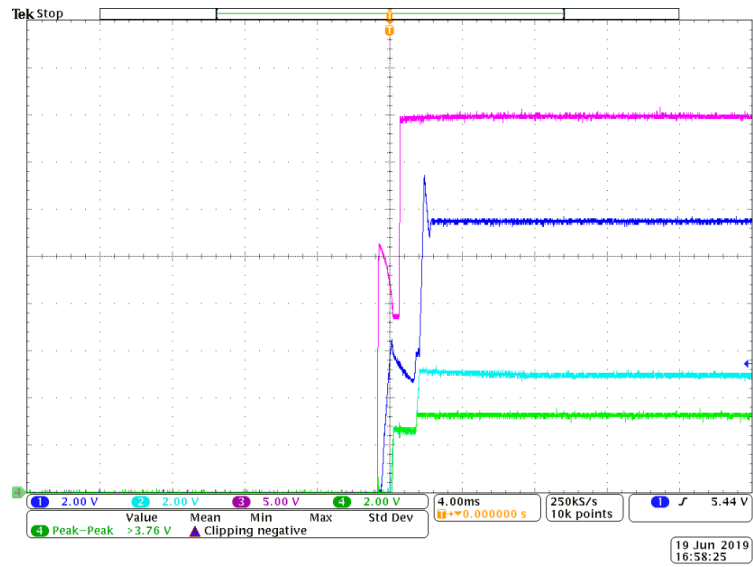


Figura 3.20 - Resposta temporal ao ligar.

Legenda:

- Violeta – Tensão de entrada (40V);
- Azul Escuro – Saída do conversor de 12V;
- Azul Claro – Saída do conversor de 5V;
- Verde – Saída comum do regulador de 3,3V.

A Figura 3.21 apresenta a resposta temporal obtida ao desligar:

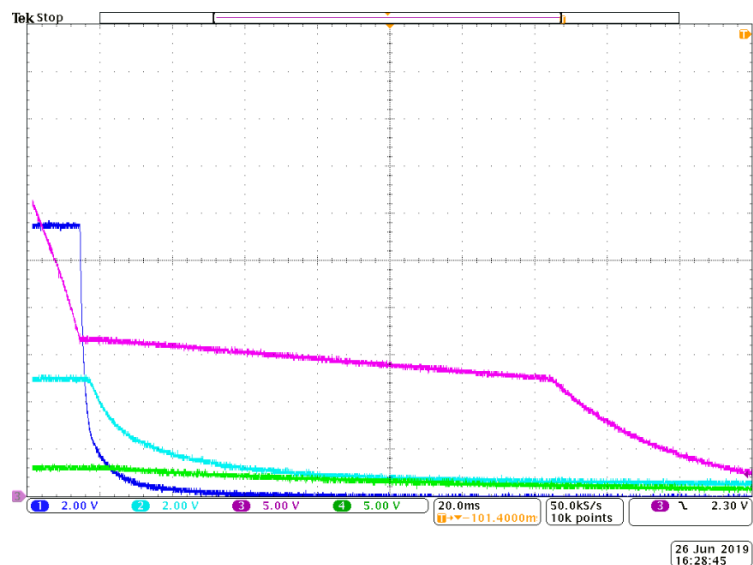


Figura 3.21 - Resposta temporal ao desligar.

Legenda:

- Violeta – Tensão de entrada (40V);
- Azul Escuro – Saída comum do conversor de 12V;
- Azul Claro – Saída comum do conversor de 5V;
- Verde – Saída comum do regulador de 3,3V.

Os dados representados na Figura 3.20 indicam que a fonte de alimentação apresenta uma quebra e depois retoma o seu normal crescimento de tensão, provavelmente como consequência de existirem conversores em série. Pode verificar-se ainda uma sobre-elevação da tensão de 12V com um ligeiro comportamento oscilatório, podendo eventualmente este sendo explicado por oscilações devido às indutâncias parasitas das ligações e também pelo controlo a atuar, sendo que é sempre difícil retirar conclusões num circuito complexo como este em que os conversores estão em cascata e, portanto, têm respostas interdependentes.

Analisando a Figura 3.21, a resposta ao desligar, verifica-se que a fonte de alimentação e o condensador em paralelo com ela permite que o conversor de 12V (e conseqüentemente os restantes) funcionem corretamente até que a tensão atinja cerca de 18V). A partir daí o conversor de 12V deixa de conseguir fazer a regulação e todo o sistema deixa de funcionar corretamente.

3.2.2.7 - Rendimentos isolados

Nesta secção apresentam-se os resultados obtidos dos testes realizados às três fontes de alimentação auxiliares (12V, 5V e 3,3V) de forma independente. Para a realização destes testes, cada uma das fontes foi separada das outras, interrompendo as ligações fisicamente.

Os testes foram efetuados unicamente para a placa número 1, para não se interromperem as ligações em ambas.

Para o conversor de 12V, variou-se a resistência de carga de 220Ω a 25Ω (potência máxima de aproximadamente 5W). Na Figura 3.22 apresenta-se um gráfico com o rendimento obtido para o conversor de 12V em função da resistência de saída.

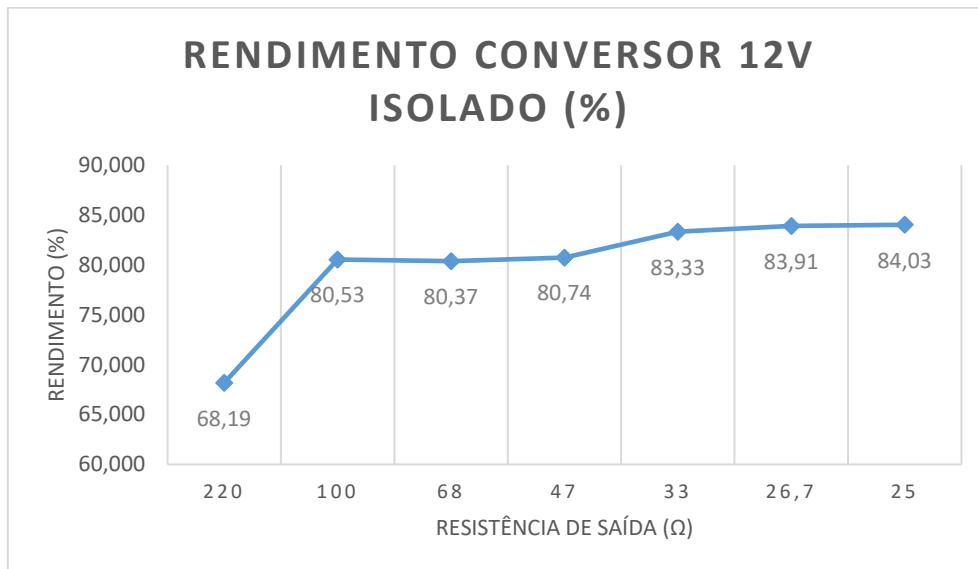


Figura 3.22 - Rendimento do conversor de 12V isolado.

Realizou-se o teste para o conversor de 5V, variando a resistência de carga de 68Ω a 4,7Ω (potência máxima aproximadamente de 3,5W). A Figura 3.23 apresenta um gráfico em que se apresenta o rendimento obtido em função da resistência de saída para o conversor de 5V.

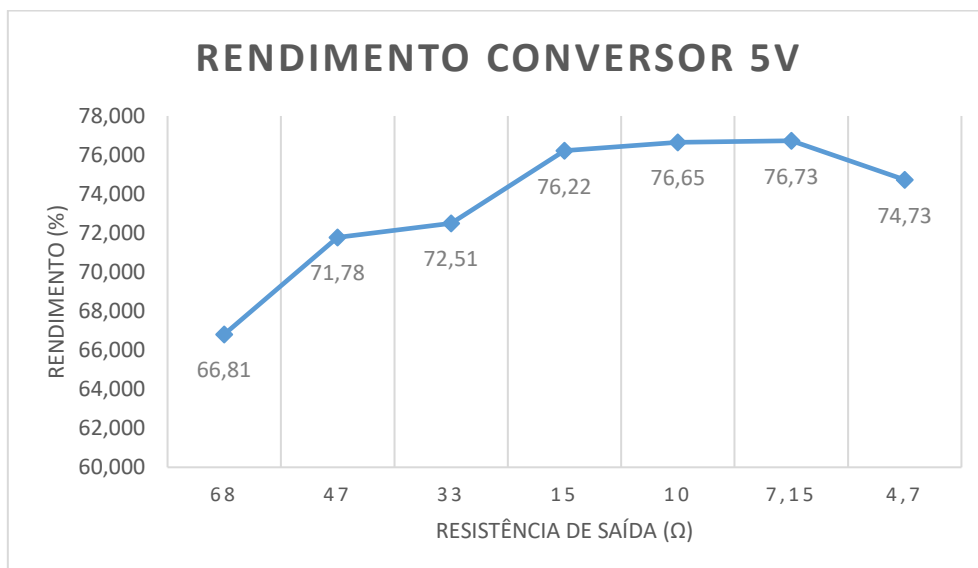


Figura 3.23 - Rendimento do conversor de 5V isolado.

Por último realizou-se o teste para o regulador de 3,3V, variando a resistência de carga de 68Ω a 4,7Ω (potência máxima de aproximadamente 1,5W).

A equação que define o rendimento para qualquer sistema é:

$$\eta = \frac{P_o}{P_i}. \quad (3.9)$$

Considerando que a corrente de entrada é aproximadamente igual à corrente de saída (regulador série) obtém-se:

$$\eta = \frac{V_o}{V_i}. \quad (3.10)$$

O expectável para o presente caso seria um rendimento de cerca de 66%, no caso ideal. Note-se que o rendimento não tem em conta o diodo que a fonte apresenta na saída. Uma análise mais pormenorizada é feita no Anexo A.

A Figura 3.24 apresenta um gráfico em que se apresenta o rendimento obtido em função da resistência de saída para o regulador de 3,3V isolado.

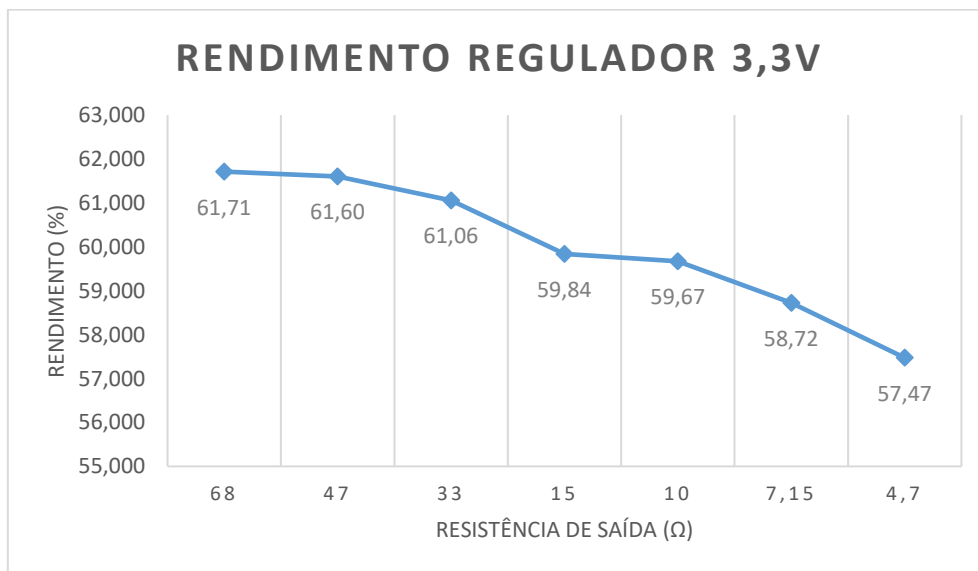


Figura 3.24 - Rendimento do regulador de 3,3V isolado.

Pelos resultados verifica-se que os mesmos se encontram ligeiramente abaixo do teórico, mas relativamente próximos destes.

3.2.2.8 - Rendimento em cascata

Na presente secção efetuaram-se os testes relativos ao rendimento em cascata, ou seja, relativos ao conjunto dos sistemas. Os testes foram realizados com 40V à entrada do conversor de 12V.

O teste de rendimento do conversor de 12V foi realizado conectando a carga na sua saída, mas mantendo os outros conversores ligados em cascata a este. Neste conversor os testes foram realizados para ambas as placas.

A Figura 3.25 apresenta um gráfico em que se apresenta o rendimento obtido em função da resistência de saída para o conversor de 12V para ambas as placas.

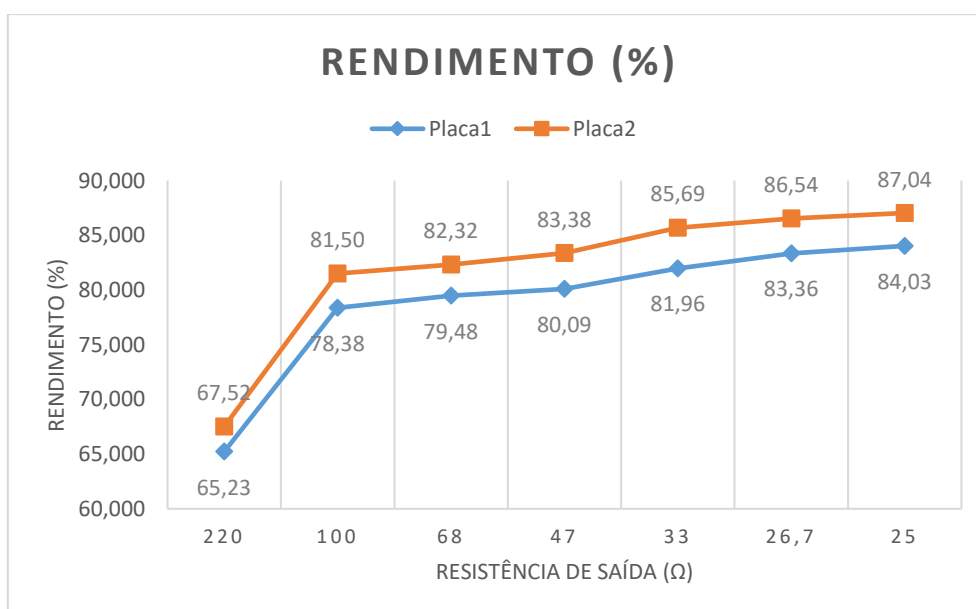


Figura 3.25 - Rendimento do conversor de 12V.

No teste apresentado de seguida, isolou-se o regulador de 3,3V, determinando o rendimento conjunto dos conversores de 12V e de 5V. A Figura 3.26 apresenta um diagrama de blocos do teste efetuado.

Este teste foi efetuado apenas na placa número 1, uma vez que nesta, as ligações entre os conversores tinham já sido interrompidas anteriormente para a realização de outros testes.

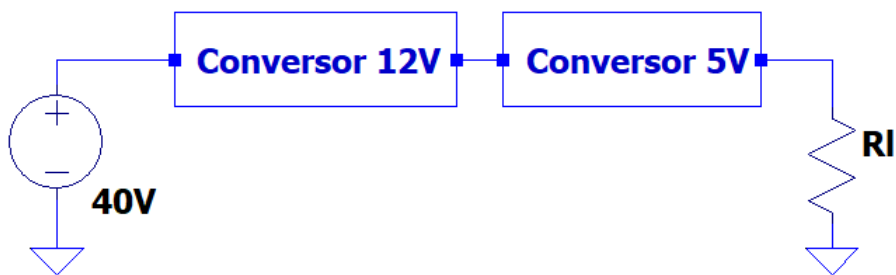


Figura 3.26 - Diagrama de blocos do teste ao rendimento para o conversor de 5V em cascata.

No teste seguinte, voltou-se a ligar o regulador de 3,3V, e determinou-se o rendimento conjunto das três fontes de alimentação auxiliares.

A Figura 3.27 apresenta um diagrama de blocos do teste efetuado.



Figura 3.27 - Diagrama de blocos do teste ao rendimento do regulador de 3,3V em cascata.

A Figura 3.28 apresenta o gráfico do rendimento conjunto dos conversores de 12V e de 5V obtido em função da resistência de saída, colocada no conversor de 5V, e também para o conjunto das três fontes de alimentação auxiliares.

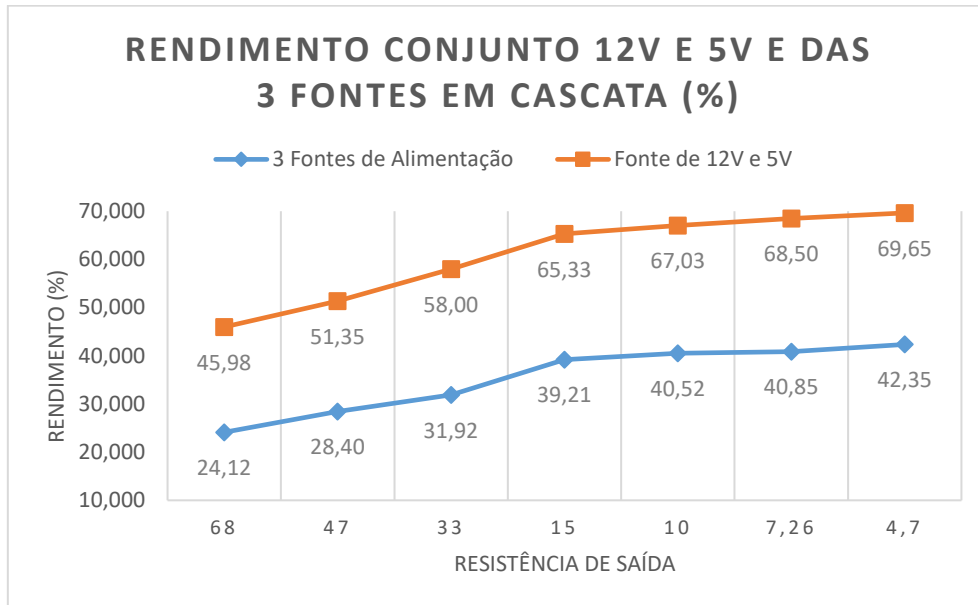


Figura 3.28 - Rendimento do conversor de 12 e 5V em cascata e das três fontes em cascata.

3.2.3 - Circuito de Arranque

O objetivo do circuito de arranque é evitar a ligação do conversor auxiliar enquanto a potência disponível no painel fotovoltaico não permitir o seu correto funcionamento em regime permanente.

Para isso utilizou-se um circuito cujo esquema se encontra representado na Figura 3.29.

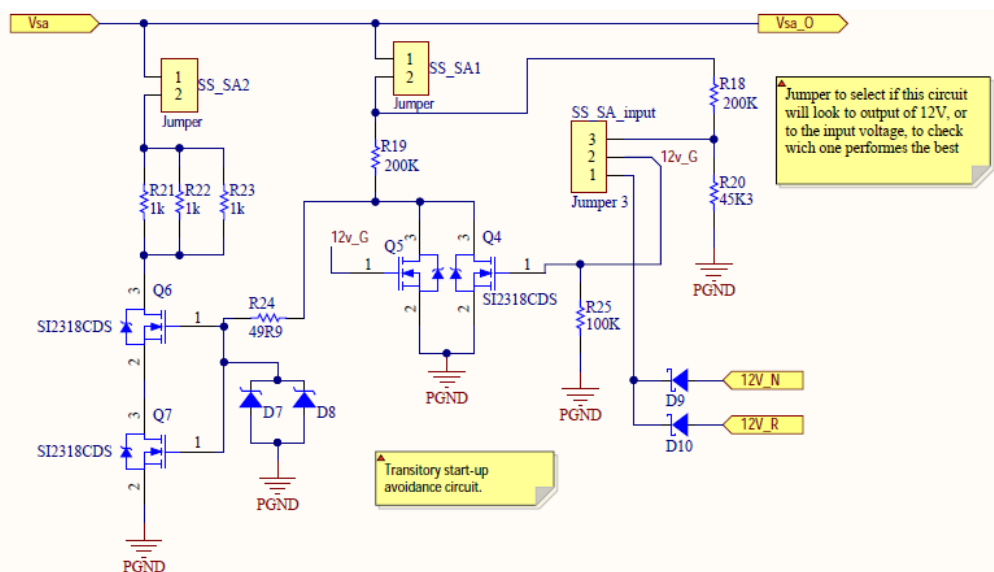


Figura 3.29 - Esquema do circuito de *start-up*.

Para executar esta função utiliza-se um divisor de tensão, que, com base na tensão de saída ou de entrada do conversor de 12V (seleção por *jumper*) faz desligar uma carga constituída por três resistências de 1k Ω em paralelo, ligadas aos terminais do painel fotovoltaico. Consegue-se assim definir uma banda de histerese de potência entre o ligar e o desligar que corresponde à potência dissipada nestas resistências no limiar da tensão do comparador que as faz ligar. A seleção por *jumper* tem por função testar as duas soluções para determinar a mais favorável.

O circuito de *start-up* pode ser removido retirando os *jumpers* SS_SA1 e SS_SA2. A Tabela 3.5 sumariza as funções dos *jumpers* presentes no circuito.

Tabela 3.5 - Função dos *jumpers* no circuito de *start-up*. [15]

Jumper	Descrição
SS_SA1	Este <i>jumper</i> tem que apresentar a mesma configuração que o <i>jumper</i> SS_SA2. Se estiver “SET” ativa o circuito de <i>start-up</i> . O circuito garante que existe uma potência mínima de entrada no <i>array</i> solar. Se estiver “REMOVED” desativa o circuito de <i>start-up</i> .
SS_SA2	Este <i>jumper</i> tem que apresentar a mesma configuração que o <i>jumper</i> SS_SA1. Se estiver “SET” ativa o circuito de <i>start-up</i> . O circuito garante que existe uma potência mínima de entrada no <i>array</i> solar. Se estiver “REMOVED” desativa o circuito de <i>start-up</i> .
SS_SA_ input	Requer os <i>jumpers</i> SS_SA1 e SS_SA2 a “SET”. SET RIGHT (Posição 1 na Figura 3.29) – A condição de <i>start-up</i> termina quando existir pelo menos um regulador tendo à saída 12V. A potência de entrada deve ser perto de 1W nessa altura. SET LEFT (Posição 2 na Figura 3.29) – A condição de <i>start-up</i> termina quando existirem cerca de 11V na entrada VSA. A potência de entrada deve ser perto de 350mW nessa altura. REMOVED – Retirando este <i>jumper</i> e também o SS_SA1 e o SS_SA2 anula-se a função deste circuito.

De modo a testar o circuito de arranque utilizou-se a limitação de corrente da fonte de alimentação com a tensão a 40V, aumentando a corrente até que os circuitos funcionem corretamente. As saídas da APS, neste teste, encontram-se em vazio.

Para o *jumper* colocado em *Set Left*, o circuito assume o seu normal funcionamento quando a corrente de entrada é de 38 mA o que corresponde a uma potência de entrada de 1,52W.

Para o *jumper* colocado em *Set Right*, o circuito assume o seu normal funcionamento quando a corrente de entrada é de 54 mA o que corresponde a uma a potência de entrada de 2,16W.

Capítulo 4 - Conclusão

O projeto iniciou-se com a apresentação e enquadramento do projeto INFANTE, no âmbito do qual o presente trabalho foi realizado. No segundo capítulo é feito um estudo/análise aos conceitos teóricos: Dada a aplicação em causa ser destinada à utilização no espaço, no segundo capítulo abordam-se os efeitos da radiação nos dispositivos eletrónicos. Neste capítulo são também introduzidos os *solar array regulators*, presentes nas PCDU, analisam-se e comparam-se algumas abordagens passíveis de ser utilizadas em termos de controlo, nomeadamente por modo de corrente de pico e o modo de corrente médio. Apresenta-se também o conversor redutor, topologia de conversor comutado utilizada na APS e faz-se ainda uma análise ao controlo por modo de corrente de pico aplicado ao anterior.

O terceiro capítulo tem como foco a APS.

Numa primeira fase é introduzida a APS, é realizado um *debug* tendo como consequência o encontrar de alguns problemas, tendo estes sido parcialmente corrigidos, permitindo assim a realização dos testes no modo desejado: *burst mode disabled and reverse current inhibit enabled*, que não apresentava as oscilações. Posteriormente realizaram-se os testes as placas de modo a verificar as suas especificações.

Numa segunda fase, para resolver o problema das oscilações, sendo para o autor uma questão de controlo, são dimensionados novos compensadores em modo de corrente de pico. Relativamente ao compensador para o conversor de 5V, dimensionado analiticamente, a margem de fase obtida foi de 68°. Para o conversor de 12V, a margem de fase é de 59°, como mencionado anteriormente. A resposta em frequência obtida apresenta alguma oscilação em altas frequências. Considera-se que esta não tem influência nos resultados, uma vez que se situa depois da frequência de *crossover*.

Numa terceira fase, são apresentados os diversos testes efetuados à APS.

Os testes realizados dividem-se em dois grupos: o primeiro para validação do sistema de redundância e o segundo para medição dos seis *rails* de potência. Estes foram caracterizados quanto à sua regulação de carga; ondulação da tensão de saída: reação

transitória de ligação de carga; regulação de linha; rejeição às perturbações na tensão de entrada; resposta temporal dos três conversores e rendimento.

No primeiro teste, validação do sistema de redundância, verificou-se que o sistema opera como pretendido, ou seja, a primeira que liga desliga a outra. Se falhar a outra assume o normal funcionamento.

Relativamente às medições dos seis *rails* de potência, na caracterização relativamente à regulação de carga, existe uma queda da tensão de saída à medida que a intensidade de corrente aumenta. O controlo deveria manter a tensão de saída estabilizada, no entanto isso não acontece, provavelmente porque o ponto de medida (após os díodos) é diferente do ponto de *feedback*, e assim o controlo não compensa os díodos.

No teste relativo à resposta temporal dos conversores, os conversores e o regulador funcionam corretamente se a tensão de entrada for superior a 18V, uma vez que esta é a tensão programada para que o integrado do conversor de 12V se ligue, através do *undervoltage lockout threshold*.

Na secção onde é apresentado os rendimentos isolados conclui-se que os mesmos se encontram dentro do expectável. Teoricamente o conversor de 12V apresenta um rendimento de 87,6%, o conversor de 5V um rendimento de 78,4% e o regulador de 3,3V um rendimento de 53,5%. Note-se que o cálculo do rendimento teórico tem em conta a queda de tensão relativa aos díodos localizados à saída do barramento e são calculados para as suas potências máximas. Os rendimentos em cascata teóricos são de 68,7% para o conjunto conversor de 12V mais conversor de 5V e de 36,8% para o conjunto total. Os resultados práticos, na globalidade, apresentados estão em concordância com os obtidos teoricamente. O regulador de 3,3V apresenta um rendimento superior ao expectável em teoria, o que é explicado pelo facto de ter sido o valor máximo de potência de perda, relativamente aos díodos de saída.

Não obstante, considera-se que uma solução em cascata poderá não ser a mais indicada, tendo em conta os seus rendimentos. Uma alternativa seria a alimentação dos dois conversores comutados a partir da tensão do *array* solar, aumentando assim a eficiência energética.

Considera-se ainda que os díodos que todas as fontes apresentam à saída, poderiam ser substituídos por Mosfets para aumentar o rendimento.

O circuito de *start-up* foi também testado para verificar se o sistema se ligava apenas com a potência dimensionada, verificando-se que a potência necessária para terminar a condição de *start-up* é superior ao inicialmente proposto.

Por último, em termos de trabalho futuro e aspetos a melhorar, o passo seguinte será implementar o controlo dimensionado para os conversores de 12V e de 5V para resolver as questões de oscilações mencionadas acima, permitindo a utilização de outros modos e consequentemente melhorar as respostas obtidas aos testes efetuados.

Referências

- [1] M. Freitas, “Compete 2020,” [Online]. Available: https://www.compete2020.gov.pt/newsletter/detalhe/Proj24534_INFANTE. [Acedido em 05 11 2019].
- [2] R. Baumann e K. Kruckmeyer, *Radiation Handbook for Electronics*, Texas Instruments, 2019.
- [3] R. Velazco, P. Fouillat e R. Reis, *Radiation Effects on Embedded Systems*, Springer, 2007.
- [4] M. Slovic, “Space Radiation and Its Effects on Electronic Systems”.*Electronic Design*.
- [5] C. Leonard, “Challenges for Electronic Circuits in Space Applications,” Analog Devices, Inc..
- [6] O. Mourra, A. Fernandez e F. Tonicello, “Buck Boost Regulador (B2R) for Spacecraft Solar Array Power Conversion,” em *Twenty-Fifth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)*, 2010.
- [7] L. Dixon, “Average Current Mode Control of Switching Power Supplies,” *Unitrode Application Note, U-140*, pp. 3-356-3-369.
- [8] R. W. Erickson e D. Maksimovic, *Fundamentals of Power Electronics*, 2ª Ed., Colorado: Springer, 2001.
- [9] N. Mohan, T. M. Undeland e W. P. Robbins, *Power Electronics - Converters, Applications and Design*, John Wiley & Sons, Inc., 2003.
- [10] D. W. Hart, *Power Electronics*, Indiana: McGraw-Hill, 2011.
- [11] R. B. Ridley, “A new small-signal model for current-mode control,” 1999.

- [12] S. K, A. Saligram, V. Kedlaya e V. P. Lingapal, “Analysis and Modeling of Digital Peak Current Mode Control”.
- [13] Richtek Technology Corporation, “Compensation Design for Peak Current-Mode Buck Converters,” *Application Note AN028*, 2014.
- [14] C. Basso, *Designing Control Loops for Linear and Switching Power Supplies - A Tutorial Guide*, Artech House, 2012.
- [15] A. Technologies, “APS Prototype Testing - Technical Brief”.
- [16] Murata, “GRM32ER661C476KE15# Capacitor Datasheet”.
- [17] A. Asinovski, “Equivalent Capacitance and ESR of Paralleled Capacitors,” *Power Electronics Europe*, nº 8, pp. 22-23, Dezembro 2013.
- [18] P. P. R. A. Michael Qiao, “Application Note AN-1043: Stabilize the Buck Converter with Transconductance Amplifier,” International Rectifier, California.
- [19] H. J. Zhang, “Application Note 149: Modeling and Loop Compensation Design of Switching Mode Power Supplies,” Linear Technology, 2015.
- [20] Digikey, “Introduction to Multilayer Ceramic Capacitors and Practical Application Hints,” [Online]. Available: <https://www.digikey.com/en/maker/blogs/introduction-to-multilayer-ceramic-capacitors-and-practical-application-hints>. [Acedido em 05 09 2019].
- [21] L. Technology, “LT3845 Datasheet”.
- [22] Vishay, “SQJA96EP Datasheet”.
- [23] Abracon, “Compact Shielded SMD Power Inductor for Automotive”.
- [24] Nexperia, “PMEG4030EP Datasheet”.
- [25] Linear Technology, “LT1959 Datasheet”.
- [26] Bourns, “SRP3020TA Series - Shielded Power Inductors”.

Anexo A - Rendimentos Teóricos

Neste anexo são apresentados os resultados teóricos obtidos para os rendimentos isolados de cada conversor e regulador e também em cascata. Os cálculos foram feitos para a potência máxima.

Para o conversor de 12V, têm-se:

- $I_o=0,42A$;
- $R_s=0,05\Omega$;
- $V_o=12V$;
- $V_i=40V$;
- $f_s=300kHz$.

No circuito integrado do conversor de 12V, as perdas de condução do transístor poderão ser calculadas pela equação (A.1) para a parte superior. Uma vez que a retificação é síncrona (no circuito, o díodo do conversor redutor é secundarizado por um transístor), para o Mosfet de baixa as perdas de condução serão dadas pela (A.2): [21]

$$P_{COND(TOP)} = I_{o(MAX)}^2 \frac{V_o}{V_i} R_{DS(on)}, \quad (A.1)$$

$$P_{COND(BOT)} = I_{o(MAX)}^2 \frac{V_i - V_o}{V_i} R_{DS(on)}. \quad (A.2)$$

No Mosfet principal, as perdas de comutação são proporcionais a V_i^2 , de acordo com a equação (A.3): [21]

$$P_{TRAN(TOP)} = kV_i^2 I_{o(MAX)} C_{RSS} f_s. \quad (A.3)$$

Os parâmetros das equações anteriores dependem dos componentes e circuitos. A constante k está inversamente relacionada com a corrente de *gate*, e é aproximadamente

2. [21] O C_{RSS} , de acordo com o *datasheet* dos Mosfets [22] é de 25pF e a resistência $R_{DS(on)}$ é de 0,0179Ω.

Para as perdas na bobine considerou-se apenas as perdas causadas pela resistência DC, desprezando as perdas no núcleo e também as perdas pela resistência AC. A resistência série da bobina é de 0,353Ω. [23] A equação (A.4) apresenta as perdas da bobina:

$$P_{Bobina} = I_o^2 R_{DC}. \quad (A.4)$$

Para as perdas na resistência de amostragem, tem-se a equação (A.5):

$$P_{sense} = I_o^2 R_s. \quad (A.5)$$

À saída de cada fonte existe um díodo Schottky, que apresenta uma perda de 625mW, sendo este um valor máximo. O *datasheet* não apresenta um valor típico e assim os cálculos assumem o pior caso. [24]

Podem assim somar-se as perdas totais, equação (A.6):

$$P_{Total(12V)} = P_{COND(TOP)} + P_{COND(BOT)} + P_{TRAN(TOP)} + P_{Bobina} + P_{sense} + P_{Diodo}, \quad (A.6)$$

$$\Leftrightarrow P_{Total(12V)} = 0,71W. \quad (A.7)$$

A potência de saída será, equação (A.8):

$$P_o = V_o I_o, \quad (A.8)$$

$$\Leftrightarrow P_{o(12V)} = 5W. \quad (A.9)$$

Consequentemente o rendimento é, equação (A.10):

$$\eta(\%) = \frac{1}{1 + \frac{P_{Total}}{P_o}}, \quad (A.10)$$

$$\Leftrightarrow \eta_{12V}(\%) = 87,6\%. \quad (A.11)$$

Para o conversor de 5V, têm-se:

- $I_o=0,7A$;
- $R_s=0,01\Omega$;
- $V_o=5V$;
- $V_i=12V$;
- $f_s=500kHz$.

A dissipação de potência no circuito integrado LT1959 vem das perdas devido à condução e das perdas devido à comutação, equação (A.12): [25]

$$P_{SW} = \frac{R_{SW}(I_o^2)V_o}{V_i} + 24nsI_oV_if_s. \quad (A.12)$$

Existem ainda sempre outro tipo de perdas que se prendem com o próprio funcionamento interno do sistema e muitas vezes são desprezadas, nomeadamente perdas da corrente de *boost*, P_{BOOST} (carga da capacidade de gate do Mosfet) e também perdas devido à corrente de repouso, P_Q . Neste caso, o fabricante fornece os dados necessários ao seu cálculo, equação (A.13) e equação (A.14): [25]

$$P_{BOOST} = \frac{V_o^2 \left(\frac{I_o}{50} \right)}{V_i}, \quad (A.13)$$

$$P_Q = V_i(0,001) + V_o(0,005) + \frac{V_o^2(0,002)}{V_i}. \quad (A.14)$$

De acordo com o integrado do conversor de 5V, a resistência de comutação, R_{SW} é de aproximadamente $0,07\Omega$. [25] A resistência série da bobine neste caso é $300m\Omega$. [26]

As perdas totais neste caso são, equação (A.15):

$$P_{Total(5V)} = P_{SW} + P_{BOOST} + P_Q + P_{Bobina} + P_{sense} + P_{Diodo}, \quad (A.15)$$

$$\Leftrightarrow P_{Total(5V)} = 0,94W. \quad (A.16)$$

A potência de saída, de acordo com a equação (A.8) é:

$$P_{o(5V)} = 3W. \quad (A.17)$$

O rendimento, de acordo com a equação (A.10) é:

$$\eta_{5V}(\%) = 78,4\%. \quad (A.18)$$

Para o regulador de 3,3V, teoricamente, desprezando a corrente de repouso, seria de 66%, mas tendo em conta o diodo à saída deste, o rendimento será inferior, de acordo com a equação (A.19):

$$\eta_{3,3V}(\%) = \frac{P_o - P_{Diodo}}{I_o} = 53,5\%. \quad (A.19)$$

Para os rendimentos em cascata, o conjunto conversor de 12V mais o conversor de 5V será dado pela equação (A.20):

$$\eta_{12V+5V}(\%) = \eta_{12V} * \eta_{5V} = 68,7\%. \quad (A.20)$$

O conjunto total em cascata terá um rendimento, equação (A.21), de:

$$\eta_{Conjunto}(\%) = \eta_{12V} * \eta_{5V} * \eta_{3,3V} = 36,8\%. \quad (A.21)$$



Instituto Politécnico de Tomar

www.ipt.pt