



PEDRO
ALEXANDRE
PEREIRA MARIA

ESTUDO DE UM CONVERSOR CC/CC USANDO TECNOLOGIA SICMOSFET

Dissertação submetida como requisito parcial para obtenção do grau de **Mestre em Engenharia Eletrotécnica e de Computadores – Ramo de Energias Renováveis e Sistemas de Potência**

Orientadores

Prof. Doutor José Henrique Querido Maia
Prof. Doutor Vítor Manuel de Carvalho Fernão Pires

Júri

PreSidente: Prof. Doutor Filipe Duarte dos Santos Cardoso, Escola Superior de Tecnologia de Setúbal, Instituto Politécnico de Setúbal

Orientador: Prof. Doutor José Henrique Querido Maia, Escola Superior de Tecnologia de Setúbal, Instituto Politécnico de Setúbal

Vogal: Prof. Doutor, Armando José Leitão Cordeiro, Instituto Superior de Engenharia de Lisboa, Instituto Politécnico de Lisboa

Janeiro de 2019

Caminante, son tus huellas
el camino y nada más;
caminante, no hay camino,
se hace camino al andar.
Al andar se hace el camino,
y al volver la vista atrás
se ve la senda que nunca
se ha de volver a pisar.
Caminante no hay camino
Sino estelas en la mar.

Antonio Machado - Proverbios y cantares - Campos de Castilla

Agradecimentos

Esta dissertação, insere-se no âmbito do Mestrado em Engenharia Eletrotécnica e de Computadores, área de especialização de Energias Renováveis e Sistemas de Potência, correspondendo deste modo à conclusão do curso.

A conclusão deste Mestrado só foi possível graças a inúmeras pessoas que me acompanharam ao longo desta longa caminhada, iniciada em Outubro de 2012, sem os quais nada teria Sido possível.

Assim sendo, gostaria de agradecer em primeiro lugar aos orientadores Professor Doutor José Henrique Querido Maia e Professor Doutor Vítor Manuel de Carvalho Fernão Pires, que me tem acompanhado desde o princípio uma relação que se iniciou em 2012 como professores na Licenciatura em Engenharia Eletrotécnica e Computadores ramo de Energias Renováveis e Sistemas de Potência o meu apreço, pelo apoio, disponibilidade e pelas críticas construtivas nas alturas mais desafiantes, os seus encorajamentos foram essenciais para conseguir levar este projeto a bom porto.

Ao Instituto Politécnico de Setúbal, à Escola Superior de Tecnologia de Setúbal, por todo o apoio prestado em termos de material e instalações, e em especial ao Departamento de Engenharia Eletrotécnica e de Computadores, os meus mais Sinceros agradecimentos.

Também gostaria de agradecer às diversas pessoas, que de uma maneira mais pontual e outras de forma mais continuada, como colegas de curso tanto na Licenciatura como no Mestrado, que de uma forma ou de outra contribuíram e foram importantes na concretização deste projeto, que sempre tiveram disponibilidade para me poderem ajudar, e sempre me puseram à vontade para tirar qualquer tipo de dúvida até mesmo as mais caricatas.

Por fim, uma última palavra àqueles que sempre me apoiaram, estiveram do meu lado, me deram aquele abanão quando estava mais em baixo, incentivaram e motivaram desde o início, a minha família.

Resumo

No atual contexto de elevado desenvolvimento tecnológico, os conversores eletrônicos de potência desempenham um papel fundamental. De facto, estes encontram numa enorme gama de equipamentos, tais como, nos sistemas de geração transporte e distribuição de energia elétrica, Sistemas de tração, Sistemas de comunicação, eletrodomésticos e iluminação. Estes Sistemas são de tal modo importantes que neste momento, nos países industrializados são utilizados em mais de 50% de todos os equipamentos. Deste modo, e num contexto em que a energia é um bem cada vez mais escasso do ponto de vista ambiental, considera-se crítico o desenvolvimento de conversores eletrônicos de potência com rendimentos cada vez mais elevados.

Um dos fatores críticos que afeta o rendimento dos conversores eletrônicos de potência são os semicondutores de potência utilizados nestes sistemas. Estes semicondutores apresentam vários tipos de perdas, nomeadamente as perdas de condução e de comutação. Dado que muitas vezes um dos critérios ao nível do projeto dos conversores de potência é a redução do seu volume e peso, estes são projetados para funcionarem com frequências cada vez mais elevadas. Contudo, este incremento origina um aumento das perdas de comutação, pelo que irá reduzir o rendimento do conversor. Deste modo, tem existido uma investigação muito aprofundada dos semicondutores no sentido de reduzir as suas perdas. No seguimento desta investigação surgiram os semicondutores de potência de carboneto de Silício (SiC – Silicon Carbide) que permitem reduzir as perdas de comutação.

No contexto do desenvolvimento da última geração de semicondutores de potência (SiC's), este trabalho pretende efetuar o estudo do impacto destes semicondutores num conversor do tipo redutor-elevador (Buck-Boost) bidirecional. Este tipo de conversor é de grande utilização, nomeadamente em sistemas de armazenamento e tração com recuperação de energia. Este estudo inicia com uma análise teórica que analisa as características de um semicondutor SiCMOSFET. Essas características serão depois testadas num protótipo laboratorial que foi desenvolvida especificamente para este efeito. Será analisado o comportamento e rendimento do conversor para vários modos de funcionamento e frequência de comutação. Dos diversos testes laboratoriais será possível verificar as vantagens que advêm deste tipo de semicondutores, nomeadamente quanto aos vários modos de funcionamento, rendimento, limites térmicos e especificações do conversor.

Palavras-chave: MosFet; SiCMOSFET; *Silicon carbide*; frequência; perdas de comutação e condução, filtro LCLC, conversor compacto.

Abstract

In the current context of high technological development, electronic power converters play a key role. In fact they can be found in a huge range of equipment such as the generation and transmission of electricity, traction and communication systems, household appliances and lighting. Today these systems are so important that in industrialized countries they are used in more than 50% of all equipment. So in a context where energy is becoming a scarce resource from the environmental point of view the development of power converters with increased performance is considered critical.

One of the biggest problems affecting the performance of electronic power converters is the power semiconductor used on them. These semiconductors have several types of losses, being conduction and switching losses the main ones. One of the criteria for design projects of power converters is often reduction of their volume and weight because they are designed to operate at increasingly higher frequencies. However this increases switching losses leading to the reduction of the efficiency of the converter. So there has been a very thorough investigation of semiconductors in order to reduce these losses. Following this investigation came the semiconductors of Silicon Carbide (SiC - Silicon Carbide) which allows the reduction of switching losses.

In the context of the development of the latest generation of power semiconductors (SiC's) this work intends to study the impact of these semiconductors on a Buck converter. This type of converter is of great use namely in systems of storage and traction. This study begins with a theoretical analysis that examines the characteristics of a semiconductor SiCMOSFET. These characteristics will then be tested on a laboratory prototype that was developed specifically for this purpose. The behaviour and performance of the inverter will be analysed for various operating modes and switching frequencies. With laboratory tests it will be possible to verify the advantages that come from this type of semiconductors namely regarding the various modes of operation, performance, thermal limits and converter specifications.

Keywords: MOSFET; SiC MOSFET; Silicon carbide; frequency; conduction and switching losses, LCLC filter, compact converter.

Índice

Agradecimentos	ii
Resumo	iii
Abstract	iv
Índice.....	v
Lista de Figuras.....	viii
Lista de Tabelas.....	xii
Lista de Siglas e Acrónimos.....	xiii
Lista de Símbolos.....	xiv
Capítulo 1.....	1
Introdução.....	1
1.1. Enquadramento	2
1.2. Desenvolvimento dos Semicondutores de Potência	3
1.3. Importância do Tema	6
1.4. Estrutura do relatório.....	7
Capítulo 2.....	9
Estado da arte	9
2.1. MOSFET	10
2.2. SiC	12
2.3. SiC MOSFET	13
2.3.1. SICMOSFET vs SIMOSFET	20
2.3.2. SICMOSFET vs SIIGBT.....	24
2.3.3. Limitações do SICMOSFET.....	30
2.4. Presente e futuro.....	33
2.4.1. 3D packing	33
2.4.2. Fonte Kelvin.....	35
2.4.3. Frequência máxima de comutação	36
2.4.4. Tensão máxima de operação.....	37
2.4.5. T_J suportada.....	38
2.4.6. SICMOSFET e os veículos eléctricos	38
2.4.7. SICMOSFET a distribuição de energia e as energias renováveis.....	39
2.4.8. O futuro.....	40
2.4.9. Conclusão	41

Capítulo 3	43
Caso de estudo.....	43
3.1. Elementos que compõem o conversor de potência.....	44
3.1.1. Meia ponte.....	44
3.1.2. Conversor redutor	46
3.1.3. Tempos mortos.....	47
3.1.4. Relação cíclica & modulação por largura de impulso	48
3.1.5. Driver	49
3.1.6. Opto acoplador	50
3.2. Descrição do <i>modus operandis</i> do conversor.....	51
3.2.1. Descrição da disposição da arquitectura do conversor	51
3.2.2. Aspectos a ter em conta.....	55
3.2.3. Criação de modelo virtual do conversor	56
3.2.4. Material utilizado.....	58
3.3. Cálculo de perdas e dissipador	59
3.3.1. Perdas no MOSFET.....	59
3.3.2. Dimensionamento do dissipador de calor.....	64
3.4. Ensaio experimental.....	66
3.4.1. Ensaio em vazio.....	68
3.4.2. Implementação do tempo morto.....	69
3.4.3. Variação de frequência	70
3.4.4. Variação de tensão.....	84
3.4.5. Variação de carga.....	92
3.4.6. Com um SICMOSFET desligado	95
3.5. Conclusões	99
Capítulo 4	101
Dimensionamento de Filtro LCLC.....	101
4.1. Ripple.....	102
4.1.1. Filtro LC.....	103
4.1.2. Filtro LCLC.....	104
4.2. Comparação de LC e LCLC.....	105
4.3. Ensaio para filtro LCLC.....	108
Capítulo 5	113
Conclusões	113

5.1. Conclusões finais	113
5.2. Trabalhos futuros.....	114
Bibliografia	115

Lista de Figuras

Figura 1.1 – Computadores na primeira metade do séc. XX [1]	3
Figura 1.2 – J. Bardeen (esquerda), W. Shockley (meio) e W. Brattain (direita) [10]	4
Figura 1.3 – O primeiro Transístor [10]	4
Figura 1.4 – Família dos transístores [14]	5
Figura 2.1 – Simbologia de MOSFET de enriquecimento tipo N [3][6]	10
Figura 2.2 - Gráfico característico do transístor MOSFET [7][8]	11
Figura 2.3 – Carboneto de Silício [14]	12
Figura 2.4 – SICMOSFET C2M0045170D da CREE Wolfspeed [25]	14
Figura 2.5 – Dimensão de um filtro LC para uma frequência de 50kHz em comparação com um para 20kHz [28]	15
Figura 2.6 – Variação de R_{DSon} de SICMOSFET em função da temperatura [26]	16
Figura 2.7 – Comutação de estado OFF → ON para um SICMOSFET de 3.3 kV/400 A [26]	17
Figura 2.8 – Comutação de estado ON → OFF para um SICMOSFET de 3.3 kV/400 A [26]	18
Figura 2.9 – Tabela de comparação entre Si e SiC 1/2 [35]	21
Figura 2.10 – Tabela de comparação entre Si e SiC 2/2 [35]	22
Figura 2.11 - Gráfico tipo radar de comparação entre Si e SiC [35]	23
Figura 2.12 - IGBT Simbologia [39]	24
Figura 2.13 - Comparação entre SICMOSFET e SIIGBT para 800V/40A a 32kHz [40]	26
Figura 2.14 - Eficiência em função da temperatura SIIGBT/SICMOSFET de 3,3kV [26]	26
Figura 2.15 - Total de área ocupada SIIGBT/SICMOSFET de 3,3kV [26]	27
Figura 2.16 - Comutação ON SIIGBT /SICMOSFET de 1,2kV [27]	28
Figura 2.17 - Comutação OFF SIIGBT/SICMOSFET de 1,2kV [27]	29
Figura 2.18 - Direct Bond Ceramic, DBC [43]	31
Figura 2.19 - Efeito Miller [44]	31
Figura 2.20 - <i>Integrated wire bondless power module</i> , IWPM [19]	34
Figura 2.21 - SICMOSFET da Wolfspeed de 1,7kV de 4 pinos [48]	36

Figura 2.22 - Inversor de MW com SICMOSFET's a ser instalado [58]	40
Figura 3.1 - Quadrantes de actuação [1].....	44
Figura 3.2 - Forma de actuação de meia ponte [2]	45
Figura 3.3 – Conversor CC/CC de 2 quadrantes [5]	46
Figura 3.4 - Modo de actuação do tempo morto, em impulsos rectangulares [6]	47
Figura 3.5 – Modulação de largura de impulso num conversor de corrente contínua [7]	48
Figura 3.6 – Driver UCC27531 da Texas instruments	50
Figura 3.7 - Opto acoplador da HCPL-9030 da Agilent [12]	51
Figura 3.8 – Esquema microcontrolador com LED's e potenciometro em Kicad	52
Figura 3.9 – Alteração de frequência no PICKit.....	53
Figura 3.10 – Alteração de dead time no PICKit.....	53
Figura 3.11 – Esquema do opto acoplador, fonte dedicada e <i>driver</i> em Kicad	54
Figura 3.12 – Esquema dos MOSFET's, circuito de protecção e saídas em Kicad	54
Figura 3.13 - Esquema de ligações da placa em Kicad	56
Figura 3.14 - Esquema de pistas em placa de circuito impresso em kicad	57
Figura 3.15 - Vistas em 3D do modelo em kicad.....	58
Figura 3.16 – Representação da corrente de saída de um conversor CC/CC [17].....	60
Figura 3.17 - Gráfico de corrente do díodo de roda livre [10].....	61
Figura 3.18 – DisSipador 07WN da HS Marston vista de perfil.....	65
Figura 3.19 – Montagem experimental do conversor CC/CC de 2 quadrantes	66
Figura 3.20 - Bancada de ensaios	67
Figura 3.21 - Ensaio em vazio, V_0 com 10V/div e tempo 2,5 μ s/div	68
Figura 3.22 - Ruído dos equipamentos de medição, 10mV/div e 1 μ s/div.....	68
Figura 3.23 – Tempo morto, amarelo <i>high state</i> e a azul <i>low state</i> , 2V/div e 1 μ s/div.....	69
Figura 3.24 – Montagem para ensaios com carga	70
Figura 3.25 – Carga RL para f_{com} de 10kHz, amarelo U_0 com 20V/div e	

azul I_0 com 2A/div, 25 μ s/div	72
Figura 3.26 - Variação de ΔI	74
Figura 3.27 - Comportamento do ΔI consoante o <i>duty cycle</i>	74
Figura 3.28 – Comportamento de perdas para f_{com} de 10kHz	75
Figura 3.29 – Comparação entre rendimento teórico e experimental para U_0 de 100V, I_{max} de 10A, e f_{com} de 10kHz	75
Figura 3.30 – Carga RL para f_{com} de 50kHz, amarelo U_0 com 20V/div e azul I_0 com 2,5A/div, 25 μ s/div	76
Figura 3.31 – Comportamento de perdas para f_{com} de 50kHz	78
Figura 3.32 – Comparação entre rendimento teórico e experimental para U_0 de 100V, I_{max} de 10A, e f_{com} de 50kHz	79
Figura 3.33 – Carga RL para f_{com} de 100kHz, amarelo U_0 com 20V/div e azul I_0 com 2,5A/div, 25 μ s/div	80
Figura 3.34 – Comportamento de perdas para f_{com} de 100kHz	82
Figura 3.35 – Comparação entre rendimento teórico e experimental para U_0 de 100V, I_{max} de 10A, e f_{com} de 100kHz	82
Figura 3.36 – Rendimentos experimentais para U_0 de 100V e R_0 de 10 Ω	83
Figura 3.37 – Carga RL com U_0 a 200V para f_{com} de 50kHz, amarelo U_0 com 50V/div e azul I_0 com 2A/div, 5 μ s/div	84
Figura 3.38 – Comportamento de perdas para f_{com} de 50kHz com U_0 a 200V	87
Figura 3.39 – Comparação entre rendimento teórico e experimental para U_0 de 200V, I_{max} de 10A, e f_{com} de 50kHz	87
Figura 3.40 – Carga RL com U_0 a 200V para f_{com} de 100kHz, amarelo U_0 com 50V/div e azul I_0 com 2A/div, 5 μ s/div	88
Figura 3.41 – Comportamento de perdas para f_{com} de 100kHz com U_0 a 200V	90
Figura 3.42 – Diferenças de rendimentos para 100kHz para U_0 de 200V	91
Figura 3.43 – Rendimentos experimentais para U_0 de 200V e R_0 de 20 Ω	91
Figura 3.44 – Comportamento de perdas para f_{com} de 100kHz com R_0 a 7 Ω	94
Figura 3.45 – Diferenças de rendimentos para 100kHz com R_0 a 7 Ω	94
Figura 3.46 - Montagem para ensaio com o MOSFET do <i>low state</i> desligado	95

Figura 3.47 – Diferenças de rendimentos sem 1 SICMOSFET	97
Figura 3.48 – D1 a comutar, V_0 com 5V/div e tempo 100ns/div	98
Figura 4.1 – Forma de onda do <i>ripple</i> [1]	102
Figura 4.2 – Modelo de um filtro LC [1]	103
Figura 4.3 – Modelo de um filtro LCLC	104
Figura 4.4 – Montagem de conversor abaixador com filtro LC em Simulink	105
Figura 4.5 – Simulação filtro LC	106
Figura 4.6 - Montagem de conversor abaixador com filtro LCLC em Simulink	107
Figura 4.7 – Simulação filtro LCLC	107
Figura 4.8 – LCLC para f_{com} de 10kHz, amarelo U_{saida} com 20V/div e azul I_{L1} com 2A/div, 25 μ s/div.....	108
Figura 4.9 – LCLC para f_{com} de 50kHz, amarelo U_{saida} com 20V/div e azul I_{L1} com 2A/div, 25 μ s/div.....	109
Figura 4.10 – LCLC para f_{com} de 100kHz, amarelo U_{saida} com 20V/div e azul I_{L1} com 2A/div, 25 μ s/div	110
Figura 4.11 – LCLC para f_{com} de 100kHz, amarelo U_{saida} com 20V/div e azul I_0 com 2A/div, 25 μ s/div	110

Lista de Tabelas

Tabela 3.1 – Rendimento experimental do conversor de potência para f_{com} de 10kHz	72
Tabela 3.2 - Rendimento teórico do conversor de potência para f_{com} de 10kHz	73
Tabela 3.3 – Rendimento experimental do conversor de potência para f_{com} de 50kHz	77
Tabela 3.4 – Rendimento teórico do conversor de potência para f_{com} de 50kHz	77
Tabela 3.5 – Rendimento experimental do conversor de potência para f_{com} de 100kHz	80
Tabela 3.6 – Rendimento teórico do conversor de potência para f_{com} de 100kHz	81
Tabela 3.7 – Rendimento teórico do conversor de potência para f_{com} de 50kHz com U_0 a 200V	85
Tabela 3.8 – Rendimento teórico do conversor de potência para f_{com} de 50kHz com U_0 a 200V	86
Tabela 3.9 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com U_0 a 200V	89
Tabela 3.10 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com U_0 a 200V	89
Tabela 3.11 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com R_0 a 7 Ω	92
Tabela 3.12 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com R_0 a 7 Ω	93
Tabela 3.13 - Dados do ensaio, sem 1 SICMOSFET	96
Tabela 3.14 - Dados de perdas teóricas, sem 1 SICMOSFET	96
Tabela 3.15 - Diferença de rendimentos, sem 1 SICMOSFET	97

Lista de Siglas e Acrónimos

AC	Alternating current, corrente alternada
BJT	Bipolar Junction Transistor, transistor de junção bipolar
CMOS	Complementary metal-oxide-semiconductor
DBC	Direct Bond Ceramic
DC	Direct current, corrente continua
EMI	Electromagnetic Interference
LED	Light Emitting Diode
MOSFET	Metal Oxide Semiconductor Field Effect Transistor
PWM	Pulse Width Modulation, modulação por largura de impulso
VLSI	Very Large Scale Integration circuit

Lista de Símbolos

Ge	Germânio
I_{DS}	Corrente entre <i>Drain</i> e <i>Source</i>
R_{DSon}	ReSistência ON entre <i>Drain</i> e <i>Source</i>
R_g	ReSistência da <i>Gate</i>
Si	Silício
SIC	Carboneto de Silício
T_J	Temperatura de junção
V_{DS}	Tensão entre <i>Drain</i> e <i>Source</i>
V_g	Tensão na <i>Gate</i>
V_{GS}	Tensão entre <i>Gate</i> e <i>Source</i>

Capítulo 1

Introdução

Os conversores electrónicos de potência são hoje em dia de extrema importância no contexto tecnológico. Estes conversores constituídos por semicondutores de potência num modo de funcionamento corte-saturado (*ON-OFF*) são caracterizados por apresentarem um elevado rendimento. Deste modo, têm sido utilizados em muitas aplicações, desde a sua utilização em aplicações de elevadas potências a aplicações de pequena potência. Assim, por exemplo em sistemas de muito elevada potência encontram-se os geradores convencionais de geração de energia eléctrica (nomeadamente associada ao enrolamento de excitação dos geradores), os sistemas de condicionamento de energia no transporte e distribuição (equipamentos FACTS – Flexible SC transmiSSion Systems), no transporte em corrente contínua (HVDC), na tração eléctrica, entre outras. Ao nível dos Sistemas de pequena potência, encontram-se os equipamentos de consumo, tais como, fontes de alimentação para telemóveis e computadores portáteis, amplificadores digitais de áudio e equipamentos médicos. De salientar, a extrema importância destes equipamentos no atual contexto da profileração dos novos sistemas de geração de energia renovável e sistemas de armazenamento.

Embora os conversores de potência apresentem um elevado rendimento, tendo em conta a sua importância, continua a existir uma investigação bastante profunda no sentido de melhorar o seu rendimento. O rendimento, tamanho, volume e peso dos conversores de potência são extremamente dependentes dos semicondutores de potência. Assim, ao longo dos anos tem surgido novos semicondutores de potência, desde os de baixa e média frequência (Tiristor e GTO) aos de alta frequência (MOSFET e IGBT). Apesar de se verificar um contínuo aumento da frequência a que os semicondutores podem operar, as perdas associadas a estes têm mais menos sofrido poucas evoluções. No entanto, nos últimos anos tem surgido novos semicondutores que permitem reduzir as suas perdas quando comparados com os existentes, nomeadamente a alta frequência. Esta evolução abre um novo caminho no desenvolvimento de novos conversores electrónicos de potência, nomeadamente, não só quanto ao seu rendimento mas também no seu tamanho, volume e peso. De salientar que estas últimas especificações são de extrema importância em diversas aplicações como é o caso da aeronáutica e tração eléctrica.

Tendo em consideração o desenvolvimento de novos semicondutores de potência, torna-se de extrema importância testar exaustivamente a sua integração nos conversores de potência de modo a permitir num futuro muito breve o seu uso generalizado.

1.1. Enquadramento

A engenharia eletrotécnica, pode ser considerada como a grande catalisadora da evolução quase exponencial e sem precedentes da humanidade nos últimos dois séculos. Nunca a humanidade na sua evolução cresceu tanto em tão pouco tempo como desde a revolução industrial, eletrificação e consequente era da electrónica, também conhecida como a revolução digital. É algo que se tem de tão garantido, que é difícil pensar que nunca existiu uma altura na humanidade em que a iluminação, aquecimento, conforto, e tração não faziam parte do dia-a-dia. No entanto a evolução tem sido difícil e sinuosa, mas a cada nova evolução, abre-se um novo caminho cheio de potencialidades e desafios, e que oferece à humanidade novas formas de conforto, bem-estar, evolução tecnológica e científica. Cada inovação permite ir um pouco mais longe, e o que ontem era impossível, hoje torna-se difícil e amanhã simplesmente possível, de uma forma quase automática. No entanto, numa altura de um novo paradigma é a optimização, valorização, consciencialização, um melhor aproveitamento dos recursos existentes e ao mesmo tempo estar constantemente a tentar ir mais além, é considerado como um requisito indispensável. É esse o grande passo a dar atualmente, ou seja, a engenharia eletrotécnica continuar a crescer mas ao mesmo tempo ser mais eficiente e não desperdiçar tantos recursos, aproveitar ao máximo os que consome e ao mesmo tempo dar cada vez mais e melhor, reduzindo também a pegada ambiental e caminhando no sentido da pegada zero.

Este trabalho insere-se na temática da eficiência, e tem como objectivo mostrar que a aplicação de novos tipos de semicondutores de potência, tal como o SiCMOSFET, assim como a sistemas de controlo associados aos conversores de potência, é um dos caminhos para o futuro da electrónica. Numa era em que cada vez mais se procura maior eficiência, maior potência, menor tamanho e operação a temperaturas superiores nos conversores, tanto para aplicações em automação, motores e baterias, e com a utilização dos semicondutores de potência a Silício (tais como os MOSFET's e IGBT's) a chegarem ao seu limite de desenvolvimento, surge uma procura por novas alternativas. Deste modo, através da utilização dos novos semicondutores de potência de Carboneto de Silício (SiC – Silicon Carbide) espera-se que esta utilização permita abrir novas portas para novos paradigmas de eficiência energética. Neste contexto, com este trabalho pretende-se mostrar os três grandes campos nos quais estes semicondutores oferecem vantagens inequívocas, ou seja:

- Elevada frequência de comutação;
- Tamanho reduzido;
- Elevado rendimento.

A forma como estas características podem influenciar o futuro da electrónica, e o porquê desta aplicação ser a próxima grande revolução nos conversores electrónicos de potência. As principais áreas onde estes podem realmente fazer a diferença, e já o começam a fazer, é na área do controlo de motores eléctricos, no controlo de carregamento de baterias de veículos eléctricos, energias renováveis, e em geral e num futuro mais próximo na conversão e trânsito de

energia.

1.2. Desenvolvimento dos Semicondutores de Potência

Para se compreender onde os novos semicondutores de potência podem levar, é preciso perceber como se chegou aqui. Inicialmente, uma das principais aplicações dos componentes electrónicos, foi na sua utilização em computadores. De facto, a electrónica, e os computadores, tal como conhecemos actualmente começaram a ganhar forma na primeira metade do séc. XX, e nessa altura os computadores não eram muito diferentes do que está representado na Figura 1.1.

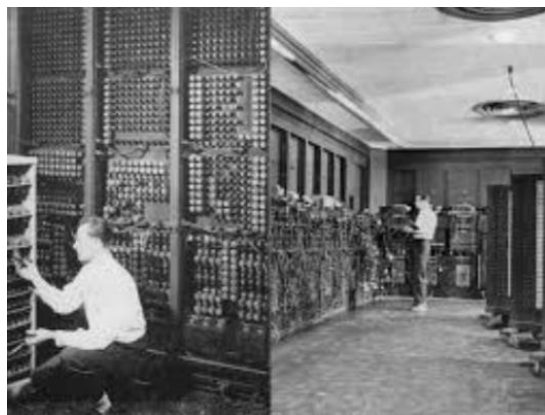


Figura 1.1 – Computadores na primeira metade do séc. XX [1]

Estes equipamentos eram gigantescos, pesados, e podiam ocupar um piso inteiro, com consumos de energia eléctrica enormes, elevadíssimas perdas térmicas (o que obrigava a grandes estruturas de refrigeração), a quantidade de cabos para efectuar todas as ligações era enorme, quilómetros mesmo, as capacidades de processamento eram extremamente baixas e serviam apenas para executar cálculos simples, tais como multiplicações, divisões, somas e subtracções, não muito diferente de uma calculadora de bolso de hoje em dia [1].

Um dos expoentes máximos dos computadores nesta altura era o ENIAC (*Electronic Numerical Integrator And Computer*) de 1946, tendo sido considerado como o primeiro computador digital do mundo. Este conseguia resolver 5 mil adições e subtracções, 350 multiplicações ou 50 divisões por segundo, ocupava 40 gabinetes era composto por 100 mil componentes, cerca de 17 mil válvulas electrónicas, pesava aproximadamente 27 toneladas, em termos de dimensões tinha 5,50m de altura por 24,40m de comprimento e tinha uma potência de cerca de 150 kW [2]. Para se ter uma ideia do que é uma potência de 150kW para um computador, hoje em dia um computador de secretária tem uma fonte de alimentação na ordem dos 0,5kW, ou seja com a potência do ENIAC hoje em dia poderíamos alimentar 300 computadores de secretária, um edifício de escritórios [3]. Mesmo como todas estas condicionantes já se sabia que a capacidade de desenvolvimento e crescimento destes aparelhos eram enormes, e por isso o facto de se terem desenvolvido tão rapidamente. A

relevância do ENIAC e o impacto que causou na sua época, é comparável com o impacto dos computadores quânticos actualmente, e as potencialidades que estes podem representar. No panorama nacional, o primeiro computador em Portugal foi o *National Elliot 803-B* adquirido pela casa Bancária Pinto Magalhães, no Porto, com o propósito de facilitar o registo de contas correntes e fazer o controlo de letras, isto em 1961 [4]. Com a aplicação de um novo tipo de material ao nível dos componentes eletrónicos, foi possível mudar completamente o *status quo* dos computadores, e ditar o caminho para a electrónica que se conhece hoje em dia, ou seja, a utilização dos semicondutores como componentes electrónicos. Os semicondutores são minerais que dependendo das condições às quais são submetidos podem ter ou não ter condutividade eléctrica, a baixas temperaturas a condutividade eléctrica é baixa, no entanto com o aumento da temperatura a sua condutividade eléctrica aumenta até um determinado ponto começando depois a baixar, os mais conhecidos são o gálio, Ga, germânio, Ge e Silício, Si [7]. Com avanços significativos no estudo destes materiais, e com o grande avanço tecnológico que infelizmente as guerras proporcionam, durante a década de 40 começou-se a aplicar materiais semicondutores na construção de equipamentos electrónicos, tendo sido os primeiros dispositivos electrónicos construídos com semicondutores os díodos [9]. Neste contexto uma equipa de físicos americanos liderados por William Shockley e composta também por, John Barden e Walter Brattain uniram esforços para desenvolver novos dispositivos electrónicos com semicondutores (Figura 1.2).



Figura 1.2 – J. Bardeen (esquerda), W. Shockley (meio) e W. Brattain (direita) [10]

No final de 1947 nos laboratórios da Bell Telephone em Murray Hill, New Jersey, conseguiram testar com sucesso um transístor de junção bipolar (mais conhecido por BJT, Bipolar Junction Transístor) de germânio, Ge, por este feito viriam a receber o premio Nobel da física 9 anos mais tarde, em 1956, Figura 1.3. [11] O BJT ficaria a ser denominado apenas por transístor.

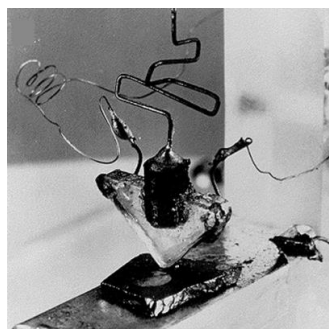


Figura 1.3 – O primeiro Transístor [10]

A palavra transistor vem da aglutinação das expressões inglesas “transfer” e “resistor” (trans + istor = transistor), que literalmente juntas querem dizer resistência de transferência, e vira a tornar-se numa das maiores invenções do séc. XX e um elemento chave em direcção ao mundo digital que vivemos hoje em dia [8]. A sua composição baseia-se na aplicação de um material semiconductor dividido por camadas com três terminais, dos quais a dois deles são aplicados uma tensão (colector, C e emissor, E) e o terceiro funciona como comando (base, B), sendo desta forma possível controlar a corrente que circula entre os terminais do colector e emissor que estão ligados a uma fonte de tensão, a este dispositivo dá-se também o nome de fonte controlada. A estes dispositivos estão associados três zonas de funcionamento, ou seja, zona de corte, ativa e saturação. De acordo com estas características, estes dispositivos passaram a poder funcionar em dois modos distintos, ou seja:

- Como amplificador e regulador de corrente, se estiver ligado a uma segunda fonte de tensão, o que permite dar um incremento de corrente ao dispositivo, onde uma pequena variação no sinal de comando permite um aumento da corrente disponível no circuito, fazendo lembrar um potenciômetro;
- Como interruptor, quando está ligado funciona como um curto-circuito e existe passagem de corrente, quando está desligado funciona como um circuito aberto e não existe passagem de corrente. É este o modo de funcionamento geralmente utilizado na electrónica de potência.

A invenção e consequente “domínio” do transistor veio revolucionar por completo o meio da electrónica, e permitiu a criação de toda a electrónica digital de hoje em dia que funcionam com logaritmos booleanos, tabelas de verdade, circuitos lógicos e circuitos combinatórios. Foi o despontar de toda uma nova era na electrónica, e o nascimento da electrónica moderna [12][13].

O primeiro transistor a ser produzido em larga escala foi o BJT, no entanto a família de transistores é bem mais vasta e com outros tipos de tecnologia:

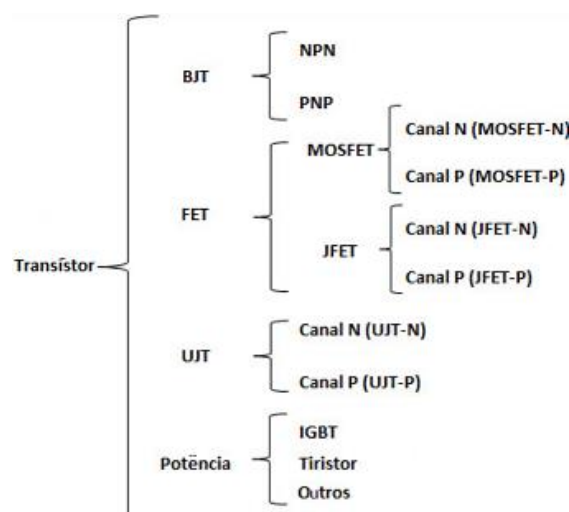


Figura 1.4 – Família dos transistores [14]

Na Figura 1.4, é apresentada a família de transístores em forma de “árvore”, dividindo-se de duas formas:

- Pelas junções de semicondutores - se tem uma (FET, UGT e Potência) ou duas junções (BJT) e a forma como é aplicada a tensão na base, aplicando-se uma fonte positiva ou negativa;
- A forma como é feito o comando - para os FET, UGT e Potência é feita através da tensão aplicada à base, para os BJT é através da corrente aplicada à base.

Estes são de uma forma geral os transístores que existem, não estando aqui referenciado o tipo de semicondutor que se pode usar em cada um deles, assim como os mais utilizados. O desenvolvimento deste trabalho irá focar-se sobre os MOSFET's de enriquecimento do tipo canal N, sendo que também serão abordados os IGBT's [14] [15] [16].

1.3. Importância do Tema

A escolha deste tema prende-se com as enormes potencialidades que os novos tipos de semicondutores de potência de carboneto de Silício (SiCMOSFET) permite. Neste trabalho aborda-se as características deste semicondutor, nomeadamente ao nível da elevada taxa de comutação, possibilidade de frequências de trabalho muito elevadas, o que permite que os sistemas se tornem mais pequenos, diminuindo assim a área ocupada, bem como o peso e o custo. Estes fatores estão associados ao seu elevado rendimento devido a muito baixas perdas de comutação. Estas potencialidades permitem otimizar a electrónica, o que pode ser uma grande mais-valia em áreas como energias renováveis, veículos eléctricos e carregamento de baterias. A aplicação a motores é também uma grande mais-valia, tanto para de corrente contínua como para corrente alternada, permitindo criar inversores mais otimizados, a funcionar com frequências de comutação mais elevadas, com melhores rendimentos e mais tempo de vida e com possibilidade de suportar potências mais elevadas.

Para comprovar as mais-valias deste novo tipo de transístor, nesta dissertação será construído de raiz um conversor de corrente contínua/corrente contínua (CC/CC). Os testes elaborados serão feitos para três gamas de frequência de comutação, 10kHz, 50 kHz e 100 kHz, com a aplicação de uma carga resistiva e indutiva e com variação de tensão aplicada. Para a execução deste trabalho foi necessária a utilização de várias ferramentas informáticas, efetuar uma pesquisa aprofundada, projectar, desenhar e desenvolver a placa de circuito impresso que faz o controlo do SiCMOSFET, protecção da parte de comando da parte de potência, dimensionamento do dissipador que melhor se adequa para esta montagem, criação de um modelo de perdas teóricas para se poder comparar com as perdas reais e dimensionamento de um filtro LC em função da carga que se pretende alimentar e a que frequência vai funcionar. Para tal foi importante a familiarização com algumas ferramentas informáticas, tais como um programa de desenho de placas de circuito impresso o KiCad, o MPLAB X que é o programador do PIC18F25K80, que será o microcontrolador utilizado para comandar o SiCMOSFET, o MATLAB SIMULINK para se poder criar um modelo do conversor e

Simular os seus desempenhos.

A análise prática deste componente em funcionamento, pode-se considerar como aliciante tendo em conta a forte componente prática em ambiente de laboratório. O resultado acaba por ser um projeto que parte da teoria, nomeadamente o dimensionamento, simulação, execução prática, comparação entre simulações e parte laboratorial, apresentando no fim as conclusões e perspectivas de desenvolvimentos futuros.

1.4. Estrutura do relatório

A dissertação está dividida em 5 capítulos, no primeiro é dado um contexto para uma melhor interpretação do trabalho em Si, falando-se de uma forma geral e resumida de vários temas que são afectos ao trabalho.

No segundo capítulo é feito o estado da arte, um apanhado dos estudos mais recentes relativamente ao SiCMOSFET e os seus concorrentes mais directos actualmente.

No terceiro capítulo é efectuado o dimensionamento do conversor tendo em consideração o semicondutor de potência SiCMOSFET, os componentes utilizados, a parte laboratorial com os ensaios, e comparação entre os resultados obtidos em laboratório e Simulação.

No quarto capítulo, é feita uma abordagem ao factor de tremor (*ripple factor*), caracterização do filtro LC, comparação com um duplo filtro LC (LCLC) e por fim dimensionamento de um filtro LCLC e alguns ensaios.

No quinto capítulo são apresentadas as conclusões do trabalho, assim como, trabalhos futuros.

Capítulo 2

Estado da arte

Após uma sùmula sobre como a electrònica e os transístores evoluíram até ao que conhecemos hoje, neste capítulo é feito um apanhado acerca dos semicondutores de potência de Carboneto de Silício, mais especificamente o SiCMOSFET, o material que o compõe e as suas propriedades, outros componentes para as mesmas aplicações, o SiMOSFET e o SiIGBT.

O SiMOSFET foi durante décadas a opção mais fiável para conversores de electrónicos de potência de alta frequência e baixa potência, isto porque mostrou ser um transístor estável, fiável, com um sistema de *Gate* simplificado e um custo de produção em larga escala muito acessível. Para potências mais elevadas o SiIGBT tornou-se o mais utilizado, devido à sua simplicidade, baixas perdas e robustez. O Si tornou-se o semiconductor de eleição para os transístores uma vez que é um dos elementos químicos mais abundantes no planeta terra, pelo que permite um custo baixo de extracção e transformação. Devido a esses factores ganharam a corrida a outros tipos de tecnologia de transístores e “inundaram” o mundo com biliões de unidades que são hoje aplicadas nas mais diversas áreas.

No meio académico e empresarial, na década de 90 começou-se a preparar a sucessão do SiMOSFET, uma vez que tinha-se como objectivo elevar a fasquia de operacionalidade. Pretendia-se comutações de frequências cada vez mais elevadas com cada vez mais tensão e corrente aplicada, e funcionamento com temperaturas de junção cada vez mais altas e tudo isto com um sistema estável, com um sistema de *Gate* não muito complexo, e com um tamanho que se pretende que seja cada vez mais reduzido. No seguimento destas necessidades surge um novo material semiconductor aplicado à electrónica, o Carboneto de Silício, SiC [1].

2.1. MOSFET

O dispositivo MOSFET, que quer dizer **Metal Oxide Semiconductor Field Effect Transistor**, é um transistor de efeito de campo, o que quer dizer que o seu funcionamento depende do semiconductor MOS que está localizado entre a *Source* e o *Drain*, na *Gate*, e da dopagem que lhe é aplicada. No caso deste estudo foi adotado o dispositivo de tipo negativa, N. este dispositivo também é conhecido por poder funcionar como um amplificador ou interruptor controlado por tensão, pois a corrente que atravessa o dispositivo varia consoante a tensão que é aplicada na *Gate*. Isto acontece porque está separada do material semiconductor por uma fina camada de isolante dieléctrico, criando assim uma corrente praticamente nula, na ordem dos nA, na capsula da *Gate*. Como não existe corrente, o controlo é feito pela tensão que lhe é aplicada [2]. Devido a esta característica não gera tanto calor, e pode transmitir mais potência à saída do transistor, fazendo com que também em termos mecânicos e construtivos se torne mais simples e mais robusto, podendo assim controlar correntes na casa das dezenas ou mesmo centenas de amperes a uma tensão baixa, é muito utilizado em electrónica de potência, para baixas potências [3][4][5]. A Figura 2.1 apresenta a simbologia adoptada para caracterizar o MOSFET. A pastilha do transistor, para além de ser constituída pelo MOSFET, tem um diodo de roda livre, em antiparalelo com o *Drain* e a *Source*. Este diodo é inerente a este tipo de dispositivo. De qualquer modo, este diodo poderá em certas circunstâncias de servir de protecção contra tensões inversas (explicado mais à frente neste capítulo).

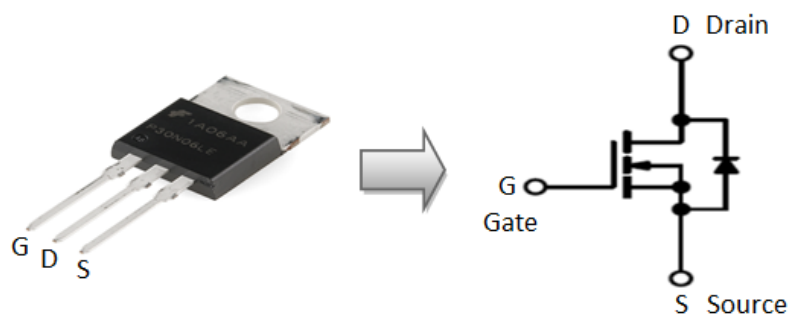


Figura 2.1 – Simbologia de MOSFET de enriquecimento tipo N [3][6]

O olhal no topo da pastilha do transistor é composto por um material condutor, geralmente alumínio, e serve para dissipar o calor produzido durante o funcionamento do mesmo. Este olhal serve também para o acoplamento de um dissipador de calor de maior dimensão, esta disposição apresentada na Figura 2.1, não é o padrão para todos os MOSFET's, mas é uma das mais utilizadas. O MOSFET tem três zonas de actuação quando está em funcionamento, nomeadamente (estas zonas também estão elucidadas na Figura 2.2):

- Zona de Corte - não existe condução, a tensão entre o *Drain* e a *Source* é máxima (valor da fonte), não existe corrente ($I_{DS} = 0$). Comporta-se como se fosse um interruptor aberto;
- Zona de Saturação - quando existe condução máxima, condução de corrente é máxima ($I_{DS} = \text{Max}$), entre *Drain* e *Source* logo a tensão é mínima. Comporta-se como um circuito

fechado;

- Zona Activa - Região entre a zona de corte e a de saturação; transístor está a conduzir (é o hiato entre a tensão a baixar e a corrente a subir quando se liga, ou o inverso quando se desliga), esta zona também é definida como zona de amplificação linear, a tensão e a corrente entre *Drain* e *Source* é superior a zero, as curvas nesta zona são as do V_{GS} , e que conforme esta aumenta provoca também um incremento de V_{DS} e I_{DS} de forma quase linear.

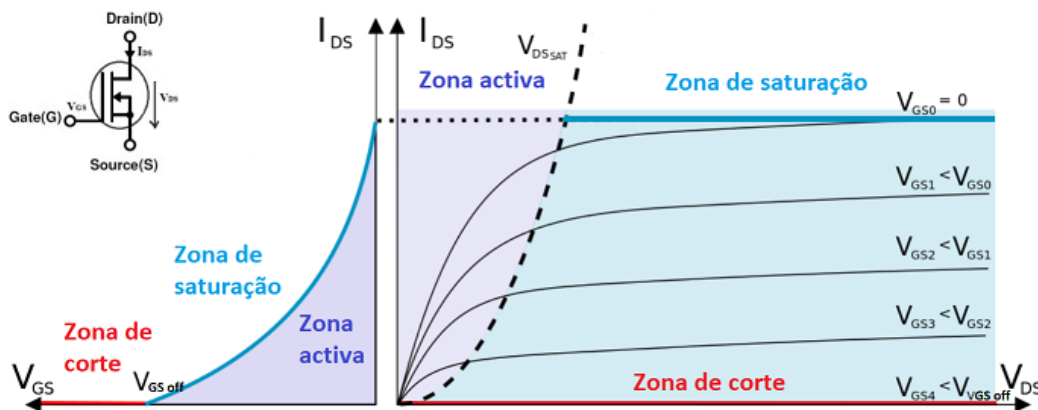


Figura 2.2 - Gráfico característico do transístor MOSFET [7][8]

Através da análise da figura é possível verificar no canto superior esquerdo o esquema do MOSFET e as correntes e tensões aplicadas neste. À esquerda a forma como se comporta a *Gate* quando se aplica tensão e à direita o comportamento da *Drain* e a da *Source* quando recebe estímulo da *Gate*. Tendo como referência para as ordenadas o I_{DS} , (corrente entre *Drain* e *Source*), é a corrente que percorre o transístor, Como abcissas o V_{DS} (tensão entre *Drain* e *Source*), é a tensão entre a entrada do transístor e saída do mesmo. O V_{GS} (tensão entre *Gate* e *Source*) é a tensão do dispositivo de controlo, o controlo da *Gate* é feito geralmente por modulação de largura de pulso, PWM [9][10].

As aplicações do MOSFET devido as suas características são muito vastas, desde a computação, a conversão de energias, indústria, entre outros, sendo as principais:

- Multiplicador de frequência;
- Circuitos de comutação de potência;
- Comutação e a amplificação de Sinais em dispositivos electrónicos;
- Circuitos analógicos e digitais;
- Conversores de detecção de posição em motores DC;
- *Encoder's* e sensores efeito Hall;
- Veículos eléctricos;
- Fontes comutadas DC/DC;
- Conversores AC/DC;
- Inversores DC/AC;
- Automação;

- Conversores de potência em meia ponte e ponte completa;
- Conversores de potência redutores e elevadores;
- Circuitos CMOS;
- Microprocessadores, microcontroladores, memórias RAM e circuitos integrados, CI.

Hoje em dia a maioria dos circuitos integrados são compostos por transístores do tipo MOSFET [11].

Segundo a lei de Moore os transístores tendem a ser cada vez mais pequenos numa período de tempo de 18 em 18 meses, neste período já se consegue ter inovações em estado adulto prontos a serem comercializados [12].

2.2. SiC

No final do séc. XIX surgiram as primeiras experiências com o Carboneto de Silício (Nikola Tesla por exemplo desenvolveu uma lâmpada com o material SiC [13]). O SiC é um composto que resulta da junção do Silício, Si, com o Carbono, C, e o resultado é um material em forma de diamante com elevada solidez mecânica, tanto térmica como estrutural, resistente à oxidação e à corrosão. É muito utilizado actualmente no fabrico de discos de corte e de esmeril, devido às suas propriedades de suportarem altas temperaturas sem partir e sem necessidade de refrigeração forçada, ou liquidificada. Figura 2.3 [14][15][16].

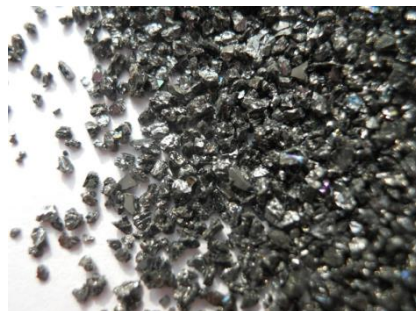


Figura 2.3 – Carboneto de Silício [14]

Através da aplicação do SiC a transístores, é possível juntar as características do semiconductor de Si com as de solidez mecânica e térmica do Carbono. Quando uma corrente atravessa um semiconductor parte dessa corrente é convertida em perdas por calor. A junção do carbono ao Silício faz com que a dissipação de calor seja menor, pois esta mescla melhora a condutividade do material, pelo que a potência dissipada diminui. Isto traduz-se numa redução de resistência eléctrica, pelo que se verifica uma maior capacidade para suportar potências mais elevadas, e um incremento em rendimento. Esta junção cria também um material livre de ferro, logo sem propriedades magnéticas, o que reduz alguns problemas relativos a interferências electromagnéticas. Em termos térmicos apresenta uma grande estabilidade e condutividade térmica, assim como, resistência ao choque térmico o que lhe permite funcionar a temperaturas bastante elevadas, e mesmo assim ter perdas e consumos de energia relativamente baixos.

Permite também o funcionamento a altas frequências. Outra das particularidades são que um dispositivo SiC pode ter até um décimo da espessura de um dispositivo de Si, e mesmo assim ter a mesma tensão aplicada. São dispositivos mais finos, mais compactos, mais rápidos e conseguem ter uma fiabilidade geral até dez vezes superior ao Si [17][18].

A aplicação do SiC na electrónica não é recente, pois já desde os anos 90 que tem vindo a ser utilizado em MOSFET's como alternativa ao Si, mas só mais recentemente é que entrou numa fase de comercialização, Esse passo foi dado em 2001 quando a empresa Infineon Technologies, sediada em Neubiberg região da Baviera Alemanha, lançou o primeiro aparelho baseado em SiC de forma a ser comercializado em larga escala. Foi uma evolução do díodo, Schottky, que tem as características de um díodo normal, mas com tempos de resposta muito mais rápidos e com menores índices de aquecimento [18]. O SiC vai ganhando cada vez mais espaço no mercado em detrimento do Si em componentes electrónicos sendo prova disso o facto de ser já utilizado na indústria aeronáutica, automação, telecomunicações e distribuição de energia [16][19][20][21]. O paradigma de hoje em relação ao SiC e ao Si é algo semelhante ao que se verificava quando o Si veio suplantear o Ge como material dos primeiros transistores.

2.3. SiC MOSFET

Com a necessidade de tornar os sistemas cada vez mais compacta, existe neste momento a nanotecnologia, que foi aplicada como ponto de partida para os WBG, *Wide BandGap semiconductors*, em português semicondutores de banda larga, ao qual entre outros está inserido o SiC. Segundo o analista Amit B. Harchandani, um dos especialistas do banco de investimento City para a área tecnológica “Os semicondutores WBG têm mostrado capacidade para dar resposta às necessidades de desempenhos mais exigentes, ao mesmo tempo que permitem um desenho de módulos mais pequenos, mais rápidos e mais fiáveis do que os atuais, feitos em silício” [22]. Atualmente um módulo electrónico, em termos de espaço, é composto por 80% de componentes passivos, de refrigeração e de pistas de ligações, enquanto que os restantes 20% são utilizados para o módulo de potência, o que quer dizer que apenas ocupa um quinto da área total do módulo. Verifica-se que quanto maior for a potência disponível maiores serão os elementos passivos e de refrigeração necessários. Contudo, com a utilização dos WBG, é possível ter uma nova abordagem. Como neste caso irão existir perdas mais baixas, o que permite ter melhores rendimentos, e como funciona com temperaturas de junção superiores, pode-se ter sistemas de refrigeração menos volumosos e mais simples. Por outro lado, trabalhando a frequências mais altas é possível ter elementos passivos mais pequenos. [22][23]. Estas características permitem obter três grandes vantagens, ou seja:

- Diminuição em termos de área de ocupação;
- Aumento de componentes para a mesma área, aumentando-se assim potência disponível;
- Poupanças em termos económicos;
- Aumento da longevidade do módulo.

O potencial dos WBG é imenso e bem se pode traduzir pela citação de Michael Harrison no APEC 2016: "GaN & SiC 100 to 1000 the performance of silicon" [24]. Com os WBG uma lei que tem regido a electrónica nos últimos 50 anos está prestes a ser quebrada, ou seja, a lei de Moore. O princípio de funcionamento é semelhante ao SiMOSFET, no entanto a novidade é o tipo de semiconductor utilizado e a tecnologia da *Gate*. A nomenclatura é idêntica tal como a simbologia, mesmo em termos físicos são muito semelhantes, como se pode ver pela Figura 2.4.



Figura 2.4 – SiCMOSFET C2M0045170D da CREE Wolfspeed [25]

A aplicação do SiC, permite que o MOSFET suporte tensões superiores a 400V DC. No entanto são geralmente utilizados para tensões a partir dos 650V, sendo a sua grande aplicação a electrónica de potência, uma vez que permite obter velocidades de comutação muito elevadas, sendo o transistor com maiores taxas de comutação alguma vez criado. De referir que os tempos de comutação são da ordem dos nano segundos, não se tendo ainda estipulado a sua frequência máxima de comutação. Também apresentam uma resistência interna, R_{DSon} , relativamente baixa na casa dos m Ω . [26][27]. Atualmente estão disponíveis numa gama de tensões entre 900 a 1700V, com R_{DSon} a 25°C entre 10m Ω e 1 Ω e níveis de corrente à temperatura ambiente 25°C, entre 5 a 196A, tendo como base a *Wolfspeed*. [25]. Uma das grandes vantagens deste transistor é poder diminuir consideravelmente o tamanho dos componentes passivos que funcionam à sua volta, condensadores e bobines. De referir que um aumento da frequência de comutação permite uma redução significativa do valor das indutâncias das bobines e do valor dos condensadores, para a mesma ação de filtragem. A título de exemplo, e de forma a ser mais elucidativa temos a Figura 2.5 no qual está representado a diferença de um filtro LC aplicado a uma montagem com MOSFET (lado esquerdo) e a aplicação de um filtro LC aplicado a uma montagem com SiCMOSFET (à direita).

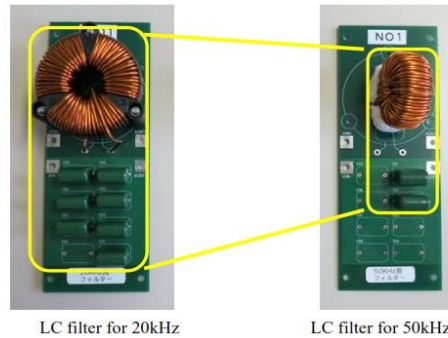


Figura 2.5 – Dimensão de um filtro LC para uma frequência de 50kHz em comparação com um para 20kHz [28]

Para a mesma potência, um filtro LC que funciona com uma frequência de 20kHz necessita de uma bobine com um tamanho muito superior ao de um filtro que funcione a 50kHz. De referir, que quando a frequência passa de 20kHz para 50kHz, ou seja aumenta-se 2,5 vezes, a mesma impedância da bobine é conseguida com um coeficiente de indução, L , 2,5 vezes mais baixo. Isto permite tornar o circuito mais barato, mais pequeno e mais leve o que se pode verificar pela Figura 2.5. Para os condensadores (com todos da mesma capacidade) para 20kHz são usados 7, enquanto que para 50kHz são utilizados apenas 2, existindo deste modo uma redução de 71% em termos de condensadores usados. [28]. De referir que esta diminuição da ocupação do espaço permite utilizar equipamentos muito mais pequenos, assim como, uma melhor optimização do espaço disponível (veja-se o exemplo de um carregador de telemóvel). Este recebe tensão AC a 230V monofásica a 50Hz e converte a tensão para 300V DC. De seguida irá ser utilizado um conversor CC/CC de modo a obter-se uma tensão de saída de 5V. Devido à elevada relação de conversão é normalmente utilizado um conversor com um transformador de alta frequência.

Outra vantagem do aumento de frequência é o controlo de motores CA síncronos e assíncronos, uma vez que a velocidade destes é definido por:

$$N = \frac{60 \times f}{P_p} \text{ [rpm]} \quad (2.1)$$

f – frequência – Hz

P_p – Par de polos – a dimenSional

O que se traduz de (2.1) é que o P_p é uma constante estrutural do motor e variando a velocidade através desta é algo mais complexo, e só se pode definir 2 ou 3 velocidades, o que também depois interfere com o binário motor. Através da frequência pode-se aumentar a velocidade com grande precisão não alterando o binário, e com o aumento desta o tamanho do motor também tende a reduzir como acontece com os filtros. Cada vez mais os motores eléctricos são controlados em termos de velocidade através da alteração na sua frequência, como são os casos do Metro e Carris que possuem sistemas de tração eléctrica com motores de 100Hz. Existem também motores de alta frequência, na casa de 1kHz ou superiores, que atingem potências muito

significativas e com tamanhos muito reduzidos, como é o caso dos carros eléctricos de Formula E entre outros. Os SiCMOSFET neste campo tornam-se importantes pois para motores de 1kHz precisam de conversores electrónicos que funcionem a frequências muito superiores às do campo girante do motor a fim de garantir um controlo estável e fidedigno.

Outra característica dos SiCMOSFET é funcionarem a temperaturas de junção T_j , muito elevadas (já se atingiu 500°C), o que permite utilizar sistemas de refrigeração mais pequenos, menos complexos e mais baratos. [29]

O díodo de roda livre inserido no SiCMOSFET, é também geralmente um díodo com semiconductor SiC, díodo Schottky, pelo que este consegue ter recuperações muito rápidas, e comutar na ordem de 70 a 90ns [25].

O artigo *Characterization and Evaluation of the State-of-the-Art 3.3 kV 400 A SiC MOSFET's* [26], faz a caracterização de um SiCMOSFET de 3,3kV, para alguns parâmetros tais como a T_j , o R_{DSon} , o R_{DSon} por cm^2 , o comportamento do transitório e o tempo do transitório, no qual se procura comprovar a estabilidade deste transistor para estes dois parâmetros quando se varia a corrente(Figura 2.6).

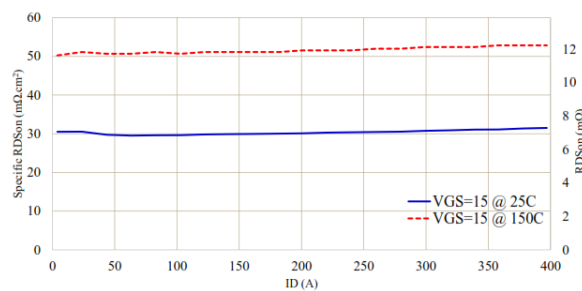


Figura 2.6 – Variação de R_{DSon} de SiCMOSFET em função da temperatura [26]

Para uma V_{GS} de 15V e aumentando I_D de 0A até 400A para 2 temperaturas de junção diferentes, 25 °C e 150 °C, constata-se que R_{DSon} se mantém praticamente constante, com poucas flutuações, independentemente da variação da corrente. Verificou-se que se passou de 25 °C $\approx$ 7mΩ para 150 °C $\approx$ 12mΩ, o que mesmo assim representa um aumento de $\approx$ 71% de R_{DSon} para um aumento de 125 °C. Verifica-se que a resistência eléctrica aumenta em função da temperatura, sendo que isto acontece porque com o aumento de temperatura os electrões tendem a deixar estar ordenados num sentido e começam a dispersar e a chocar entre eles. Verifica-se também que o aumento da resistência em função da temperatura é linear e constante com o aumento de corrente até aos 150 °C. O R_{DSon} por área ocupada, em cm^2 , tem o mesmo comportamento, para 25 °C $\approx$ 30mΩ e para 150 °C $\approx$ 50mΩ, com uma taxa de crescimento semelhante ao da resistência eléctrica na casa dos $\approx$ 66% [31]. Constata-se então que perante a variação de I_D o SiCMOSFET tem um comportamento constante e não tem grandes variações tanto na T_j como na R_{DSon} , e o factor de variação do R_{DSon} é a T_j .

Uma das fases mais estudadas e problemáticas dos transístores são os transitórios. No artigo [26] é também demonstrado o transitório do SiCMOSFET, os tempos de comutação, os picos de corrente e o tempo de estabilização do sinal durante as comutações, ou seja, da passagem de

estado OFF $\rightarrow$ ON e ON $\rightarrow$ OFF, e sendo feito para um $V_{DS} = 2\text{kV}$, $R_g = 3\Omega$, $T_j = 25^\circ\text{C}$ e com $V_g = 15$ a -10V .

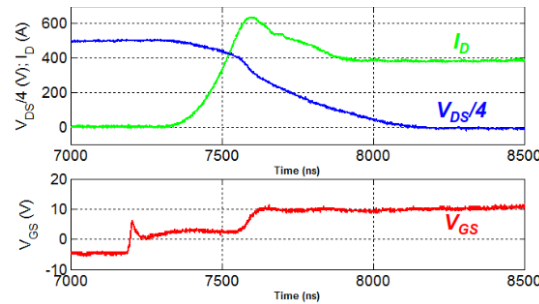


Figura 2.7 – Comutação de estado OFF $\rightarrow$ ON para um SiC MOSFET de 3.3 kV/400 A [26]

Na Figura 2.7 apresenta-se as formas de onda durante a comutação de estado OFF $\rightarrow$ ON. De referir que antes de se dar ordem à Gate, o transistor encontra-se na zona de corte, o que quer dizer que I_D , (a verde) é zero, V_{DS} , (a azul) tem o seu valor máximo e V_{GS} , (a vermelho) está no *low state*. Ao dar-se a ordem de comutar dá-se início ao transitório e entra-se na zona ativa, V_{GS} vai passar de -5V até 10V num período entre os 7250ns e os 7625ns , ou seja tem uma comutação de OFF $\rightarrow$ ON na Gate de $375\text{ns} = 0,375\mu\text{s}$. De salientar que o facto de V_{GS} partir de um valor de -5 e não de 0 é para criar um intervalo de confiança para se poder assegurar os estados lógicos de *low* e *high state*. O pico que se observa aos 7250ns a quando do início do transitório, é devido aos elementos passivos do sistema na parte de comando, que carregam e dão um pequeno pico de tensão no transitório e criam um degrau de tensão antes de entrar no *high state*. Na zona ativa I_D e V_{GS} sofrem uma inversão, ou seja, V_{DS} vai passar de um estado de tensão máxima para praticamente zero, ao contrário de I_D que vai passar de 0A para 400A existindo um pico que ultrapassa os 600A e que coincide com a estabilização do sinal da Gate. O transitório entre o Drain e a Source é um pouco mais longo que o da Gate e sempre depois do da Gate, o que neste caso acontece entre 7375ns e os 8250ns , ou seja $875\text{ns} = 0,875\mu\text{s}$. V_{DS} demora mais tempo a estabilizar que I_D pois o valor de zero é mais difícil de se conseguir devido a todas as interferências existentes no sistema e a componentes passivos. Findado o transitório o transistor entra no modo de saturação e o sistema passa para o estado ON. O tempo total que o sistema leva a receber a informação de comutação, processa-la e executa-la é dado pela relação dos tempos da Gate, do Drain e da Source. (2.2).

$$\text{Tempo de comutação ON} = t_{VDS} + (t_{VDS} - t_{GS}) \text{ [s]} \quad (2.2)$$

t_{VDS} – tempo de comutação da tensão entre Drain e Source – s

t_{VGS} – tempo de comutação da tensão entre Gate e Source – s

De modo a analisar a passagem do estado ON para OFF, apresenta-se na Figura 2.8 as várias formas de onda durante esta transição.

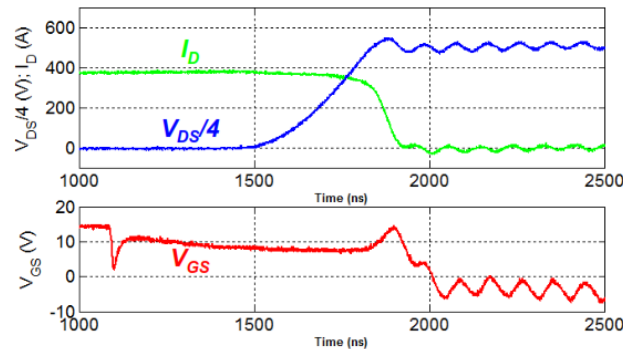


Figura 2.8 – Comutação de estado ON → OFF para um SiCMOSFET de 3.3 kV/400 A [26]

Estando o sistema em estado ON quando a Gate recebe ordem para comutar, dá-se início ao transitório para estado OFF, a tensão na Gate está no seu nível máximo, 15V, e cai em degrau até aos 10V devido ao descarregar dos elementos passivos, efeito Miller. De referir que o transitório demora sensivelmente 2μs até chegar ao *low state* de -10V. Note-se a importância da tensão negativa, que quanto maior for, maior será o grau de confiabilidade, pois é muito difícil assegurar um *low state* em electrónica devido ao ruído no sistema, como se observa na Figura 2.6. De referir que este valor não se mantém fixo mas sim pulsante, mas abaixo do zero, pelo que o sistema encara-o como um valor “zero”, um *low state*. Entre o Drain e a Source a corrente baixa dos 400A até zero e a tensão volta-se a elevar até aos 2kV, pelo facto da corrente se ter anulado, sendo que isto acontece num tempo de 0,5 μs, o pico da tensão da Gate e da inversão de corrente e tensão entre a Drain e a Source é o mesmo. O tempo de comutação OFF é todo o t_{VGS} . (2.3).

$$\text{Tempo de comutação OFF} = t_{VGS} [\text{s}] \quad (2.3)$$

t_{VGS} – tempo de comutação da tensão entre Gate e Source – s

Com as Figuras 2.7 e 2.8 fica caracterizado a forma como um transístor, neste caso o SiCMOSFET, atua quando acontece comutações e como sucedem os três estados do transístor. Este processo acontece milhões de vezes durante o funcionamento de um conversor electrónico de potência. Em relação a este ensaio pode-se concluir que o tempo de comutação ON é muito mais rápido que o OFF (2.2) (2.3), e que em termos de estabilidade, o sistema é muito mais estável no *high state* que no *low state*, como se pode ver pelas Figuras 2.7 e 2.8. Isto sucede pois durante a comutação para OFF existem correntes parasitas no sistema que levam algum tempo a desaparecer e que causam interferência no sinal, o que leva a um maior tempo para se garantir um *low state* fidedigno. Uma das grandes dificuldades nas comutações para *low state* é conseguir-se garantir um valor zero confiável. Para o estado ON estes sinais parasitas não têm tanta importância, pois o sistema está a conduzir, e para garantir um *high state* a comutação tem que ter um valor acima do estabelecido, o que é mais fácil de se conseguir [26]. O que fica deste ensaio é

que o SiCMOSFET tem comutações na casa dos nano segundos, e devido ao seu grande intervalo para um *low state*, consegue garantir um *low state* com um grande grau de confiabilidade, o que como se verá mais à frente é uma característica muito útil para se evitar problemas de comutação. O exemplo ilustrado corresponde à comutação de um sistema com 3.3 kV/400 A. Para potências mais reduzidas os tempos de comutação sofrem uma redução significativa, como se verá posteriormente. De salientar que o SiCMOSFET apresentado neste artigo traz uma grande novidade, que é o facto de se ter um transistor com uma grande tensão e uma grande corrente entre *Drain* e *Source*, o que é uma grande inovação em termos de transístores.

As características do SiCMOSFET fazem com que seja aplicado nas mais diversas áreas que atualmente se estão a desenvolver. O *boom* dos veículos eléctricos por exemplo, onde se atingem cada vez mais potências mais elevadas, estes tipos de motor tendem a ter 4 pares de polos (2.1) para terem um binário muito elevado, e através da manipulação da frequência permite que também sejam extremamente rápidos. Tipicamente estes motores têm uma potência de 23kW e pesam cerca de 4kg, possuem de magnetos permanentes e funcionam com velocidades de 120000rpm. A título de exemplo, tem-se o novo Roadster da Tesla que permite fazer 0 → 100Km em 1,99s e dos 0 → 200km abaixo dos 4s, para índices de potência e velocidades de pico destas magnitudes. Dado que este sistema atinge elevadíssimas temperaturas os SiCMOSFET são claramente dispositivos que podem dar cartas [30].

Em relação à electrónica as melhorias que proporciona são imensas, pois de uma forma geral permite reduzir o ruído através da redução da corrente de Miller, redução dos elementos passivos devido a maior frequência de operação, sistemas de refrigeração mais reduzidos e simplificados, redução das perdas de comutação, melhoria da eficiência e melhoria das condições de operação. Exemplos de dispositivos que beneficiam destas características são:

- Inversores para sistemas fotovoltaicos;
- Veículos híbridos e eléctricos;
- Carregadores de veículos eléctricos;
- Conversores DC/DC e bidireccionais;
- Inversores trifásicos e de equipamentos de aquecimento por indução;
- *Driver's* para inversores;
- Conversores redutores e elevadores;
- *Uninterruptible power supplies, UPS's*.

Desde o final do séc. XX a tecnologia dos SiCMOSFET, tem sofrido uma rápida evolução, tais como optimização de fabrico com custo mais baixo, e tecnologia mais madura. Como consequência disso a comercialização deste tipo de MOSFET é já uma realidade em todo o mundo e fabricado por diversas empresas, que apostam na inovação para ganhar uma cota de mercado maior, num mercado que esta em franco crescimento. No atual paradigma das energias renováveis o SiCMOSFET pode ter também um papel muito ativo nomeadamente na conversão de energia dos painéis fotovoltaicos, na gestão das baterias de veículos eléctricos, nas casas autossustentáveis em termos eléctricos, na optimização de postos de carregamento para veículos eléctricos e simplificação

de transformadores de geradores eólicos. [27][29][31]

2.3.1. *SICMOSFET vs SIMOSFET*

O SiMOSFET tem sido o Mosfet de eleição da electrónica nas últimas décadas, devido aos factores mencionados anteriormente. No entanto, tal como referido a nova tecnologia SiC veio trazer uma nova era para a tecnologia MOS. Dado que o cenário atual é muito diferente do que era aquando do surgimento dos SiMOSFET, com as preocupações atuais em torno da sustentabilidade pretende-se ter maiores poupanças energéticas, devido à cada vez maior necessidade de proteger o meio ambiente, para o qual os países têm cada vez mais leis e restrições (acordos de Paris), mas ao mesmo tempo não se poder abdicar do que já se alcançou em termos tecnológicos. Para este cenário a electrónica baseada em si começa a não ser suficiente.

A aplicação de SiCMOSFET a sistemas que utilizam SiMOSFET representa uma melhoria muito significativa em termos de:

- Maior velocidade de frequência de comutação;
- Redução de R_{DSon} ;
- Perdas globais muito mais reduzidas;
- Perdas por Indutância mais baixas, campo magnético;
- Redução de área ocupada;
- *Design* mais simplificado do *driver* da *Gate*;
- Capacidade de suportar tensões de pico superiores, *Breack down voltage*;
- Tensão na *Gate* superior, *Bandgap*.
- Maior condutividade térmica, o que implica menores perdas térmicas
- Possibilidade de atuar a médias tensões;
- T_j mais elevadas;
- Redução de peso e tamanho da CPU;
- Menor carga eléctrica necessária para efetuar comutações;
- Com o aumento da temperatura tem menores perdas e melhor rendimento, mais estável para altas temperaturas do que o Si;
- Melhora a eficiência da alimentação aplicada ao semiconductor;
- Redução do efeito Miller.

Estas melhorias têm contribuído para que cada vez mais os fabricantes de automóveis considerem a aplicação de módulos com SiCMOSFET na produção de automóveis. Sendo estes um dos maiores factores de poluição no mundo, consegue-se ver a magnitude desta aposta, sendo os SiCMOSFET uma das mais-valias no crescente aumento de automóveis híbridos e eléctricos Toyota é um dos fabricantes de veículos eléctricos que mais tem apostado nesta tecnologia [1][15][32][33][34].

Um artigo da CREE *Achieving High Power DenSity USing Cree Silicon Carbide MOSFETs And Diodes* [35] tem a curiosa expressão: “tão parecidos mas ao mesmo tempo tão diferentes”.

No artigo é feita uma análise ao desempenho de dois MOSFETs de 1,2kV, um SiC (1200V, SiC MOSFET C2M Technology C2M0080 120D) e outro Si (1200V, HiPerFET IXFX 20N120) em diversos pontos, Figura 2.9 e Figura 2.10.

Na Figura 2.9, é demonstrado as vantagens do SICMOSFET em relação ao SIMOSFET em termos de corrente disponível para uma dada temperatura na capsula, T_C , e a $R_{ds(on)}$ quando submetido a variações de temperatura.

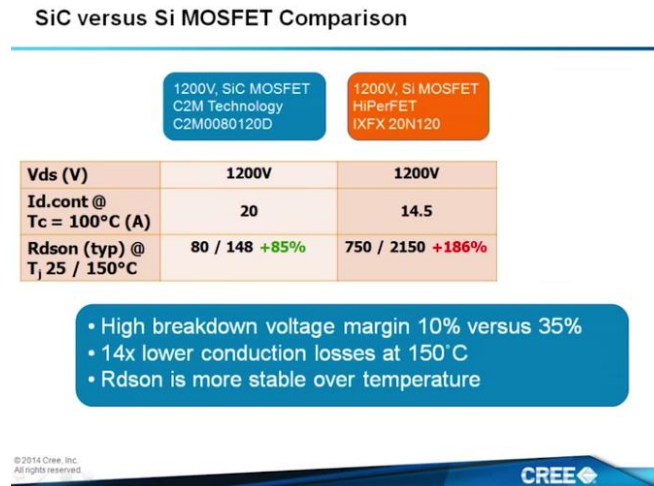


Figura 2.9 – Tabela de comparação entre Si e SiC 1/2 [35]

De referir que para uma T_C de 100 °C o SiC consegue debitar 20A, enquanto o si apenas 14,5A, uma vez que esta corrente é proporcional a $R_{DS(on)}$ como se pode ver pela lei de Ohm (2.4).

$$I_{DS} = \frac{U_{DS}}{R_{DS(on)}} \Leftrightarrow R_{DS(on)} = \frac{U_{DS}}{I_{DS}} \quad [\Omega] \quad (2.4)$$

U_{DS} – Tensão entre *Drain* e *Source* – V

I_{DS} – Corrente entre *Drain* e *Source* – A

Quando se aplica duas temperaturas de junção diferentes aos dois sistemas, a $R_{ds(on)}$ para o SiC é cerca de 80Ω para uma temperatura de junção de 25 °C enquanto para o si é de cerca de 750Ω, ou seja, 9 vezes superior em relação ao SiC. Com o aumento da T_J para 150 °C, que para o si é uma T_J limite em termos construtivos, a $R_{DS(on)}$ chega a 2,15 kΩ, ou seja, verifica-se neste caso que existe um incremento de +186%. Para o SiC, que tem T_J limite a rondar os 300 °C, tem um incremento de +86% chegando ao valor de 148Ω, pelo que a diferença entre si e SiC aumenta também. Se para 25 °C a diferença de $R_{DS(on)}$ entre o si e o SiC era de 9 vezes, para 150 °C essa diferença aumenta para 14 vezes. Esta comparação mostra que o SiC é mais estável e não é tão permissivo às variações de temperatura quando comparando com o si, mantendo uma resistência eléctrica em função da temperatura mais baixa, o que faz com que a potência que o atravessa não se

dissipe tanto em perdas térmicas. Fica também mostrado que suporta correntes muito mais elevadas, a sua R_{DSon} é também muito mais baixa (equação (7))

Na Figura 2.10, é mostrado as diferenças de *bandgap* (o *bandgap* é intervalo de tensão em para o qual a *Gate* funciona), tempos de comutação e energia necessária para carregar a *Gate*.

SiC versus Si MOSFET Comparison

	1200V, SiC MOSFET C2M Technology C2M0080120D	1200V, Si MOSFET HiPerFET IXFX 20N120
Vg (V) off / on	-5 / +20	0 / 10
Qg (nC)	49.2	160
Turn ON time (tdon+tf) (nS)	30.4 800V, Rg=0, Vg=20/0	70 600V, Rg=1, Vg=10/0
Turn OFF time (tdoff+tr) (nS)	36.8 800V, Rg=0, Vg=20/0	95 600V, Rg=1, Vg=10/0
Body Diode recovery Trr/Qrr	40 nS / 165 nC 350 A/us, 800V	300 nS / 1400 nC 100 A/uS, 100V

- Drive voltage Vg is different
- Although Vgs swing is wider, total gate charge is lower
- Superior body diode performance

© 2014 Cree, Inc. All rights reserved. **CREE**

Figura 2.10 – Tabela de comparação entre Si e SiC 2/2 [35]

A variação de tensão na *Gate* (*bandgap*, V_g) para o SiC comutar é maior que no si o que implica uma desvantagem pois precisa de mais tempo para fazer um estado de comutação, mas isto deve-se também ao facto de permitir conduzir mais tensão (conduzir tensão? a tensão não se conduz), o SiC no estado OFF está com uma tensão de -5V e quando está ON está com uma tensão de 20V, para o si o estado OFF acontece aos 0V e o estado ON aos 10V. As tensões negativas na *Gate* têm o propósito de reduzir as perdas nas comutações (de ON para OFF) e melhorar a proteção contra auto alimentações e estados ON não desejados. Permite também ter uma maior margem para garantir um *low state* mais fidedigno, ou seja quanto maiores forem as tensões negativas que o MOSFET permitir, mais fiáveis serão os estados lógicos, e menor o perigo de falsas comutações.

O Q_g , *Gate charge*, é um critério usado para os MOSFET's de canal N para prever as perdas de comutação. Estas perdas têm duas vertentes, uma devido ao transitório de ON para OFF, e o outro a energia necessária para recarregar a *Gate* a cada mudança de comutação, pelo que quanto menor for a carga eléctrica (geralmente em nC) necessária menores serão os tempos de espera para comutação. Analisando a Figura 2.10 verifica-se que o SiC necessita de cerca de um terço da carga eléctrica em relação ao si o que se traduz em 3 vezes maior rapidez em termos de comutação. Devido a este factor os tempos de comutação de estado OFF → ON, e ON → OFF, são uma das principais vantagens entre SiC e si. Note-se que para o estado OFF → ON a diferença de tempo (ns) é mais que o dobro, e para ON → OFF é quase o triplo. Esta velocidade é uma das causas da existência de menores perdas de comutação, ou seja, os tempos de comutação acabam por ser um reflexo da característica da Q_g .

Relativamente aos díodos montados em antiparalelo com os MOSFET's, comparando os do Si com os SiC, verifica-se que apresentam bastantes diferenças. Os díodos do SiCMOSFET geralmente são díodos Schottky e os do Si são díodos convencionais, pelo que em termos de tempo de comutação o díodo Schottky é 7,5 vezes mais rápido a comutar e necessita de 8,5 vezes menos carga eléctrica para efetuar comutações, suportando 3 vezes mais corrente, e até 8 vezes mais tensão. As diferenças entre ambos traduzem-se numa grande diferença em termos de recuperações, de carga eléctrica necessária para atuar, e uma muito maior gama de corrente suportada. Estas diferenças acabam por ser uma súmula das diferenças entre os semicondutores SiC e Si e os SiCMOSFET e SiMOSFET. [35]

As características mecânicas e eléctricas do Si e do SiC são muito diferentes com uma clara vantagem para o SiC. No mesmo artigo da CREE [35] resume-se estas características de uma forma muito explícita e de fácil compreensão, ou seja, através de um gráfico do tipo radar (Figura 2.11).

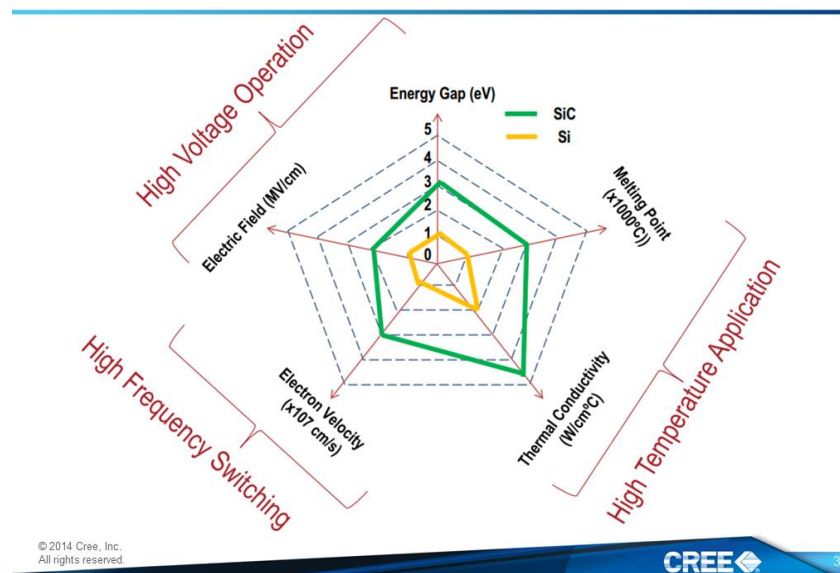


Figura 2.11 - Gráfico tipo radar de comparação entre Si e SiC [35]

A forma de comparação apresentada pode ser dividida nos seguintes três tópicos:

- Operação em alta tensão;
- Comutação em alta frequência;
- Aplicação em altas temperaturas.

Para operação a alta tensão tem-se como base MV/cm. A esta escala o Si consegue 1MV/cm enquanto o SiC consegue 2MV/cm, ou seja duas vezes mais. Quanto à comutação em alta frequência, também se verifica um ganho de 3 vezes do SiC em relação ao Si. Em termos de aplicações a altas temperaturas denomina-se por, W/cm °C, sendo que o Si suporta valores de 2W/cm °C enquanto o SiC é de aproximadamente 4,5 W/cm °C, mais do que 2 vezes o Si. O ponto de fusão contabiliza-se por 1000 °C por unidade, para o Si isto representa que o ponto de fusão é 1x 1000 °C = 1000 °C, enquanto para o SiC é de 3x1000 °C = 3000 °C logo 3 vezes mais [26]. Conforme

se verificou, o SiC é superior em todos os parâmetros em que foi feita uma comparação neste artigo, e sempre por margens muito altas. A adição do carbono vem nitidamente acrescentar muito mais valor construtivo ao semiconductor de silício.

Várias entidades para além da CREE têm feito estudos comparando os dois transístores e as opiniões acabam sempre por ser unânimes. O SiCMosfe tem um maior campo eléctrico, maior condução térmica, um T_j superior, *break down field* superior, *bandgap* superior, o *plateau* originado pelo efeito de Miller é muito mais pequeno devido à menor capacidade dos elementos passivos que são necessários ser usados. Resumindo, o SiC permite um aumento do rendimento, temperatura de operação máxima, velocidade de comutação nos Mosfet's, e diminuição dos elementos passivos, quando comparado com o Si [22][36][37][38]. Os desempenhos do SiCMOSFET permitem com que se pense em outros cenários, nomeadamente com tensões bastante elevadas como é o caso do transporte de energia. O Si fica relegado ao campo da electrónica de baixa tensão, sendo assim mais propício para pequenos aparelhos, como electrodomésticos, pequenos aparelhos electrónicos, como computadores, televisões, *tabletes* e telemóveis. Não se pode esquecer que os SiMOSFET estão amplamente instalados em biliões de equipamentos por todo o mundo, e já são utilizados há várias décadas, e que isso não vai desaparecer tão cedo, pelo que, embora o futuro seja claramente os SiCMOSFET, os SiMOSFET continuam a ser o presente.

2.3.2. SICMOSFET vs SIIGBT

O outro transístor que pode fazer concorrência ao SiCMOSFET é o SiIGBT. No entanto antes de podermos efetuar uma comparação entre ambos, é necessário compreender o que é um IGBT e o que o diferencia de um MOSFET. O SiIGBT significa Silicon Insulated Gate Bipolar Transístor. É um transístor que ganhou o seu espaço devido ao facto de conseguir juntar as características dos BJT com o dos MOSFET, pelo que, em termos de nomenclatura e simbologia é uma junção dos dois (Figura 2.12).

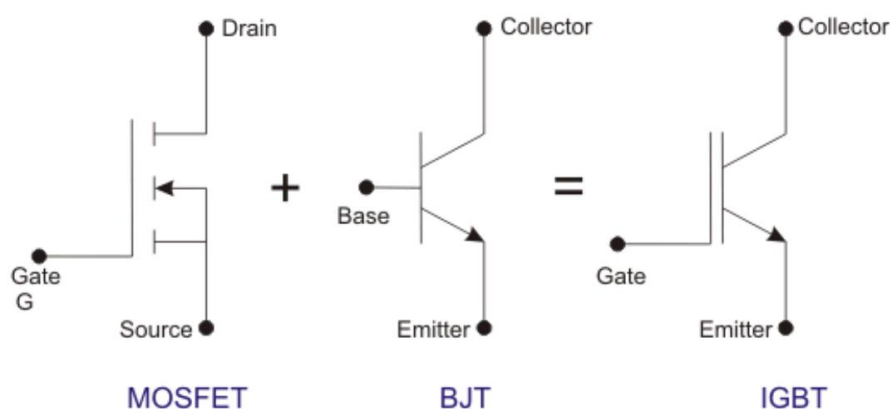


Figura 2.12 - IGBT Simbologia [39]

Este transístor é um BJT com sistema de controlo tipo MOSFET, ou seja tem uma elevada impedância na *Gate* o que faz com que o seu controlo seja feito por tensão e não por corrente

(características do MOSFET), mas ao mesmo tempo tem também uma elevada capacidade de transporte de corrente, características do BJT. Este tipo de configuração permite-lhe ser mais rápido em termos de comutação que o BJT, porém mais lento que o MOSFET. É caracterizado por apresentar baixas perdas de condução e perdas altas de comutação característica dos BJT. Por outro lado, verifica-se que tem uma boa capacidade de suportar tensões elevadas, características estas dos MOSFET. Em termos globais esta simbiose de transístores cria um híbrido que é muito robusto para grandes potências pois tem uma boa eficiência, bom desempenho e baixas perdas globais. [17]

É aplicado preferencialmente em aplicações como [37][40]:

- Unidades trifásicas com baixo nível de ruído;
- *Unstoppable Power Supply*, UPS;
- *Switched Mode Power Supply*, SMPS;
- Dispositivos de controlo de distribuição de energia;
- Circuitos conversores de modo ressonante.

A médio prazo prevê-se que o mercado da baixa potência possa ficar dominado pelos SiCMOSFET, no entanto o seu real potencial, é conseguir processar potências na casa da média tensão e suportar tensões com valores acima dos 1kV. Ao entrar neste campo, têm a concorrência dos transístores que têm dado mais garantias nesta gama de tensão, os IGBT's, que tem a vantagem de já estarem implantados no mercado e serem uma tecnologia madura, com preços competitivos e terem já provado a sua capacidade de lidar com gamas de tensões para o qual só agora os SiCMOSFET começam a ser testados.

Para comparar os dois transístores inicia-se com o comportamento de cada um em relação às perdas de condução. Para os SiIGBT são proporcionais à corrente e tensão conforme se pode verificar pela equação (2.5). Visto que a tensão a ser aplicada é constante, as perdas ficam apenas dependentes da variação de I_C .

$$\text{Perdas de condução IGBT} = V_{CE} \times I_C \text{ [W]} \quad (2.5)$$

V_{CE} – Tensão entre colector e emissor – V

I_C – Corrente no colector – A

O MOSFET, que apresenta um comportamento reSistivo, as perdas de condução são dadas pelo produto do quadrado da corrente com a reSistência entre o *Drain* e a *Source*, sendo esta constante para uma temperatura, a corrente que percorre o Sistema cria asSim muito mais desgaste, sendo também asSim o seu aumento muito mais prejudicial.

$$\text{Perdas de condução MOSFET} = R_{DSon} \times I_{DS}^2 \text{ [W]} \quad (2.6)$$

R_{DSon} – ReSistência entre *Drain* e *Source* – V

I_{DS} – Corrente entre *Drain* e *Source* – A

Esta é uma desvantagem do MOSFET em relação ao IGBT, no entanto a R_{DSon} para o SiCMOSFET está na casa dos mΩ, à temperatura ambiente, como se viu anteriormente, e para correntes baixas as perdas são praticamente constantes.

De modo a analisar as perdas de comutação entre os dois transístores, foi feito um estudo comparativo entre um SiCMOSFET e um SiIGBT de 0,8kV no trabalho [40]. Para o teste aplicou-se uma frequência de 32kHz, uma corrente de 40A e um *duty cycle* de 50% (Figura 2.13). O que se constatou foi que em termos de perdas comutação o SiIGBT chegou aos 208W e o SiCMOSFET aos 41,4W, ou seja, cerca de 5 vezes menos.

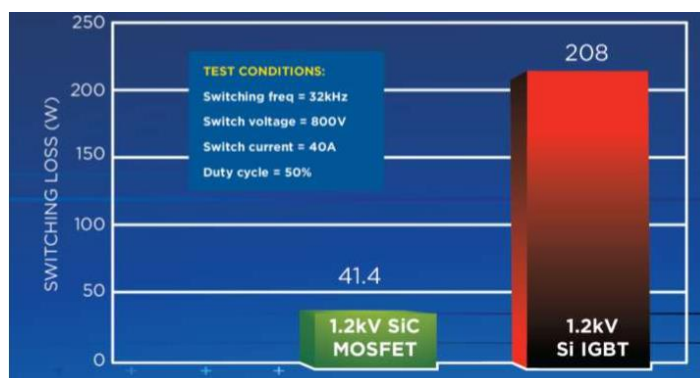


Figura 2.13 - Comparação entre SiCMOSFET e SiIGBT para 800V/40A a 32kHz [40]

A forma como é construído o SiCMOSFET faz com que este seja um dispositivo unipolar com características resistivas, o que resulta numa R_{DSon} muito baixa na ordem dos mΩ traduzindo-se numa queda de tensão muito baixa, e com uma corrente de Miller muito reduzida. Isto resulta em perdas de comutação muito baixas, e uma temperatura de aquecimento também muito reduzida. Por outro lado O SiIGBT é um dispositivo com características de saída bipolar, o que resulta numa maior queda de tensão. [40]

O SiCMOSFET para além de ter menores perdas tem uma T_j bastante superior e faz um melhor aproveitamento da área ocupada, No artigo “Characterization and Evaluation of the State-of-the-Art 3.3 kV 400A SiCMOSFETs [26] são demonstradas estas vantagens. Num conversor em meia ponte ao aplicar uma I_{DS} de 400A pretende-se verificar qual a T_j que os dois transístores atingem e qual o respectivo rendimento (Figura 2.14).

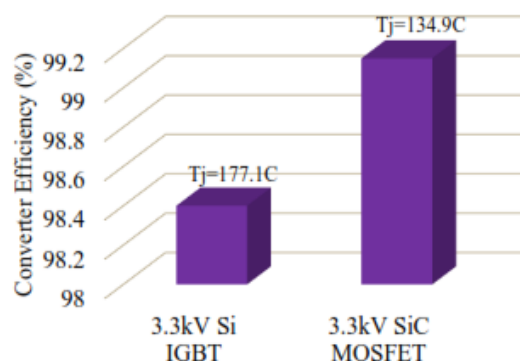


Figura 2.14 - Eficiência em função da temperatura SiIGBT/SiCMOSFET de 3,3kV [26]

Tendo como base a T_j do SiIGBT de 125°C e do SiCMOSFET de 175°C, o SiIGBT para o I_{DS} proposto ultrapassa a sua T_j em 52°C mas mesmo assim consegue uma eficiência de 98,5%. No entanto, este patamar é extremamente perigoso pois pode causar a destruição do SiIGBT. O SiCMOSFET não ultrapassa a sua T_j , e fica-se pelos 134,9 °C, ficando ainda a 40 °C da sua T_j , com um rendimento superior a 99,2%. Assim, verifica-se que o SiIGBT regista 53% de mais perdas do que o SiCMOSFET. Ao estarem a funcionar com uma corrente de 400A o SiIGBT ultrapassou a sua T_j , enquanto, o SiCMOSFET não, o que indicia que este transístor poderia suportar muito mais corrente até chegar à sua T_j limite

Comparando as áreas, em cm^2 , ocupadas de cada transístor, para o mesmo cenário da figura anterior, verifica-se através da Figura 2.15 que o SiCMOSFET necessita de uma área inferior

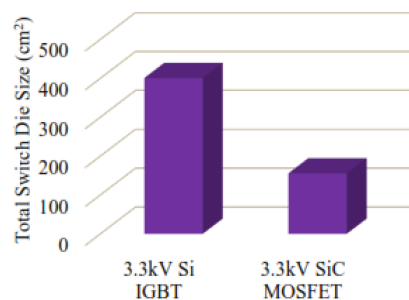


Figura 2.15 - Total de área ocupada SiIGBT/SICMOSFET de 3,3kV [26]

O SiIGBT ocupa quase 400 cm^2 , enquanto o SiCMOSFET ocupa apenas 125 cm^2 , ou seja 320% de área a menos, querendo isto dizer que num SiIGBT consegue-se colocar 3 SiCMOSFET.

Em termos de perdas de comutação o SiCMOSFET tem 124 mJ para Turn OFF e 243 mJ para Turn ON que é bem mais baixo que o SiIGBT que tem 695 mJ para Turn OFF e 1370 mJ para Turn ON. Em termos de perdas Turn OFF o SiC tem quase 6 vezes menos das perdas do que Si e para Turn ON acontece o mesmo. O tempo Turn ON para o SiC MOSFET é igual a 0,6 μs e para SiIGBT é igual a 10 μs , ou seja quase 17 vezes menos tempo necessário para a comutação [26]. Neste artigo conclui-se que o SiIGBT tem mais 53% de perdas em termos de eficiência em função da T_j , ocupa uma área em cm^2 maior em cerca de 320%, em termos de comutação tem quase 600% de mais perdas, e para tempos de comutação o SiC funciona em ns e o Si em μs .

Como já foi visto anteriormente, o transitório da comutação é uma etapa crítica no funcionamento dos transístores. No guia de aplicações para módulos de potência com SiC da Rohm semiconductor de 2014, utilizou-se uma montagem em meia ponte e comparou-se um SiCMOSFET com um SiIGBT ambos de 1,2kV, no instante da comutação, tanto ON como OFF, para valores de tensão na *Gate*, e de corrente e tensão no *Drain* neste período. Na Figura 2.16 representa-se a comutação ON para ambos os transístores.

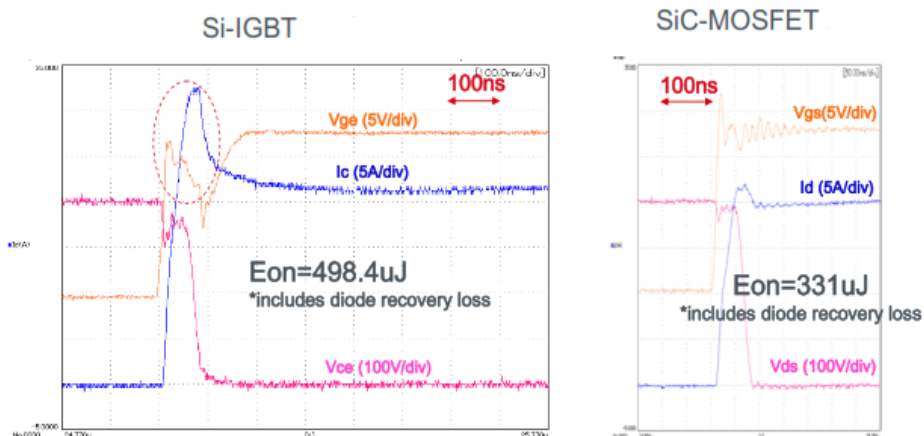


Figura 2.16 - Comutação ON SiIGBT /SiCMOSFET de 1,2kV [27]

Analisando a figura 2.16, verifica-se o transitório do SiIGBT (do lado esquerdo) e do SiCMOSFET (do lado direito). O tempo do transitório de ambos os transístores é semelhante, cerca de 200ns, no entanto o comportamento dos dois é bastante diferente neste período, pois no SiIGBT a V_{ge} tem um comportamento de subida e depois de descida abrupta devido ao enorme pico de corrente, registado no mesmo período, e depois estabiliza. No SiCMOSFET a V_{gs} tem um comportamento mais linear, no entanto demora mais tempo a estabilizar. A I_C do SiIGBT sofre um pico de cerca de 50% a mais da corrente nominal, sendo que a robustez mecânica e elétrica do SiC faz com que suporte melhor os transitórios perante as mesmas condições do Si., Por outro lado, também faz com que no transitório a I_d não seja tão elevada ficando-se pelos 12,5% acima da corrente nominal. Em termos de perdas de comutação para este ensaio, o SiIGBT tem perdas de 498,4μJ, sendo que isto acontece porque tem díodos em antiparalelo resultando deste modo correntes de recuperação muito altas o que resulta em perdas muito grandes, e que se agravam com o aumento da temperatura. O SiCMOSFET tem correntes de recuperação mais baixas e tempos de recuperação pequenos e estas não são praticamente afectadas pelo aumento de temperatura, por isso têm perdas mais baixas, 331μJ, menos 167 μJ de perdas por cada comutação em relação ao SiIGBT. As perdas de comutação dependem muito também da resistência aplicada à entrada da Gate, R_g , que tem como função ser uma forma de regulação de corrente que entra na Gate. Quanto maior for a velocidade de comutação mais baixa será esta resistência, pelo que, como os transístores funcionam a velocidades de comutação diferentes, significa que o SiIGBT vai ter uma R_g mais alta que o SiCMOSFET, o que justifica também a diferença de perdas. Na Figura 2.17 apresenta-se o processo inverso.

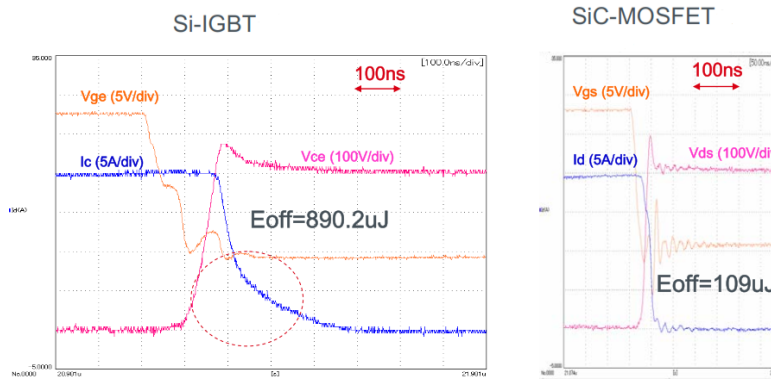


Figura 2.17 - Comutação OFF SiIGBT/SiCMOSFET de 1,2kV [27]

Para a comutação OFF o efeito Miller ganha proporções maiores, pois se na comutação ON este efeito fazia com que a corrente subisse para valores superiores aos nominais antes de estabilizar, para o estado OFF faz com que o período de estabilização aumente. Comparando os dois transístores é perceptível que o tempo de estabilização do SiIGBT é o dobro do SiCMOSFET, pelo que, esta é uma das grandes vantagens deste transístor uma vez que devido ao facto de ter componentes passivos mais pequenos a corrente de Miller é muito baixa, quase inexistente quando comparando com dispositivos baseados em Si. Com base nas Figuras 2.16 2.17, percebe-se o porquê do IGBT não permitir grandes frequências de comutação, ou seja, o facto de ter grandes perdas de comutação faz com que a T_j do chip da Gate aumente muito, limitando assim o seu tempo de vida. Para evitar isto usa-se frequências mais baixas a rondar os 20kHz ou menos. O SiC ao funcionar a uma frequência superior, os elementos passivos tornam-se mais pequenos, e por consequência o efeito de Miller também não é tão notado, o que faz com que o tempo de estabilização do sinal seja mais pequeno. Com o aumento da frequência o R_g torna-se mais pequeno e a temperatura do Chip da Gate acaba também por ser menor [27].

Em relação à temperatura, o SiIGBT é muito mais sensível ao seu aumento e permite maiores variações de rendimento em comparação com o SiCMOSFET. O aumento de corrente disponível faz com que a T_j aumente muito mais que no dispositivo de Si do que no SiC o que obriga a baixar a corrente ou então minimizar o aquecimento com sistemas de refrigeração mais complexos, algo que só acontece no SiC com correntes superiores das que as que o Si suporta.

Em relação à frequência o SiIGBT não consegue atuar para altas frequências o que faz com que toda a aparelhagem de filtros sejam extremamente volumosos quando comparado com o SiCMOSFET [41][42].

Perante as claras vantagens dos SiCMOSFET pode-se enumerar alguns benefícios da sua substituição em relação aos SiIGBT:

- Manter o *design* e aumentar assim a eficiência e reduzir o aquecimento;
- Alterar o *design*, reduzindo-se assim o tamanho;
- Com o espaço ganho aumentar a potência;
- Aumentar a frequência de comutação, e assim reduzir o tamanho dos filtros;
- Aumento do tempo de vida dos conversores.

As perdas de condução e o facto de não suportarem grandes tensões tem impossibilitado o MOSFET de entrar na zona de conforto dos IGBT's. No entanto, com as melhorias que o SiC permite, e com o constante desenvolvimento da tecnologia, a comercialização a larga escala, o preço dos SiCMOSFET tem caído a uma taxa de 8% desde 2012. Com gamas de tensão previstas entre 3,3kV e 10kV a entrarem no mercado, é bem possível que os SiCMOSFET possam ser reais alternativas aos SiIGBT num curto espaço de tempo, tanto na média tensão como na baixa tensão [30].

Sintetizando os dados recolhidos, para os casos apresentados, para gamas diferentes de potência corrente e tensão, constata-se que o SiIGBT apesar de suportar potências mais elevadas que o SiMOSFET, não consegue superar as características do SiCMOSFET e acaba por ser inferior em todas as vertentes apresentadas.

O facto de poderem lidar com altas tensões tem permitido ao SiIGBT ser usado em redes, transformação e transporte de energia, esse cenário pode-se ainda manter durante algum tempo, dado ao elevado investimento que comporta este tipo de infraestruturas, mas uma alternativa esta claramente encontrada.

2.3.3. Limitações do SiCMOSFET

O semiconductor SiC traz um grande salto qualitativo à tecnologia MOS, no entanto a única grande diferença em relação aos outros MOSFET's é em termos construtivos, até porque fisicamente são quase idênticos (Figura 2.1 e Figura 2.4). Deste modo os problemas dos MOSFET's continuam presentes, aos quais se adicionam outros devido ao aumento de frequência e potência. Sendo uma das principais vantagens do SiC o aumento de frequência de comutação, esta característica tem um grande senão, as perdas de comutação são proporcionais à frequência de trabalho, logo quanto maior frequência de operação maiores serão as perdas e para além disso criam uma maior instabilidade nas comutações. Uma vez que o sistema tem muito menos tempo para estabilizar o sinal e garantir os níveis lógicos pretendidos, o que também é uma causa acrescida de ruído, daí o facto de a Gate trabalhar com gamas de tensão cada vez mais negativas para assegurar um *low state* fidedigno, faz também aumentar o lixo harmónico e os elementos parasitas no sinal, o que pode provocar mau funcionamento sobreaquecimento e redução do tempo de vida dos equipamentos que compõem o conversor de potência. Outro problema são as ligações físicas, fios ou pistas de cobs que ligam cada componente de um conversor de potência que são uma das maiores fontes parasitas de um sistema electrónico. De salientar que uma única má ligação pode criar uma indutância parasita que pode afectar todo o sistema [43]. Os módulos de potência utilizados hoje em dia são geralmente de *Direct Bond Ceramic* (DBC), ou seja, ligações por pistas de cobre numa superfície cerâmica (a cerâmica serve de dieléctrico entre o módulo e outras superfícies) conforme se verifica pela Figura 2.18.

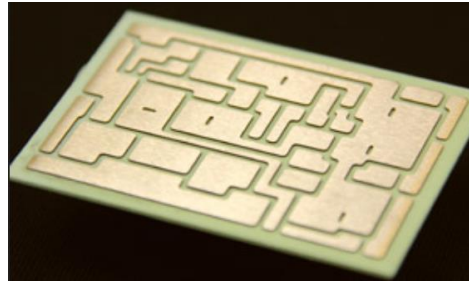


Figura 2.18 - Direct Bond Ceramic, DBC [43]

Este *layout* que é feito com acesso a programas de edição de placas e que depois é descarregado para uma máquina de CNC, é bastante utilizado tanto por escolas como empresas, por ser um método rápido e barato. No entanto faz com que existam muitas perdas em termos de indutância devido às ligações entre componentes, que quanto maior e mais ligações houver, maior é a probabilidade de existirem indutâncias parasitas. Existe também o problema da oxidação da placa bem como as “soldas frias”, que à vista desarmada parecem boas soldas, mas que em termos funcionais não estão a fazer um bom contacto entre o componente e a placa, e quando expostas a cargas maiores quebram. Este problema surgiu na parte experimental da dissertação, no qual o pino da *source* do SiCMOSFET do *low state* estava com uma “solda fria” e ao ser aplicada uma tensão de 200V para um *duty cycle* de 60%, a solda quebrou, pelo que fez um arco eléctrico, e o SiCMOSFET queimou. O que sucedeu é como não se conseguiu fechar o circuito pela *Source*, e como a *Source* é comum à *Drain* e à *Gate* e como a corrente procura sempre o caminho mais fácil, fechou-se pela *Gate* e como esta não tem robustez para suportar uma carga tão elevada, queimou.

Um problema que ganha maior dimensão com os SiC é o *avalanche breakdown*. Este fenómeno ocorre quando se passa de um *high state* para um *low state*, uma interrupção do circuito, gera um transitório, em que existe uma corrente inversa de saturação entre o *Drain* e a *Source*. Este fenómeno é muito perigoso uma vez que poderá atingir valores muito elevados, bem acima do valor nominal, podendo danificar estruturalmente o semiconductor. Com o aumento de tensão e corrente empregues nos módulos electrónicos estes fenómenos tem magnitudes cada vez maiores o que em termos estruturais exige mais do semiconductor [32]. A resistência a este fenómeno é algo muito importante no MOSFET pois quanto maior for a capacidade de suportar as cargas que este fenómeno provoca sem se danificar, menores serão os dispositivos *snubber* necessários, o que faz com que o dispositivo se torne mais pequeno e menos complexo. Após o *avalanche breakdown* os elementos passivos no módulo continuam carregados e devido a isso gera-se outro fenómeno, a corrente ou efeito de Miller. [32]

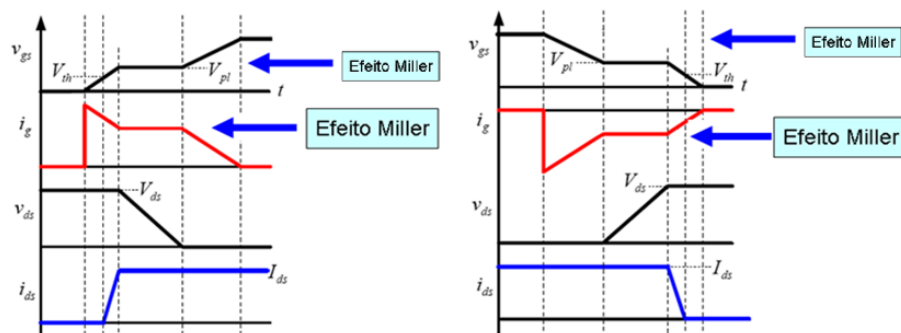


Figura 2.19 - Efeito Miller [44]

Já foi mencionado várias vezes este acontecimento e é um ponto-chave nesta dissertação. Este fenómeno ocorre devido aos elementos passivos presentes num conversor no lado do comando bem como por campos capacitivos que se geram entre a *Gate*, *Drain* e *Source*, C_{GD} , C_{DS} , C_{DG} visto que existem diferenças de potencial separados por um dieléctrico, que é o ar, quando este está em funcionamento [44]. É sentido a quando das comutações, tanto para a passagem do estado *low* → *high* e como *high* → *low*. Na Figura 2.19 estão representados estes acontecimentos, sendo o I_G a corrente que chega à *Gate* vinda do *driver*, que idealmente devia ser zero pois a *Gate* do MOSFET comuta através de variação de tensão. A V_{gs} também devia ser uma rampa mas como também já se tinha visto nas Figuras 2.7 e 2.8 acaba por se tornar um degrau. Do lado esquerdo está o estado *low* → *high*, quando o sinal é enviado. Primeiro é recebido pelos elementos passivos, carregando-os, e só depois pela carga, pelo que isto faz com que o sinal não seja linear e que para além disso apresente oscilações e picos, como também se viu nas Figuras 2.7 e 2.8. Os malefícios para o sistema é a instabilidade e atraso nas comutações e a possibilidade de se ocorrerem comutações múltiplas. Do lado direito da Figura 2.19 apresenta-se o estado *high* → *low* é visível que se cria um degrau de corrente a quando da descarga, não permitindo que esta tenha uma descida suave. Para o caso do estado *high* → *low*, podem-se criar falsas comutações e sobreaquecimentos, picos de corrente, conflito de comutações, falhas no sinal da *Gate* e levar à condução simultânea de vários MOSFET num módulo (o que pode originar curto circuitos e originar danos e até mesmo a destruição de transístores, se acontecer muitas vezes). O facto de ocorrer comutações múltiplas, para além de poder causar danos nos próprios transístores, é prejudicial à carga, uma vez que a tensão aplicada à saída deixa de ser a desejada podendo prejudicar a carga e aumentando também o *ripple* à saída do conversor.

O efeito de Miller no SiCMOSFET cria duas situações, por um lado este fenómeno é tanto maior quanto maiores forem os elementos passivos no sistema, como o SiC permite diminuir o tamanho destes elementos o efeito Miller é mitigado, por outro lado com o aumento da frequência de comutação também se aumenta a quantidade de vezes que este fenómeno acontece. [30]. A corrente de Miller afecta negativamente também o *slew rate* do *Drain* para a *Source* (o *slew rate* é a velocidade de resposta do sistema a uma variação de tensão, aquando das comutações, logo o *slew rate* quer-se o mais rápido possível pois assim melhora a qualidade da comutação e diminui o tempo da mesma) [16][19][30]. O tempo morto (é o tempo predefinido no PWM de atraso à operação para o escoamento da corrente de Miller, que funciona tanto para o *high state* como para o *low state*) influencia também negativamente o sistema, pois acrescenta mais uma fracção de tempo às comutações, quanto mais rápido a corrente de Miller puder ser dissipada, menor poderá ser este parâmetro. O diódo Schottky, que complementa o SiCMOSFET como diódo antiparalelo entre a *Gate* e a *Source*, suporta grandes frequências de comutação e com tempos de recuperação muito baixos, no entanto tem mostrado alguma fragilidade em termos de durabilidade.

Existe muito ainda a ser feito, pois os problemas de tamanho, perdas de condução e de refrigeração ainda não estão completamente dominados, e todos eles afectam o rendimento final do SiCMOSFET e o módulo ao qual está acoplado, apesar de cada vez se querer manusear mais potência a frequência estes problemas devem ser cada vez mais mitigados. Esta necessidade de

melhoria vai certamente possibilitar uma abordagem “out of the box” que permita num futuro próximo conseguir-se novas formas de refrigeração e de interligação entre camadas que transportem cada vez menos ruído, e tornem o módulo cada vez mais eficiente e pequeno.

A maior parte dos elementos passivos disponíveis no mercado apenas funcionam até temperaturas de 125 °C. Com esta limitação é importante o desenvolvimento de novos elementos passivos que consigam corresponder às características dos SiCMOSFET. Ao funcionar a esta temperatura não se tira o melhor proveito deste componente nem se consegue avaliar o seu real potencial, e assim não se torna tão viável comercialmente como se sabe que pode ser [29].

O facto de ainda não se ter conseguido chegar aos limites mecânicos do SiC para aplicações electrónicas é também um grande desafio, e decerto outros problemas relacionados com as potencialidades do SiC começaram a ganhar peso à medida que se for aumentando a T_J , a frequência de comutação e a potência disponível.

2.4. Presente e futuro

O MOSFET ideal, do ponto de vista dos projetistas electrónicos, deveria ter uma R_{DS} quase nula, não necessitar de uma *gap de* tensão negativa tão grande da *Gate*, com um efeito Miller praticamente inexistente de forma a não ser necessário haver tempo morto e *avalanche breakdown* praticamente inexistentes, com frequências de comutação altíssimas, na casa dos MHz, perdas de comutação e de condução desprezáveis, com uma área de ocupação muito reduzida e com uma T_J que não influencie o desempenho. Todos estes factores aliados ao facto de se poder comutar centenas de amperes e milhares de Volts.

O SiCMOSFET de todos os transístores que existem atualmente é o que se aproxima mais destas características, no entanto é apenas mais um passo em direção a um transístor ideal [45].

Neste subcapítulo é feito um apanhado do que se está a desenvolver na atualidade, os avanços feitos, o que se está a experimentar e o que se adivinha para o futuro a curto e a médio prazo nos campos, do conversor electrónico de potência, do transístor, tensão e frequência aplicadas e áreas de aplicação.

2.4.1. 3D packing

Uma das grandes novidades em relação aos SiCMOSFET foi apresentado pela SEAL, em 2016 [19], que é um sistema IWPM, *Integrated Wire Bondless Power Module*, onde a ligação dos componentes num módulo com SiCMOSFET é feito por camadas em vez de ser por pistas (Figura 2.20), sendo conhecido por 3D packaging [46].

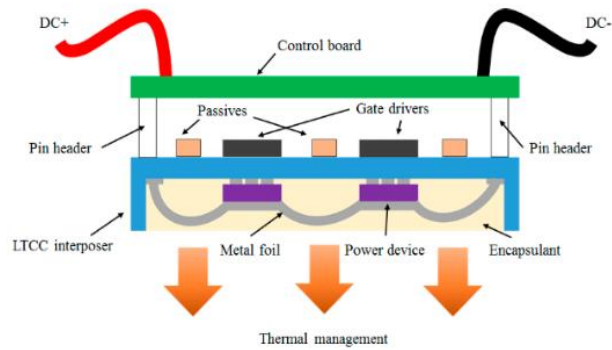


Figura 2.20 - *Integrated wire bondless power module, IWPM* [19]

Os módulos electrónicos atuais são regra geral módulos discretos, ou seja os elementos do conversor e os elementos passivos estão separados, e a forma de os juntar é através de placas de circuito impresso (Figura 2.18). Como já se viu este método tem muitas perdas, e muitas formas de originar avarias. O *3D packaging* é alcunhado como o caminho para o MOSFET perfeito, Uma vez que consiste num sistema em que todos os elementos estão inseridos num único componente. Desta forma consegue-se eliminar as ligações por fios e pistas de cobre, pois os componentes estão ligados diretamente aos terminais uns dos outros, e isolados entre si através de camadas. Depois de tudo acoplado é inserido numa cápsula isolada no qual só saem os terminais, sendo uma solução que traz muitas vantagens, tais como:

- Redução de fontes parasitas e distorção de sinal na saída;
- Reduz-se em grande parte as perdas por indutância;
- Diminuição do módulo electrónico em termos de tamanho, optimização da área disponível;
- Redução de interferência electromagnética;
- Redução de elementos passivos;
- Gestão térmica e de refrigeração mais reduzida, simplificada e optimizada;
- Melhor e maior condução térmica;
- Menores perdas globais em termos de condução;
- Redução dos problemas com “soldas frias”;
- Menores perdas globais, logo desempenhos e rendimentos melhorados;
- O preço, para baixas potências já se pode mandar fazer módulos destes por encomenda e se forem em número considerável saem a um valor por unidade muito aceitável.

Esta tipologia no entanto não é nova, e já é utilizada nos SiMOSFET e nos SiIGBT, e está projetada para o semiconductor de tipo Si e para as suas características mecânicas.

Quando o SiC começou a ganhar força simplesmente aproveitaram o que já existia e adaptaram. No entanto apercebeu-se que apesar do SiCMOSFET apresentar melhorias de rendimento usando este sistema, este rendimento podia ser melhorado se se criasse *3D packaging* de raiz para sistemas SiC, uma vez que aplicando *3D packaging* para Si num sistema SiC, estavam

apenas a limitar as suas potencialidades [19]

Existem no entanto alguns factores a ter em conta:

- O preço, para potências muito elevadas compensa o módulo discreto; [19]
- Integrar vários componentes diferentes num espaço que se quer cada vez mais pequeno é também um desafio, a possibilidade de alterações futuras no módulo é praticamente inexistente; [8]
- Em caso de avaria de um componente a sua substituição torna-se muito complicada, para não dizer impossível; [19]
- Ao não se poder alterar o módulo cria-se a necessidade de se adquirir sempre módulos novos, é um factor de aumento de lixo electrónico.

No artigo *Optimized Power Modules for silicon Carbide MOSFET* [47], foi aplicado um *3D packaging* feito sobre medida para SiCMOSFET de 1,2kV/80A. Constatou-se que houve uma redução das indutâncias para um mínimo de 2nH por comutação, e que virtualmente nenhuma corrente parasita existia, pelo que deste modo deixou de haver a necessidade de se baixar a frequência de comutação, uma vez que as perdas por condução registadas foram cerca de metade quando comparado com a aplicação dos SiCMOSFET a um DBC.

Atualmente a tecnologia *3D packing* é a que consegue tirar o melhor rendimento dos SiCMOSFET [19][47].

2.4.2. Fonte Kelvin

Num MOSFET de 3 pinos, durante cada comutação a indutância das ligações e a corrente remanescente provoca um sinal de tensão oposta à V_{GS} , e um consequente atraso no ciclo de comutação.

Uma grande evolução do SiCMOSFET em relação aos demais MOSFET's, é a adição de um quarto terminal ao MOSFET, fonte Kelvin, ou também denominada de *source sense*, SS, e está posicionado entre os terminais da *Source* e da *Gate* (Figura 2.21). Este terminal extra permite dar uma referência de potencial à *Gate* diferente do da *Source*, o que contribui para a redução de correntes de fuga para a *Gate* e oscilações na mesma ao desligar, é uma mais-valia quando se está a trabalhar com elevadas taxas de variação de tensão entre o *Drain* e a *Source*. Com esta nova configuração o *Drain* fica mais exposto (pino mais afastado à esquerda), pelo que este aumento de distância permite uma maior estabilidade e eficiência reduzindo as perdas de comutação até 8% [41][48].

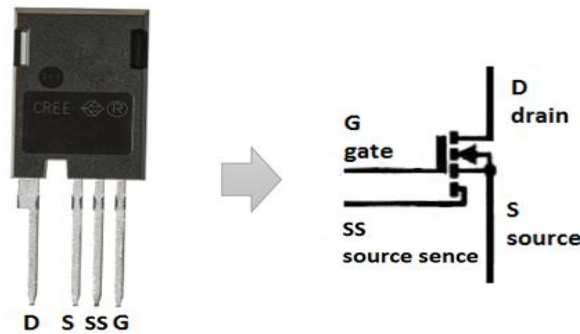


Figura 2.21 - SiCMOSFET da Wolfspeed de 1,7kV de 4 pinos [48]

A fonte Kelvin permite a separação da parte de comando e de potência do MOSFET e assim evitar a passagem de correntes parasitas e interferências electromagnéticas entre ambas as partes. De realçar que se o facto da passagem de correntes parasitas do lado do comando para a potência não é problemático, o oposto já não é bem assim, pois são magnitudes de correntes muito diferentes e a passagem de correntes parasitas da potência para o comando é uma das causas de muitas avarias em transístores de potência. Com a fonte Kelvin é assim possível criar um sinal de comando na Gate com uma maior imunidade a distúrbios parasitas originários da variação de corrente na parte de potência. As melhorias são muito significativas em termos de transições de comutações que se tornam muito mais rápidas e menos propensas a avarias por picos de corrente [49][50].

No exemplo relatado das “soldas frias” se fosse um SiCMOSFET com fonte Kelvin, o caminho não se fecharia pela Gate e não destruiria o transístor, pois as Source da Gate e Drain são diferentes. Este tipo de configuração no entanto só faz sentido para transístores que funcionam com correntes muito elevadas, e por isso é que geralmente são utilizados os SiMOSFET e não os SiCMOSFET, e para gamas mais baixas também não.

2.4.3. Frequência máxima de comutação

A frequência máxima de comutação que o SiCMOSFET consegue suportar ainda não está totalmente determinada, ou seja, tem-se feito ensaios com frequências muito altas e já se atingiu a casa dos MHz, em ambientes de laboratório. O que se constata é que com o aumento da frequência as perdas começam a ser significativas, mas mesmo assim consegue-se níveis de rendimento a rondar os 90%.

Em 2013 a APEI Inc. fez uma publicação na qual a Toyota em parceria com a Universidade do Arkansas [19] usaram SiCMOSFET para criar um *plug-in* para carregar baterias de carros eléctricos, tendo chamado a atenção deste *plug-in* o facto de conseguir atingir uma frequência de 500kHz com uma eficiência de 93,4%, aumentando para 96,5% quando se baixou a frequência para 200kHz, encontrando-se assim a frequência óptima para o sistema. Com a frequência de trabalho que se conseguiu obter foi possível reduzir o peso e tamanho dos elementos passivos, diminuir as necessidades de refrigeração e obter uma densidade de potência de cerca de 9.1 kW/Kg [19]. No mesmo ano a APEI Inc. lançou outra publicação [19] onde sobressai a frequência de comutação. Neste caso conseguiu-se atingir 1MHz com uma eficiência de 93% e com uma potência de saída de quase 4kW [19]. Investigadores da *Future Renewable Electric Energy Delivery and Management*

(FREEDM) Systems Center, North Carolina State University, Raleigh, NC, USA [19] anunciaram que a era da alta tensão chegara aos MOSFET's com duas novidades, um conversor síncrono *boost* de 1,5MHz e um inversor em meia ponte de 3,86MHz [19]. Em 2017 os cientistas Katsuya Okamura e Ken Takayama publicaram na *Trans Tech Publications, Switzerland* [52] um estudo no qual conseguiram por uma fonte de alimentação composta por SiCMOSFET de 3,3 kV a comutar a 1MHz. Para o teste foi aplicada uma tensão de 2,5kV a uma carga resistiva de 100Ω, com uma corrente 20A e com tempos de subida de 76ns e de queda de 88ns. Esta montagem só foi possível graças ao *induction synchrotron* (IS) desenvolvido pelo *High Energy Accelerator Research Organization* (KEK) em 2006.

De referir que esta tecnologia de semiconductor consegue chegar a frequências de MHz, e já tinha sido tentada com SiMOSFET mas não produziu resultados na altura. A tecnologia SiC conseguiu assim dar razão a uma tecnologia que fora abandonada no passado devido a ainda não existir conhecimento, nem metodologias para a desenvolver e testar [52]. Com várias entidades a elaborar ensaios com algum sucesso com frequências de MHz, onde se consegue estar a lidar com tensões na casa dos kV e com rendimentos prometedores, prevê-se que os conversores se tornem efetivamente cada vez mais compactos e com grandes índices de potência, ou seja, o caminho para conversores de alta potência a caber na palma da mão podem assim a vir a ser uma realidade num futuro próximo.

“As you know electronics just gets smaller and more efficient as time goes on...Maybe the inverter will be 98% efficient and the Size of an iPhone and made all out of ceramic!” [53]

2.4.4. Tensão máxima de operação

Como já se viu anteriormente os SiCMOSFET suportam tensões muito superiores às do SiMOSFET e rivalizam com os SiIGBT mas este pode ser só o princípio. Em 2011 A Cree, Inc. e a *Power Electronics Lab* e a *GE Global Research*, fizeram uma parceria para a criação de um conversor em ponte completa de 10kV e 120A, composta por 24 SiCMOSFET dispostos em série e 12 díodos Schottky [54]. Este sistema conseguiu debitar cerca de 855 kVA, com uma eficiência de operação de cerca de 97% a uma frequência de comutação de 20 kHz, sendo que esta solução representou uma redução de 50% em termos de tamanho e 70% em termos de peso, quando comparado com um transformador convencional [54]. Em 2014 a Cree, Inc em parceria com *U. S. Army Research Laboratory*, realizaram estudos com dois SiCMOSFET's, um de 10kV, que conseguia desenvolver uma corrente de 20A, com uma área de 8.1 mm² e R_{DSon} de 100 mΩ/cm² à temperatura ambiente de 25°C [colocar referencia]. Também foi desenvolvido outro de 15 kV com uma corrente de 10 A, área de 8 mm² e R_{DSon} de 204 mΩ/cm² à temperatura ambiente de 25°C. Na altura formam considerados a próxima geração da conversão e transmissão de energia, e até à data são os maiores conversores de potência unipolar existentes [52].

A tensão que se consegue aplicar aos SiCMOSFET, com os mais recentes avanços está na casa dos 10kV, um patamar de média tensão ($1\text{kV} \geq \text{MT} \geq 45\text{kV}$), e num futuro próximo pode-se mesmo começar a pensar em chegar à alta tensão ($45\text{kV} > \text{AT} \geq 110\text{kV}$) [55].

2.4.5. T_J suportada

Como já foi demonstrado em artigos científicos neste capítulo, a T_J do SiCMOSFET pode atingir os 300°C e com rendimentos muito interessantes. No entanto, o semicondutor SiC pode ser capaz de suportar temperaturas muito superiores.

Em 2013, Engenheiros da *Western Reserve University*, em Cleveland, criaram *SiC mechanical switches* que podem comutar dezenas de milhões de vezes durante vários dias, sem parar, e com comportamentos semelhantes tanto para 25 °C como para temperaturas extremas tais como 500 °C [32]. Esta temperatura é quase 5 vezes superior à que suporta os de Si, no entanto é uma temperatura que qualquer material de ligas de metal consegue suportar, sendo no entanto uma temperatura proibitiva para a maioria de componentes electrónicos e certos materiais ferro magnéticos, bem como para a bobinagem de motores.

2.4.6. SiCMOSFET e os veículos eléctricos

Os veículos eléctricos são rápidos, com uma mecânica simples, binário máximo no arranque e eficientes. Estas são algumas das características que fazem com que os veículos eléctricos tenham vindo para ficar, e se outras dúvidas houvesse, pode-se ver só por este prisma, os motores eléctricos têm um rendimento acima dos 85%, mais do dobro dos motores de combustão interna, que são sensivelmente 35%.

No contexto deste trabalho, e abordando os veículos eléctricos, os benefícios que a aplicação de SiCMOSFET pode trazer aos veículos eléctricos são enormes, isto porque a electrónica é fundamental, é a responsável por converter a corrente alternada da rede para corrente contínua das baterias dos veículos eléctricos e depois para voltar a convertê-la em alternada a fim de alimentar os motores dos veículos eléctricos, que por sua vez transforma a energia eléctrica em energia mecânica, que faz movimentar o veículo. Serve também para gerir o carregamento das baterias através da travagem regenerativa. Neste campo podem reduzir o tamanho dos carregadores, melhorar a eficiência dos conversores de potência, tornar a electrónica mais compacta, e melhorar o controlo do carregamento de baterias [18].

Os veículos híbridos precisam de 2 sistemas de refrigeração, um para o sistema a gasolina que funciona na casa dos 105 °C e outro para arrefecer a electrónica de potência e o motor eléctrico com temperaturas aproximadas de 70 °C. Usando o Si é necessário haver um sistema de refrigeração líquida para a parte da electrónica com diversas ramificações e complexidades, o que não é aconselhável, pelo que, usando o SiC consegue-se retirar esta refrigeração líquida, e passa a ser apenas um dissipador de calor, ou então ter uma refrigeração líquida mais simplificada [18] [56].

A Toyota tem investido muito nos SiCMOSFET, e aplica-os nos seus carros híbridos e eléctricos. Com isto tem previsto conseguir reduções no tamanho da electrónica, menores perdas por comutação entre outros, pelo que em termos globais espera obter 10% de melhorias em termos de eficiência nos seus motores [15].

O U.S. *Department of Energy* espera que até 2020 o rendimento dos motores eléctricos suba até 94% (ou seja que percam metade das perdas que tem atualmente), que tenham metade do tamanho e custem um quinto do seu preço atual [18]. Este objectivo é impossível com sistemas Si, mas com o SiC é possível aproximar dessa meta, sendo no entanto um cenário mesmo muito optimista [18].

2.4.7. SiCMOSFET a distribuição de energia e as energias renováveis

A distribuição da energia está assente num formato que não mudou muito desde a sua criação, no entanto este paradigma pode estar a alterar.

Em 2008 U.S. *National Science Foundation* financiou a criação da FREEDM, *Future Renewable Electric Energy Delivery and Management*, com o objectivo de criar uma rede de energia inteligente e flexível usando dispositivos baseados em WBG. O objectivo é colocar dispositivos baseados em SiC a controlarem tensões de 10kV e 15kV. Pretende-se assim acabar com os transformadores complexos, caros, com necessidade de manutenção constante e de grandes dimensões e que ocupam as subestações, e substituí-los por dispositivos muito mais pequenos, que segundo os mesmos serão do tamanho de “malas de viagem”. A ideia seria a produção de energia ir directamente do produtor para a rede, mas os SiC atuais ainda não conseguem lidar com tais valores de tensão, de alta e muito alta tensão. No entanto já podem ser usados nos sistemas de transformação na fase da passagem de média para baixa tensão.

Se o FREEDM for bem-sucedida, pode bem reformular toda a forma como a rede de distribuição eléctrica está montada, pois deixará de haver necessidade de um tão grande número de subestações, nomeadamente as de baixa tensão, economizando-se assim em infraestruturas, técnicos, rendas. Deste modo haverá a possibilidade da eletricidade poder tornar-se mais barata para o consumidor final. [18][52]

Noutro campo, a *General Electric* tem apostado nos SiCMOSFET e criou e implantou um inversor para ser utilizado na conversão da energia gerada numa central fotovoltaica desde Novembro de 2016 (Figura 2.22). Com a implantação do novo inversor a produção diária subiu para 10MWh, o que significou um incremento de 100 kWh, 1%, em relação ao anterior inversor que estava instalado e era composto por SiIGBT. Permitiu também a redução de perdas no módulo na casa dos 50% e regista uma eficiência de 99%



Figura 2.22 - Inversor de MW com SiCMOSFET's a ser instalado [58]

Este é o primeiro inversor de MW totalmente composto por SiCMOSFET de 1,7kV, com $R_{DSon} = 29m\Omega$, 70A e $T_j = 175^\circ C$, sendo a refrigeração feita por dissipadores simples, com um *loop* de indutância abaixo dos 15nH e conseguindo converter 1,5kV DC para 600V AC [58].

Nas energias renováveis os SiCMOSFET já fazem a diferença, nos painéis solares, nomeadamente nos inversores DC/AC que são baseados em SiC, e apresentando perdas de 2 e 3%, mas podendo alcançar 1%. Pode não parecer muito mas para um painel que tenha uma longevidade de 20 anos pode significar um aumento de poupança de energia elevado. [18].

2.4.8. O futuro

O mercado global de semicondutores de potência baseado em tecnologia SiC está em franco crescimento desde 2011. Nesse ano os dispositivos baseados em SiC atingiram uma cota de 100 milhões de dólares, sendo que este grande crescimento deve-se em parte ao grande investimento em veículos eléctricos que prevê-se que cresça para um valor superior a 3 biliões de dólares nos próximos 5 anos. [56] [18]

A ENPHASE prevê que nos próximos 20 anos o cenário seja ainda mais surpreendente, sendo estas as suas previsões [53]:

- Aumento de complexidade dos conversores electrónicos de potência, biliões de transístores por circuito integrado
- Eficiência na conversão $\geq 99\%$;
- Densidade de potência $\geq 1kW/2,54cm^3$;
- Frequência de comutação $\geq 10MHz$;
- Custo $\leq \$0.01/W$.

Esta entidade também prevê que nos EUA o transporte de energia até 2030 seja feito em 80% por conversores electrónicos [53].

Os aparelhos de alta potência são o caminho, não só para grandes poupanças energéticas, mas também para um caminho no qual não entram os combustíveis fósseis, e para a redução da pegada humana no planeta.

Tal como referido, o Si tem sido o semiconductor de eleição para os transístores, e tem vindo sempre a ser melhorado, e tem com grandes bandeiras os SiMOSFET e os SiIGBT. No entanto chegamos a uma altura em que esta tecnologia chegou à sua fase de maturidade e já não consegue evoluir mais, apesar de ser uma tecnologia que está bem desenvolvida e é fiável, e tem muitas aplicações nomeadamente para baixas potências (SiMOSFET) e com frequências relativamente baixas (SiIGBT) [42][56].

Os SiCMOSFET estão rapidamente a tornar-se o transístor de eleição para aplicações mais complexas, pondo assim de lado os sistemas baseados em Si. A sua procura só irá aumentar à medida que os elementos electrónicos ficarem cada vez mais complexos, e com a possibilidade de se ter conversores de potência que caibam na palma de uma mão.

2.4.9. Conclusão

Devido a vários factores o real potencial dos SiCMOSFET ainda não está totalmente explorado. As melhorias em termos térmicos, potência, comutação e de área ocupada são evidentes, e o que se espera agora é que as tecnologias de conversores evoluam rapidamente, pois em parte é esta que está a limitar o crescimento desta tecnologia. Já começa a existir tecnologia dedicada aos SiC tais como *3D packing* e a fonte Kelvin que trazem as suas vantagens mas este é só o princípio. O futuro é ter sistemas compactos, com elevadas frequências de comutação que podem comutar com densidades de potência extremamente elevadas.

Neste capítulo descreveu-se como o carbono traz mais-valias inequívocas à tecnologia MOS, em que os transístores só conseguiam debitar correntes altas com tensões baixas ou então tensões altas mas com correntes baixas, enquanto com o SiC já se consegue ter um balanço das duas. Quanto à frequência de comutação já se alcançou os MHz e a T_j os 500°C. E se até agora a baixa potência e alta potência estavam divididos por duas tecnologias de transístores diferentes com as suas limitações, como foi provado neste capítulo esse cenário já não faz sentido existir pois a tecnologia SiC consegue suprimir as necessidades de ambos e obter resultados muito mais satisfatórios nomeadamente em relação ao tamanho dos módulos, frequência de comutação, perdas e temperaturas suportadas.

Um dos cenários em que a electrónica baseada em SiC se insere está relacionada com os veículos eléctricos, que cada vez apresentam mais autonomia, rendimento e potência disponível, quanto ao carregamento dos mesmos, a gestão de baterias e de postos de carregamento, a possibilidade da descentralização da produção e consumo energia e a redução da pegada ambiental devido à emissão de dióxido de carbono.

Outra das vertentes do mercado global que esta constantemente a modificar-se, nesta área, está relacionada com o chavão *less is more*, ou seja, elementos mais leves mais pequenos, com mais rendimento e que podem mudar por completo o paradigma da electrónica e a forma como visto o mundo [19].

“Silicon Carbide: Smaller, Faster, Tougher” [18]

Capítulo 3

Caso de estudo

Findada a parte de investigação sobre o passado o presente e o futuro do SiCMOSFET no estado da arte no capítulo 3, explora-se agora as potencialidades deste transístor através de uma montagem pratica que segue a mesma linha de raciocínio utilizada nos capítulos anteriores, ou seja, pretende-se comprovar algumas das vantagens deste transístor expostas anteriormente. Para tal desenvolveu-se um conversor de potência, onde se procedeu ao dimensionamento, desenho da placa de circuito impresso, escolha dos componentes, esquema de montagem, escolha de elementos passivos e seu valor, a forma como atua, descrição das partes que o compõem, a forma de comutação, proteções e dimensionamento do dissipador, cálculo de perdas, montagem do conversor e ensaios em laboratório para comparar os valores teóricos com as perdas reais.

3.1. Elementos que compõem o conversor de potência

A montagem escolhida foi um conversor redutor-elevador em meia ponte, em cadeia aberta, comandada através de um *driver* próprio para SiCMOSFET e onde os sinais PWM são gerados através de um microcontrolador, o PIC18F25K80. A relação cíclica do sinal, *duty cycle*, é controlada externamente através de um potenciômetro. Foram também utilizados opto acopladores para efetuar o isolamento entre a parte de controlo e de potência. Os transístores utilizados foram dois SiCMOSFET de 650V, 39A e com uma R_{DSon} de 60 mΩ da Rohm. Para prevenir comutações simultâneas dos MOSFET's aplicou-se um tempo morto, como se verá mais à frente neste subcapítulo.

3.1.1. Meia ponte

O conversor em meia ponte, também conhecido por *half bridge*, é um dos circuitos mais usados na electrónica quando apenas são necessários 2 quadrantes para o funcionamento.

Serve para se poder fazer o controlo de aparelhos em CC, no qual se pretende ter uma regulação no sinal de saída, sendo que a tensão é unidireccional mas a corrente é bidireccional (Figura 3.1). Este conversor é muito usado no controlo de motores CC, carregadores de baterias, sistemas de balastos e sistemas de aquecimento, entre outros.

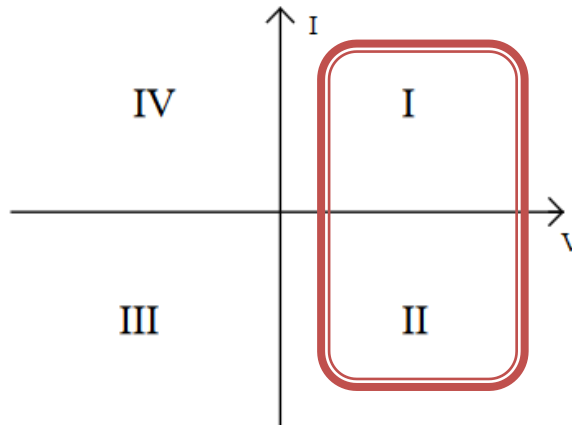


Figura 3.1 - Quadrantes de actuação [1]

O modo de funcionamento processa-se da seguinte forma:

- No quadrante I, a corrente e a tensão aplicada à carga tem o mesmo sentido, ou seja, uma evolução positiva.
- No quadrante II a tensão continua a ser positiva, ou seja a carga continua a ser alimentada por uma tensão positiva, mas a corrente é negativa (tem um sentido inverso), o que faz com que exista uma diminuição da potência à saída.

A forma de atuação do modelo em meia ponte, tem como base a ligação de dois transístores em cascata, ou também conhecidos por *totem pole*, em que um faz o *high state* e o outro de forma alternada faz o *low state*, sendo que em antiparalelo com cada transístor está um díodo (Figura 3.2).

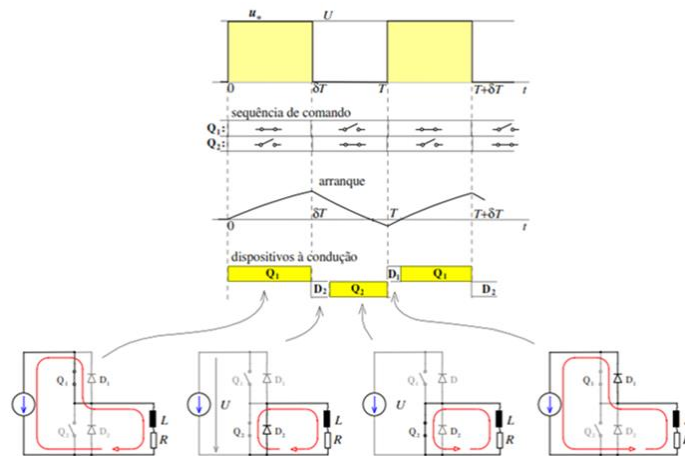


Figura 3.2 - Forma de actuação de meia ponte [2]

Partindo de um estado de repouso, o seu funcionamento ao se aplicar uma tensão, U , e com um *duty cycle*, δT de 50% para um período, T , processa-se da seguinte forma e pela ordem abaixo:

- MOSFET Q1 atuado – a corrente flui pela carga RL e atinge o seu valor máximo positivo, faz o *high state*;
- Díodo D2 atuado – tanto Q1 e Q2 estão desligados e faz um *bypass* a Q2 de forma a escoar as correntes parasitas, ocorre durante o tempo morto;
- O MOSFET Q2 atuado – a corrente flui pela carga RL e atinge o seu valor máximo negativo, e faz o *low state*;
- O díodo D1 atuado – tanto Q1 e Q2 desligados faz um *bypass* a Q1 de forma a escoar as correntes parasitas, ocorre durante o dead time, é o subir da corrente do valor negativo até ao valor de zero;

Um cenário que pode acontecer mas que é altamente prejudicial à montagem é quando os MOSFET's Q1 e Q2 estão atuados, uma vez que existe um *bypass* à carga. Porém, do ponto de vista da fonte de alimentação irá existir um curto-circuito pelo que dependendo da resistência da montagem pode queimar o circuito e os transístores. Uma forma de se tentar evitar este cenário é a aplicação de um tempo morto.

As mudanças de estado são feitas repetidas vezes por segundo consoante a frequência que se define no PWM. [2]

3.1.2. Conversor redutor

O conversor redutor - é uma montagem na qual a tensão aplicada à carga é sempre menor ou igual à tensão de entrada, sendo normalmente designado como montagem abaixadora de tensão (*step down*) ou conversor *buck*, sendo muito utilizado na regulação de tensão aplicada a aplicações do tipo telemóveis e veículos eléctricos híbridos *plug-in* entre outros.

A montagem permite ter um ajuste fino e consoante a programação e os sensores de tensão e corrente utilizados pelo conversor, à medida que por exemplo uma bateria for estando carregada permite ir diminuindo gradualmente o fornecimento de potência com muita precisão. A topologia deste tipo de conversor consiste num semiconductor totalmente controlado (por exemplo MOSFET) em série com a carga e um díodo ligado à saída do referido semiconductor e em paralelo com a carga. No entanto, um dos factores que tem um peso importante no rendimento deste conversor são as perdas associadas ao díodo. Deste modo, dado que a utilização de semicondutores tipo MOSFET permite obter menores perdas, o conversor poderá ser optimizado em termos de rendimento através da substituição do díodo por um MOSFET. Este tipo de conversores designa-se de síncrono [3].

O conversor do tipo redutor síncrono também pode ser visto como uma meia ponte, que também é utilizada por exemplo como um *Chopper* de 2 quadrantes. Assim, poderá também ser aplicado à variação de velocidade para motores CC, pois como se sabe para uma excitação constante a velocidade destes é praticamente proporcional à tensão aplicada no induzido [4].

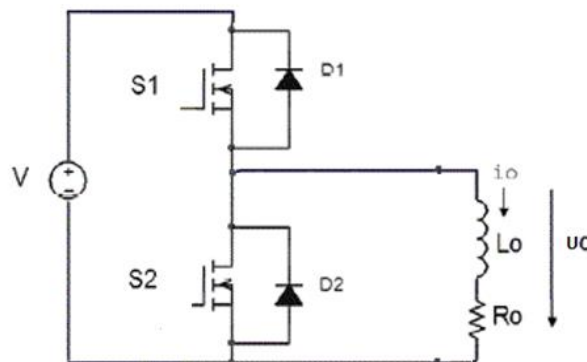


Figura 3.3 – Conversor CC/CC de 2 quadrantes [5]

Os MOSFET's $S1$ e $S2$ fazem os *low* e *high state*, tendo os díodos $D1$ e $D2$ a função de fazer o *bypass* para as correntes de roda livre, o condensador C serve para estabilizar o sinal de saída do conversor e atenuar o *ripple* de saída. A Carga neste caso do tipo RL, no qual a corrente que a percorre é i_0 , sendo a tensão aplicada sempre mais baixa que a de V , e nunca será igual devido às perdas e da regulação que se faz na *Gate* dos MOSFET's. A aplicação dos SiCMOSFET nesta montagem tem a vantagem de conseguir menores perdas na comutação e poder-se trabalhar com tensões e correntes maiores.

3.1.3. Tempos mortos

Num semiconductor ideal as comutações de condução – corte e corte - condução seriam feitas instantaneamente. No entanto assim não acontece pois existem as capacidades parasitas internas do semiconductor, que atrasam o processo de comutação. Deste modo se não houver um tempo pré estabelecido para deixar o sistema recuperar de um estado para o outro e estabilizar o sinal, pode existir uma comutação dupla, onde o semiconductor não consegue manter o estado desejado, o que pode provocar uma comutação não prevista e um curto-circuito à fonte de alimentação. Para contornar esse problema e evitar que aconteça a simultaneidade de atuações de dois MOSFET's aquando de alteração de estados, é necessário haver um intervalo de segurança, designado por tempo morto. Este intervalo de alguns nano ou micro segundos que o PWM espera para dar a ordem de comutação de sinal e que consoante os MOSFET's e microprocessadores pode ser maior ou menor, cria-se assim um sistema para evitar comutações duplas. Como já foi visto no Capítulo 2 o tempo morto é um factor que provoca atrasos na comutação, por isso quanto maior for mais lento o sistema será a comutar, afectando assim a frequência de comutação. Na realidade quanto mais rápidos forem os MOSFET's, mais rápidos deverão fazer a transição do *high state* para o *low state* e vice-versa. De referir que a potência do transistor também interfere no tempo morto, pois quanto maior for esta mais tempo é preciso haver para se dar a estabilização. Na Figura 3.4, seguindo a nomenclatura da Figura 3.3, está representado o cenário ideal onde não seria preciso o tempo morto, assim como o porquê de se precisar deste, e como ele atua sobre o sinal.

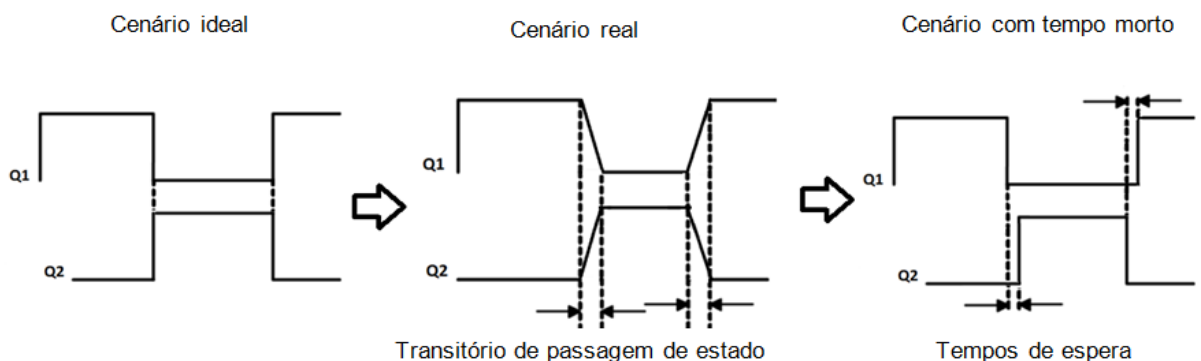


Figura 3.4 - Modo de actuação do tempo morto, em impulsos rectangulares [6]

O Q1 representa a entrada do *high state* que pode estar com um *duty cycle* de sensivelmente 50%. Quando o Q1 deixar de operar entra o Q2 para dar o *Low state*. Do lado esquerdo da ilustração está representado o cenário ideal no qual quando o Q1 finda a operação, imediatamente inicia a de Q2. Ao centro apresenta-se o cenário real, no qual esta representado o transitório da passagem de um estado para outro (demonstrado numa forma de rampa). Existe assim um período de queda e um período de subida até chegar ao estado lógico pretendido, que resulta num aumento do período do impulso e por consequente uma redução de frequência [5]. Se Q1 ou Q2 entram à comutação durante este período, o que sucede é que ambos vão estar ligados ao mesmo tempo, criando um *bypass*, como já se viu anteriormente. Mais à direita apresenta-se a forma como se comporta o *dead time*, sendo que este funciona apenas na parte ascendente do sinal de forma a fazer o compasso de

espera para que a parte descendente do sinal oposto tenha tempo suficiente para estabilizar e garantir o estado lógico desejável.

3.1.4. Relação cíclica & modulação por largura de impulso

O controlo de potência entregue pelo conversor de potência é realizado através da modulação de largura de impulso aplicado à *gate* dos semicondutores de potência. Como em corrente contínua a frequência é zero, para se alterar a tensão tem que se criar um dispositivo que gere períodos de tempo, (3.1), e dentro desses períodos haja um tempo em que se está a deixar passar tensão e no restante não, T_{on} e T_{off} (3.2). Esta técnica é designada por modulação largura de impulso, sendo mais conhecido pela sigla inglesa PWM, *pulse width modulation*, e é um algoritmo que poderá por exemplo estar num microcontrolador e que através do seu *clock* permite gerar períodos de uma onda quadrada a uma frequência regulável, na casa dos kHz. Esta onda quadrada é definida por 2 estados lógicos, o *low* e o *high state*, sendo o tempo em que se esta num *low* e *high state* durante o período definido por relação cíclica (Figura 3.5). A relação cíclica, também designada por *duty cycle*, e tem como sigla δ (3.1). Esta é caracterizada pela relação entre o tempo T_{on} e o tempo T_{off} , sendo o período, T definido pela soma de ambos (3.3). Quanto maior for o T_{on} maior tensão será aplicada à saída, e se o T_{on} for igual ao período então tem-se a tensão máxima aplicada à carga. Se o T_{off} for a totalidade do período então não existe tensão na saída Figura 3.5.

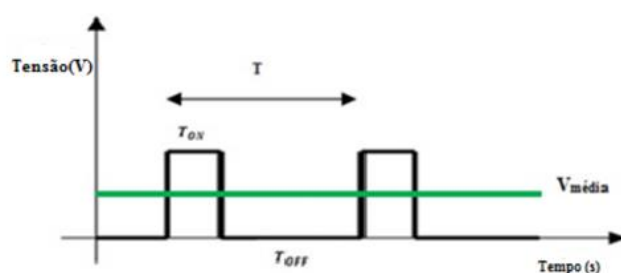


Figura 3.5 – Modulação de largura de impulso num conversor de corrente contínua [7]

A tensão que é aplicada a uma carga é uma % da tensão da fonte, sendo esta função do fator de ciclo (3.4).

Duty cycle:

$$\delta = \frac{T_{on}}{T} \quad (3.1)$$

$T_{on} \rightarrow$ Tempo no período em que se está a comutar - s

$T \rightarrow$ Tempo do período - s

Frequência:

$$T = \frac{1}{f} \text{ [s]} \quad (3.2)$$

$f \rightarrow$ frequência - Hz

Período:

$$T = T_{on} + T_{off} \text{ [s]} \quad (3.3)$$

$T_{on} \rightarrow$ Tempo no período em que se está a comutar - s

$T_{off} \rightarrow$ Tempo no período em que não se está a comutar – s

Tensão média aplicada:

$$V_{média} = \delta \times V_{entrada} \text{ [V]} \quad (3.4)$$

$\delta \rightarrow$ *duty cycle* – a dimensional

$V_{entrada} \rightarrow$ Tensão à entrada do dispositivo – V

Quanto maior for a frequência gerada pelo PWM, menor será o ripple nos componentes com capacidade de armazenamento (bobinas e condensadores). Este facto torna-se importante quando se fala da alimentação de motores CC e de cargas sensíveis a variações de tensão. Os motores CC, que funcionam por campos magnéticos permanentes a falha ou redução de tensão faz com que o binário e a velocidade se alterem, para cargas sensíveis tais como baterias de veículos eléctricos/híbridos, a tensão aplicada não ser o mais próxima possível de uma recta faz aumentar a temperatura desta, reduzir a eficiência e o seu tempo de vida. [6]

3.1.5. Driver

Regra geral os circuitos integrados têm sinais de saída com valores de tensão muito baixos, abaixo dos 5V, sendo que este valor de tensão não chega para fazer uma comutação na *Gate* de um MOSFET, e muito menos para um SiCMOSFET, que tem um valor de tensão na *Gate* superior aos dos SiMOSFET. Para contornar este problema à saída do circuito integrado é colocado um driver, que na entrada recebe o sinal oriundo do PWM a uma tensão muito baixa e o eleva para um sinal com uma amplitude maior, para poder ser reconhecido na *Gate* do MOSFET. O *driver* funciona assim como um amplificador de sinal, e para além disso permite estabilizar o sinal de entrada na *Gate* devido a uma ligação ao *Ground*. A *Gate* é atuada, como já se viu anteriormente, através de tensão aplicada, pelo que teoricamente esta funciona como um condensador e não existe passagem de corrente. No entanto quando deixa de haver aplicação de tensão na *Gate* e deixa de haver diferença de potencial gera-se um corrente de alguns nano amperes na sua entrada, repercussões do efeito de Miller, que apesar de ser uma valor de corrente muito baixo pode facilmente interferir com o funcionamento do microcontrolador. O driver funciona como

estanque e não deixa esta corrente passar, género de transformador de isolamento. Entre a saída do driver e a *Gate* geralmente coloca-se uma resistência que serve de estabilizador do sinal de saída do driver e também de redutor de tensão de forma a ter-se uma tensão de entrada na *Gate* mais perto possível da pretendida. Consoante a frequência de comutação na *Gate* este valor de resistência tende a variar por estar relacionada com a resistência na *Gate*, R_g . Por estas razões a escolha do driver tem que ter em conta se é compatível com os SiCMOSFET, nomeadamente o range de tensão que se aplica à *Gate*. Para este não fornecer menos tensão ou uma tensão superior, este range tem que ser sempre superior ao da *Gate* para poder fazer um *low* e *high state* fidedigno, sendo que para o MOSFET escolhido o range de tensão na *Gate* é de -4 a 22V [7][8][9][10].

O driver escolhido foi o UCC27531 da Texas Instruments. Esta escolha recaiu sobre este *driver* devido aos tempos de atraso que tem na ordem dos nano segundos o que o torna compatível com o SiCMOSFET escolhido. Muitos drivers já têm um opto acoplador interno de forma a fazer o isolamento galvânico da potência e do comando, no entanto este não o tinha e por isso foi necessário colocar um à entrada do *driver*.

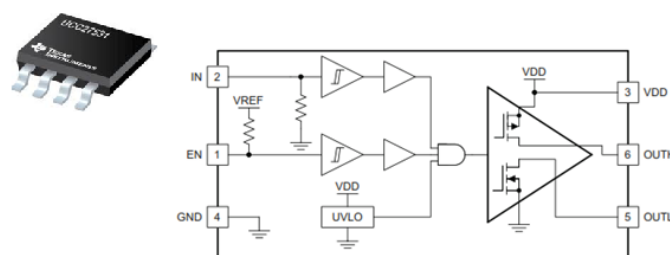


Figura 3.6 – Driver UCC27531 da Texas instruments

3.1.6. Opto acoplador

Na electrónica é necessário isolar-se a parte do comando da parte da potência, um pouco da mesma forma como se faz para os controlos de motores em corrente alternada, através de contactores e relés. Efetua-se esta proteção pois as grandezas eléctricas a controlar não são suportáveis pela parte de comando, que é composto por electrónica (microprocessador) que funciona com correntes e tensões muito baixas, mA e +/- 5V. Se a alimentação fosse a mesma da parte de potência, como os circuito do comando tem um resistência muito mais pequena que os componentes de potência, ao ligar o conversor este queimaria tudo da parte do comando. Desta forma também anomalias na parte da potência não são transportadas para a parte de comando. O mesmo acontece ao contrário embora este caso já não seja tão problemático. A proteção é um opto acoplador, acoplador óptico, que é um díodo e um fotodiodo inseridos num mesmo componente. O escolhido para este conversor foi o HCPL-9030 da Agilent, Figura 3.7.

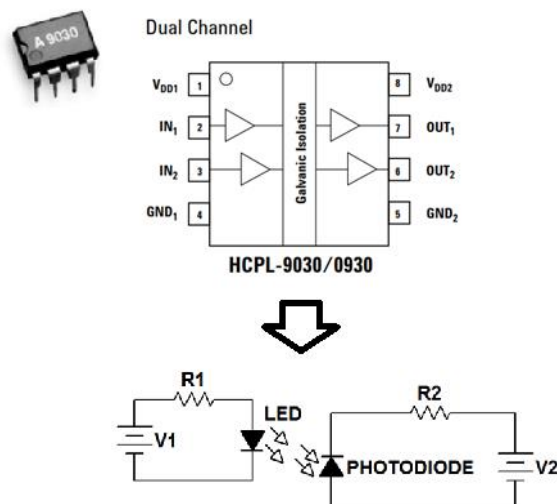


Figura 3.7 - Opto acoplador da HCPL-9030 da Agilent [12]

Funciona como um isolamento galvânico, no qual não existe qualquer tipo de ligação física entre o emissor e o receptor. A forma de atuação está demonstrada na Figura 3.7, sendo que o emissor é um LED (*Light Emitting Diode*), que é alimentado por uma fonte V1, que pode ser a mesma do comando e funciona consoante a informação fornecida pelo microprocessador (PWM), que o faz ligar e desligar.

O receptor é um fototransistor que funciona de forma semelhante a um BJT e que alimentado por uma fonte, V2, independente da do emissor (até a massa deve ser diferente para se evitar que se crie correntes parasitas através destas) e por um fotodiodo que absorve os *fótons* enviados pelo LED do emissor (funciona como se fosse uma *Gate*), que o faz comutar de forma inversa, e assim atracar e fechar o circuito.

Tal como acontece no Driver a escolha do fotodiodo tem que ser feita em função do MOSFET a ser usado. Sendo o SiCMOSFET um transístor muito rápido em termos de comutações, o fotodiodo tem que ser ainda mais rápido, para se poder ter uma margem devido a perdas. [11] [12]

3.2. Descrição do *modus operandis* do conversor

Após feita a descrição dos elementos que compõem o conversor a ser montado, apresenta-se a descrição dos vários aspectos que permitiram desenvolver o conversor, ou seja, o material a ser usado, a forma como foi dimensionado, os cuidados a ter, e a forma como funciona.

3.2.1. Descrição da *dispoSição* da arquitectura do conversor

Tal como referido, conversor a ser desenvolvido tem como base uma meia ponte, sendo deste modo composto por dois SiCMOSFET que são de tipo N, também definidos como NMOS, de enriquecimento com um díodo em antiparalelo em cada MOSFET. estes díodos são de silício e não SiC, e também não tem uma fonte Kelvin.

O sistema é composto por um microcontrolador, PIC18F25K80, que é alimentado a 5V por uma fonte externa, e tem como função gerar o PWM que vai criar a frequência dos períodos que são enviados para o *driver* da *Gate* de cada SiCMOSFET. Para se poder definir os tempos da relação cíclica de uma forma manual sem se ter que se mexer no código do pickKit utilizou-se um potenciômetro.

Como forma de indicação para o utilizador existem 3 LED's ligados às saídas do pickKit para dar indicação do funcionamento do micro conversor, ou seja:

- LED verde – microcontrolador em funcionamento;
- LED amarelo – microcontrolador em processamento;
- LED vermelho – microcontrolador não está em funcionamento.

Na Figura 3.8 apresenta-se o esquema em Kikad. De referir que na saída do microcontrolador está ainda uma saída para ligação ao computador

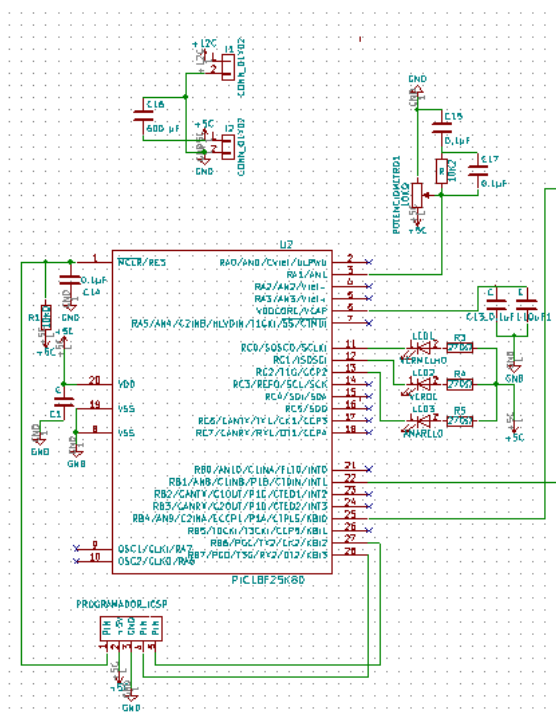


Figura 3.8 – Esquema microcontrolador com LED's e potenciômetro em Kikad

Através do programador PICKit faz-se a ligação do microcontrolador da montagem ao *software* de programação MPLAB- X IDE da Microchip Technology Inc. Neste definiram-se as saídas a serem usadas pelo microcontrolador tanto para os leds como para o potenciômetro, a frequência de comutação, *dead time* e as saídas para as *Gates* dos MOSFET's. No programa os parâmetros que se podem alterar são a frequência e *dead time*. Para se variar a frequência vai-se à aba *tmr2.c*.

```

61 void TMR2_Initialize(void)
62 {
63     // Set TMR2 to the options selected in the User Interface
64
65     // PR2 99;
66     PR2 = 0x63; // 9F = 100kHz
67
68     // TMR2 0;
69     TMR2 = 0x00;
70
71     // Clearing IF flag.
72     PIR1bits.TMR2IF = 0;
73
74     // T2CKPS 1:1; T2OUTPS 1:1; TMR2ON on;
75     T2CON = 0x06; // 0x04 - controlo de frequência
76 }

```

Figura 3.9 – Alteração de frequência no PICKit

Para se aumentar ou baixar a frequência, em hexadecimal altera-se a linha 66 e o PR2. Na linha 75 altera-se o T2CON para se poder ver no osciloscópio o sinal a variar, e melhorar a qualidade da amostra. Para se variar o *dead time* é na aba main.c.

```

72 void main(void) {
73     // Initialize the device
74     SYSTEM_Initialize();
75
76     ECCP1DEL = 0x80 | DeadBand; // PWM ligado - Dead time 0x80 = 80ns em hexadecimal
77
78     TMR0_SetInterruptHandler(TMR0_Rotina_ISR);
79 }

```

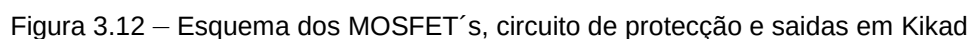
Figura 3.10 – Alteração de dead time no PICKit

Altera-se a linha 76 altera-se o ECCP1DEL para se aumentar ou baixar o dead time

Após definidos os parâmetros, o programador já não é necessário e o funcionamento do conversor faz-se apenas pela regulação do *duty cycle* através do potenciômetro. O conversor está agora pronto para ser usado e pode-se aplicar carga aos seus terminais. O sinal que sai do microcontrolador é depois enviado para a entrada do opto acoplador, que faz o isolamento galvânico do microcontrolador do resto do conversor (separação do comando da potência). Usa-se também duas massas para o sistema, uma para a potência e outra para o comando, como já tinha sido visto anteriormente. O opto acoplador é alimentado na entrada a 5V de uma fonte externa (a mesma do microcontrolador), sendo a saída alimentada por uma fonte de 12V externa mas que é rectificada para 5V. Para evitar ao máximo as harmónicas no conversor em todas as saídas de alimentação existem condensadores de baixa capacidade a fim de minimizar este fenómeno. À saída do opto acoplador é ligada à entrada do driver do MOSFET, sendo que este driver necessita de uma fonte de 15V. Para funcionar a esta tensão utilizou-se um conversor CC-CC isolado, que converte 12V de uma fonte externa para 15V, sendo esta fonte de 12V a mesma que é utilizada para alimentar a saída do opto acoplador. Na Figura 3.11 apresenta-se o esquema em Kikad, as ligações do opto acoplador e driver. De referir que são colocados diversos condensadores entre as saídas e entradas de forma a se poder garantir uma melhor qualidade de sinal.



Na Figura 3.12 apresenta-se o esquema em Kikad, as ligações do MOSFET e a proteção colocada entre a *Gate* a *Source*.



Entre a *Source* e o *Drain* do MOSFET é ligada uma fonte para alimentar a carga. Esta montagem repete-se e é feita duas vezes para se poder fazer o *high state* e *low state* do *duty cycle*. Em paralelo com os dois MOSFET's estão colocados dois condensadores de alta capacidade de forma a se poder ter uma soma de capacidade, com o intuito de estabilizar a tensão aplicada à saída e evitar sobretensões entre os terminais do *Drain* e *Source* do MOS.

3.2.2. Aspectos a ter em conta

Com o objectivo de se ter o melhor conversor possível com os meios disponíveis, teve-se em conta alguns aspectos com o propósito de atenuar frequências parasitas, perdas por indução, efeito Miller, e por efeito de Joule. São medidas normalmente usadas em conversores para SiMOSFET, e são feitas com elementos passivos, a fim de se obter filtros de passa baixo e passa alto para se poder garantir uma banda de frequências mais ou menos controlada. Assim, as medidas tomadas foram as seguintes:

- Díodo *Zener* em paralelo com uma resistência, de pelo menos 1k Ω , e ambos em paralelo com a *Gate* e a *Source* a fim de evitar que descargas possam atingir o *driver* da *Gate* (Figura 3.12);
- Encurtar ao máximo as distâncias entre componentes, pois as pistas produzem indutâncias parasitas e *loops* na *Gate*;
- Colocar o *driver* da *Gate* o mais próximas possível, sendo que isto resulta numa redução significativa do *loop* de indução parasita na *Gate*, atenuando assim a ocorrência de falsas comutações devido à geração de EMI. [13]
- Ligar condensadores perto da fonte DC para atenuar, EMI;
- Colocar condensador entre a entrada e saída de tensão, fontes, para estabilizar a alimentação e diminuir o ruído nesta
- Definir os valores de resistência de *Gate* ON e OFF;
- Uso de mais do que uma massa para garantir que não se introduz ruído no sistema e para ter uma boa referência de *ground* no sistema;
- Uma distância física de alguns centímetros entre os MOSFET's e o resto da montagem para atenuar os problemas com o campo magnético elevado produzido pelas correntes elevadas que circulam entre a *Source* e o *Drain* dos MOSFET's;
- Outra medida importante a ter em conta para evitar os efeitos de electrostáticos é ao efetuar a montagem da placa, ter-se um dispositivo de descargas à terra na bancada de operação e da pessoa que esta a fazer a montagem da mesma (calçadeiras), devido às correntes extremamente baixas de operação da electrónica, uma vez que pequenas variações de potencial electrostáticas podem danificar os equipamentos;
- A ligação dos componentes à placa é feita traves da aplicação de estanho, Sn, sendo que para melhorar a aplicação da solda e a qualidade desta é aconselhável a aplicação de pasta de solda uma vez que esta funciona como um elemento de limpeza o que faz com que a solda agarre melhor o componente;

➤ Para evitar soldas frias, com um multímetro ver continuidades após o estanhar de cada ponta dos elementos à placa, usando o mesmo multímetro ver se as pistas têm continuidade entre elas, e assim pode-se detectar eventuais curto circuitos entre componentes quando a placa mais tarde for ligada.

Estas são as medidas que fisicamente melhor optimizam o sistema, em termos do trabalhar do dispositivo respeitando os parâmetros dos componentes.

3.2.3. Criação de modelo virtual do conversor

A ESTSetúbal, no departamento de engenharia electrotécnica, tem nos seus laboratórios uma máquina de CNC especializada em fabrico de placas de circuito impresso, no qual é possível descarregar ficheiros no *software* da mesma e esta construir as pistas, efetuar os furos para o acoplamento dos componentes e fazer o corte da placa para as dimensões que se pretende.

O programa usado para projetar o conversor foi o Kicad, sendo que este consegue produzir diversas perspectivas sobre o conversor, esquema de ligações da placa, esquema em formato PCB e pré visualização em 3D. Seguindo as premissas enumeradas anteriormente construiu-se a placa electrónica para o conversor em estudo, sendo que na Figura 3.13 está o esquema de ligações da placa

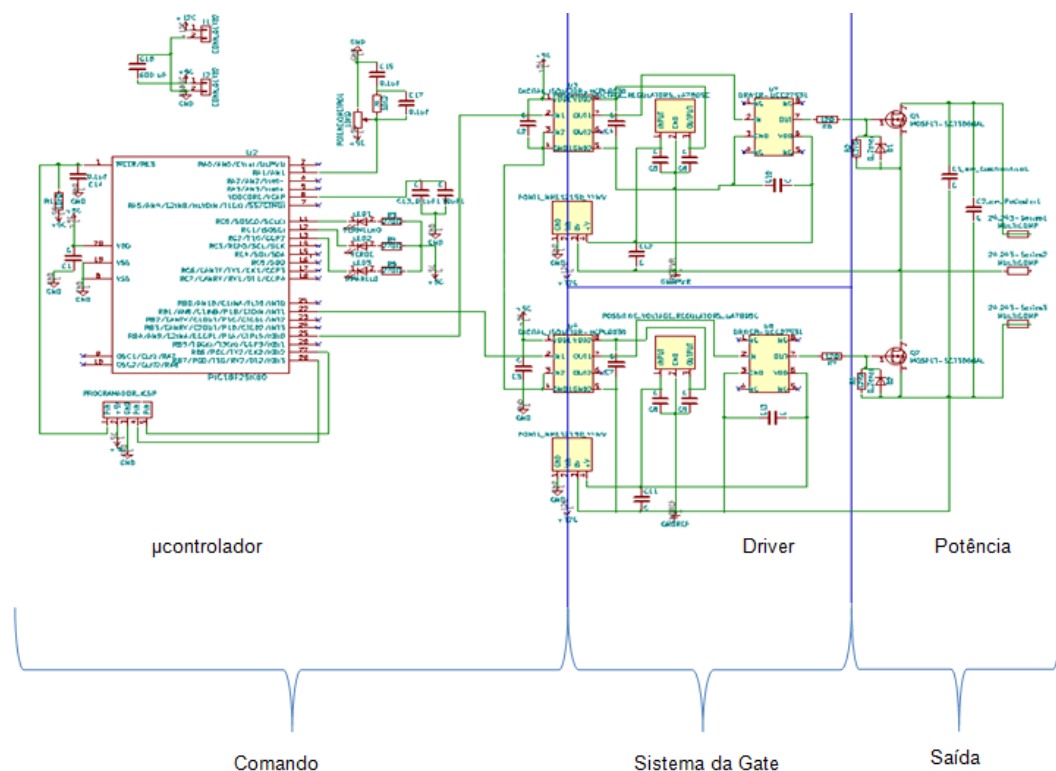


Figura 3.13 - Esquema de ligações da placa em Kicad

Do lado esquerdo da Figura 3.13 apresenta-se o microcontrolador, PIC18F25K80, as alimentações da parte de comando (uma fonte de 5V e outra de 12V), uma régua de 5 pinos que faz o

interface entre o microcontrolador e o programador (ligação para o PICKit), 3 LED's de indicação de estado do microcontrolador e um potenciômetro para controlar o *dead time* sem ser preciso usar o conversor, o microcontrolador é o elemento principal da parte de comando. A fim de se obter um melhor isolamento a massa do microcontrolador e da parte a montante do opto acoplador são a mesma, mas a parte a jusante do opto acoplador é outra. A linha vertical azul está sobreposta ao opto acoplador, de forma a mostrar o isolamento galvânico, estando aqui as fontes para fazer a conversão de tensão para o driver e para a jusante do opto acoplador. A aplicação de condensadores de baixa capacidade à saída das fontes é também respeitada. Segue-se depois os *driver's* que amplificam o sinal do microcontrolador para valores que a Gate dos MOSFET's reconhece. Na zona do driver existem dois sistemas idênticos, o de baixo serve para fazer o *low state* e o de cima para o *high state*, por isso a divisão com uma linha horizontal azul, para fazer a distinção de um do outro, o *driver* e a Gate fazem parte do sistema de Gate. Mais à direita apresenta-se a parte de potência com os MOSFET's, formando uma meia ponte em H, os terminais de ligação do *Drain* e da *Source* bem como a alimentação para uma carga, a aplicação de condensadores de alta capacidade, 2200 μ F e 100 μ F, em paralelo com a meia ponte também é respeitado.

Na Figura 3.14, o esquema em PCB

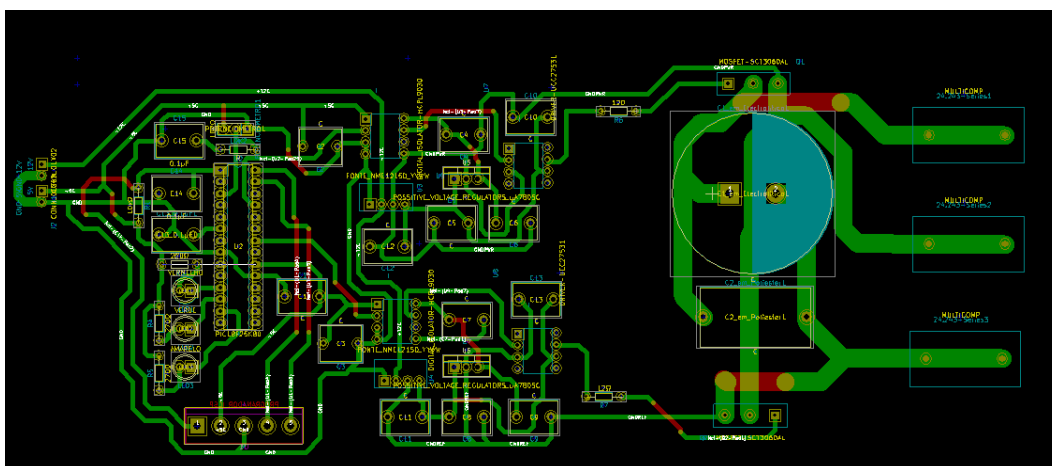


Figura 3.14 - Esquema de pistas em placa de circuito impresso em Kicad

A placa em formato final teve aspecto da Figura 3.14, sendo que a parte da potência e do comando está deliberadamente afastada, para se poder criar uma estrutura de isolamento de ruído. Por outro lado os MOSFET's são colocados nas extremidades da placa com o propósito destes serem acoplados a sistemas de refrigeração, um em cada. As pistas a vermelho representam pistas de dupla face, e as quais teve que ser feito a pista a fio.

Na Figura 3.15 – a previsão em 3D de como poderá ficar o conversor de potência

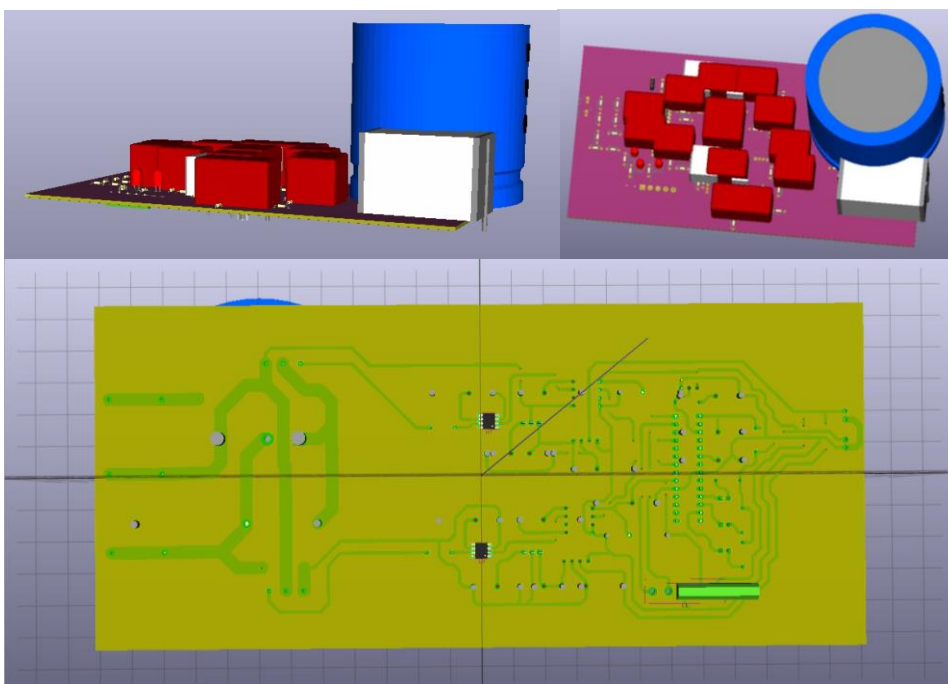


Figura 3.15 - Vistas em 3D do modelo em kicad

Nas Figuras 3.14 e 3.15 apresentam-se as vistas em 3D: lateral, de cima e de baixo. De salientar na vista de baixo a largura das pistas para a parte da potência com 4mm de largura, enquanto para o comando ficou com 1mm, tendo-se escolhido esta largura de pista devido às correntes que aí vão circular.

3.2.4. Material utilizado

Os materiais utilizados para o protótipo laboratorial bem como a sua quantidade e valor foram os seguintes:

- Placa com banho de cobre numa das superfícies com 220cm^2 – 1
- Microcontrolador de 28 pinos - PIC18F26k80 – 1
- Opto acoplador - DIGITAL ISOLATOR HCPL9030 – 2
- Fonte de alimentação - POSITIVE VOLTAGE REGULATOR $\mu 7805\text{C}$ – 2
- Fonte de alimentação - NME1215D – 2
- SiCMOSFET - SCT3060AL – 2
- DRIVER do MOSFET – UCC27531 – 2
- LED amarelo – 1
- LED vermelho – 1
- LED verde – 1
- Condensador electrolítico - CE(M) ED 105°C $2200\mu\text{F}$ 200V 1722H – 1
- Condensador poliéster - PHILIPS $4\mu\text{F}7\text{J}$ 63V 344MKT HQ9017 – 1

- Condensador poliéster - D100 100nf 15,4 8mm – 14
- Condensador Tântalo 10µf 25v – 1
- Condensador 100µf 35V – 1
- Resistência - 270Ω – 3
- Resistência - 12Ω – 2
- Resistência – 12kΩ – 2
- Resistência – 10kΩ – 3
- Díodos Zener – 2
- Terminais de ligação ao motor - MULTICOMP 24.243-Series – 3

3.3. Cálculo de perdas e dissipador

O cálculo das perdas serve para se criar um modelo matemático do conversor, para depois se poder comparar com os ensaios realizados. Por outro lado, este cálculo também é fundamental para o dimensionamento do dissipador que é muito importante pois é elemento responsável pela dissipação de calor que se gera nos SiCMOSFET a quando do seu funcionamento.

3.3.1. Perdas no MOSFET

Após o dimensionamento do conversor e com o intuito de se efetuar alguns ensaios para se poder comprovar as potencialidades dos SiCMOSFET, efectuou-se o apanhado das perdas que afectam o desempenho deste.

Num sistema perfeito as perdas não existem e a eficiência é de 100%, pois o valor que entra no sistema só é condicionado à saída pela função que lhe é aplicada. No caso dos transístores e em particular o MOSFET, se não houvesse perdas, cada comutação da Gate seria uma recta vertical ascendente e descente, e não como já se verificou, ou seja, com rampas, e não seria afectada nem pela frequência a que comuta nem pela temperatura. No entanto através dos catálogos do fabricante e de uma análise das curvas características do MOSFET é possível prever as suas perdas. As perdas de condução, $P_{\text{condução}}$, acontecem a cada momento que o MOSFET está a conduzir, é dada pela aproximação da resistência entre o *Drain* e *Source*, R_{DSon} , que é afectada tanto pela corrente aplicada na carga, I_{carga} , como a T_j . No entanto tem que ser adaptada ao facto de não ser uma perda continua e estar dependente do tempo de funcionamento e de outros factores tais como *dead time* e o *ripple* da corrente. Através da equação 3.5 é possível obter o valor das perdas de condução tendo em consideração os vários factores que o afetam.

$$P_{\text{condução}} = R_{\text{DSon}} \times \frac{V_{\text{out}}}{V_{\text{in}}} \times \left(I_{\text{carga}}^2 + \frac{\Delta I^2}{12} \right) \times \left(\frac{T - (2 \times \Delta T)}{T} \right) \quad [\text{W}] \quad (3.5)$$

$R_{DSon} \rightarrow$ Resistência entre *Drain* e *Source* – Ω

$V_{out} \rightarrow$ Valor médio de tensão de saída – V

$V_{in} \rightarrow$ Valor médio de tensão de entrada – V

$I_{carga} \rightarrow$ Corrente na carga – A

$\Delta I \rightarrow$ Corrente de ondulação em DC, Figura 3.16 – A

$T \rightarrow$ período – s

$\Delta_T \rightarrow$ *dead time* – s (125ns)

Sendo R_{DSon} um valor quase constante esta perda tem como principal factor I_{carga} . [10][14][15]. A corrente de *ripple*, ΔI , é a componente em corrente alternada presente numa corrente continua quando esta é gerada por um conversor CC/CC (Figura 3.16).

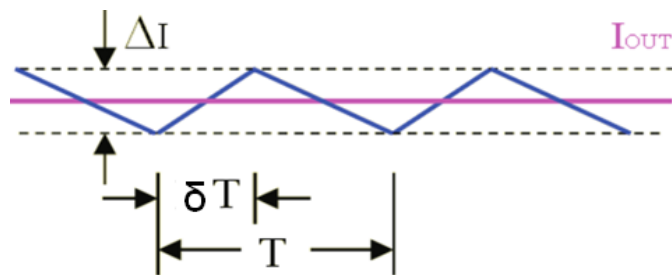


Figura 3.16 – Representação da corrente de saída de um conversor CC/CC [17]

Na Figura 3.16, a roxo apresenta-se a corrente ideal (I_{OUT}), a azul o valor da corrente real (considerando uma carga RL) onde a sua variação ΔI , apodera ser expressar pela equação (3.6)

$$\Delta I = (U_{entrada} - (R_{carga} \times I_{saida})) \times \frac{\left(\frac{U_{saida}}{U_{entrada}}\right) T}{L} \quad [A] \quad (3.6)$$

$U_{entrada} \rightarrow$ tensão de entrada – V

$R_{carga} \rightarrow$ Resistência de carga – Ω

$I_{saida} \rightarrow$ Valor médio de corrente de saída – A

$U_{saida} \rightarrow$ Valor médio de tensão de saída – V

$T \rightarrow$ período - s

$L \rightarrow$ Coeficiente de indução da carga - H

O ΔI é diretamente afectada pela relação entre as tensões de saída e entrada e são estas que definem o seu aumento ou decréscimo [10][14][15].

Conforme se verificou pela equação 3.5 as perdas de comutação, $P_{comutação}$, são dependentes da tensão e corrente aplicada, V_{carga} e I_{carga} ao semiconductor, bem como à frequência que a Gate do MOSFET vai estar a funcionar, $f_{comutação}$. No caso dos dois MOSFET's as perdas de comutação serão dadas por :

$$P_{\text{comutação}} = V_{\text{carga}} \times I_{\text{carga}} \times f_{\text{comutação}} \times (T_{\text{don}} + T_r + T_{\text{doff}} + T_f) \quad (3.6)$$

Estas perdas são dimensionadas para um sistema de cascata com 2 MOSFET's, pelo que, para se calcular apenas as perdas em um tem que se fazer um quociente deste valor por dois, ou seja:

Para 1 MOSFET

$$P_{\text{comutação}} = \frac{1}{2} \times V_{\text{carga}} \times I_{\text{carga}} \times f_{\text{comutação}} \times (T_{\text{don}} + T_r + T_{\text{doff}} + T_f) \quad (3.7)$$

$V_{\text{carga}} \rightarrow$ Tensão na carga – V

$I_{\text{carga}} \rightarrow$ Corrente na carga - A

$f_{\text{comutação}} \rightarrow$ frequência de comutação – Hz

$T_{\text{don}} \rightarrow$ Turn on delay time – ns (22 ns)

$T_r \rightarrow$ Rise time – ns (41 ns)

$T_{\text{doff}} \rightarrow$ Turn off delay time – ns (48 ns)

$T_f \rightarrow$ Fall time – ns (27 ns)

Os valores de T_{don} , T_r , T_{doff} , e T_f são retirados do *datasheet* do SiCMOSFET

A importância de ter um transistor rápido é relevante para se ter baixas perdas de comutação, mas para além disso a frequência tem uma influência muito grande pois quanto maior for, maiores serão as perdas de comutação que tendem a crescer de forma quase exponencial [10][14][15].

O diodo de roda livre encontra-se em antiparalelo com a *Drain* e *Source* do MOSFET, pelo que quando o MOSFET passa do estado de condução para o corte a corrente de saída encontra neste diodo uma forma de fazer *bypass* ao MOSFET e não o danificar até se escoarem. As perdas de condução no diodo de roda livre, $P_{\text{condução diodo}}$, são calculadas através da interpretação da sua curva característica consoante a temperatura de funcionamento

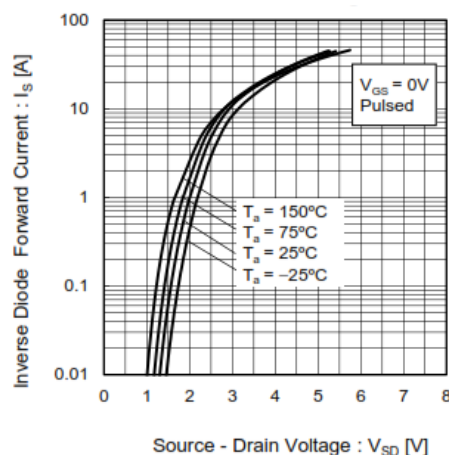


Figura 3.17 - Gráfico de corrente do diodo de roda livre [10]

A partir do gráfico da Figura 3.17 é possível tirar a corrente, I_D , consoante a tensão entre *Source* e *Drain*, V_{SD} , tendo também em conta o *dead time*, ΔT , e a frequência de comutação. Consegue-se assim determinar esta perda, ou seja, estas perdas são calculadas tendo em conta um sistema em cascata tal como para as perdas de comutação. As perdas de condução tendo em conta os dois díodos pode ser determinado pela seguinte expressão:

$$P_{\text{condução díodo}} = V_{SD} \times I_D \times \frac{2 \times \Delta T}{T} \text{ [W]} \quad (3.8)$$

Para apenas um díodo é necessário ter em conta o tempo de condução do MOSFET em função do período

$$P_{\text{condução díodo}} = V_{SD} \times I_D \times \frac{1 - \delta \times (T + \Delta T)}{T} \text{ [W]} \quad (3.9)$$

$$\delta = \frac{T_{\text{condução Mosfet}}}{T} \text{ [s]}$$

$V_{SD} \rightarrow$ tensão que atravessa o díodo - V

$I_D \rightarrow$ corrente que atravessa o díodo - A

$\Delta T \rightarrow$ *dead time*- s (250ns)

$T \rightarrow$ período - s

No caso de estudo são aplicados os dois [10][15]

Tal como o MOSFET, o díodo também tem um tempo de recuperação, que é mais uma perda que se tem que ter em conta na soma das perdas, ou seja, as perdas de recuperação dos díodos de roda livre, $P_{\text{recuperação díodo}}$, que tem como base a carga inversa necessária para este recuperar, C . Fazendo o produto desta com a tensão da fonte, U_{fonte} , e a frequência de comutação, $f_{\text{comutação}}$, consegue-se calcula-la, ou seja:

$$P_{\text{recuperação díodo}} = C \times f_{\text{comutação}} \times U_{\text{fonte}} \times 2 \text{ [W]} \quad (3.10)$$

$C \rightarrow$ Carga inversa de recuperação - nC (55)

$f_{\text{comutação}} \rightarrow$ frequência de comutação - Hz

$U_{\text{fonte}} \rightarrow$ Tensão na fonte – V

Para o caso de estudo no qual se está a usar dois MOSFET's é preciso multiplicar as perdas por dois, pois está-se a utilizar dois díodos. A carga de recuperação do díodo é dada pelo fabricante sendo um valor constante [17].

As Perdas na *Gate*, P_g , a *Gate* tem em conta a Carga na *Gate*, Q_g , que quando o *driver* dá ordem é carregada com tensão, V_{dd} , ao efetuar-se esta carga e depois descarga, consoante a informação do *driver* da *Gate*, produz-se perdas tanto na comutação ON como na OFF. Estas perdas são causadas pela carga necessária para carregar a *Gate* e pelo tempo que demora a carregar e a

descarregar, e ainda pelo facto de nem toda a energia ser utilizada e existir sempre alguma dissipação da mesma.

A frequência de comutação, F_{SW} , influencia também o aumento das perdas, ou seja, quanto maior for a frequência maiores serão as perdas. Esta é uma das razões para o qual a eficiência decresce com o aumento da frequência, sendo que estas perdas podem tornar-se significativas quando se trabalha na casa dos MHz. Usando a carga na *Gate*, Q_g , a tensão na *Gate*, V_{dd} , e a frequência de comutação, F_{SW} , consegue-se calcular as perdas na *Gate* através do produto das três, ou seja:

$$P_g = Q_g \times V_{dd} \times F_{SW} \text{ [W]} \quad (3.11)$$

$Q_g \rightarrow$ Carga na *Gate* – nC

$V_{dd} \rightarrow$ Tensão na *Gate* – V

$F_{SW} \rightarrow$ frequência de comutação – Hz

O valor de Q_g geralmente é dado pelos fabricantes, que fornecem o valor máximo necessário para se carregar a *Gate* bem como as condições ideais para o mesmo. [10][14][15].

As perdas no *driver* são a soma de duas perdas distintas, a P_{SW} e P_{DC} . As perdas de comutação no *driver*, P_{SW} são originadas na *Gate*, P_g , são dissipadas nos elementos resistivos do circuito quando o MOSFET está a comutar tanto ON como OFF, sendo metade das perdas no ON e metade no OFF. Se não houver uma resistência entre a *Gate* e o *driver*, R_{Gate} , os elementos resistivos do *driver*, R_{on} e R_{off} , absorverão toda a P_g , o que em termos práticos pode condicionar muito o seu funcionamento devido a um aquecimento excessivo e precoce, diminuindo-lhe assim a eficiência e o tempo de vida. Ao aplicar uma R_{Gate} a P_g acaba por ser partilhada entre o *driver* e a R_{Gate} , sendo que a resistência maior absorve o maior valor de P_g . Partindo deste princípio consegue-se calcular as perdas no *driver*, que são dados por metade do valor de P_g adicionado a um quociente de R_{Gate} , R_{on} e R_{off} , que é dada pela seguinte expressão:

$$P_{SW} = \frac{Q_g \times V_{dd} \times F_{SW}}{2} \times \left(\frac{R_{off}}{R_{off} + R_{gate}} + \frac{R_{on}}{R_{on} + R_{gate}} \right) \text{ [W]} \quad (3.12)$$

$Q_g \rightarrow$ Carga na *Gate* – nC

$V_{dd} \rightarrow$ Tensão na *Gate* – V

$F_{SW} \rightarrow$ Frequência de comutação – Hz

$R_{off} \rightarrow$ ReSistência de *pull down* – Ω

$R_{Gate} \rightarrow$ ReSistência de *input* da *Gate* – Ω

$R_{on} \rightarrow$ ReSistência de *pull up* – Ω

Estas perdas estão tal como a P_g , dependentes da frequência de comutação e da R_g escolhida. No entanto a R_g está também muito dependente da F_{SW} , que quanto maior for mais pequena a R_g se torna pois as correntes de Miller tendem para ser também mais pequenas [10][14][15]. As perdas contínuas no *driver*, P_{DC} , é a potência consumida pelo *driver* quando é

desligado e no qual I_q é a corrente do *driver*, que é um valor extremamente pequeno, μA . Estas perdas poderão ser determinadas por :

$$P_{DC} = I_q \times V_{dd} \text{ [W]} \quad (3.13)$$

$I_q \rightarrow$ Corrente no driver – μA

$V_{dd} \rightarrow$ Gate plateau voltage – V

As perdas na Gate em relação à frequência tendem a aumentar mas de uma forma mais lenta que as perdas de comutação [10][14][15].

3.3.2. Dimensionamento do dissipador de calor

O dissipador é um sistema de refrigeração, que devido ao material do qual é constituído e a forma que apresenta, em forma de leque, ao ser acoplado ao MOSFET permite aumentar e melhorar a dissipação de calor. A ligação entre o MOSFET e o dissipador é feito através de aplicação de massa térmica, sendo que esta serve para o calor contido no MOSFET se dissipar mais facilmente.

A forma de escolha de um dissipador é através dos $^{\circ}C$ por W, sendo que a fim de se dimensionar o tipo de dissipador, é necessário saber as diversas perdas que ocorrem no MOSFET. As perdas de condução poderão ser calculadas por:

Perdas de Condução, $P_{Condução}$

$$P_{Condução} = R_{DS125} \times (I_{MOSFET})^2 \text{ [W]} \quad (3.14)$$

$R_{DS125} \rightarrow$ Resistência entre Drain e Source à temperatura de junção de $125^{\circ}C$ - Ω

$I_{MOSFET} \rightarrow$ Corrente no MOSFET - A

Perdas de Comutação, $P_{Comutação}$

$$P_{Comutação} = \frac{U_{Bat} \times I_{MOSFET}}{2 \times (T_{DON} + T_r + T_{DOFF} + T_f) \times f_{Comut}} \text{ [W]} \quad (3.15)$$

$U_{Bat} \rightarrow$ Tensão aplicada no MOSFET - V

$I_{MOSFET} \rightarrow$ Corrente no MOSFET – A

$T_{DON} \rightarrow$ Turn on delay (tempo de carga de capacidade na Gate) – s

$T_r \rightarrow$ Rise time (tempo restante para carga da capacidade na Gate) – s

$T_{DOFF} \rightarrow$ Turn off delay (tempo de descarga de capacidade na Gate) – s

$T_f \rightarrow$ Fall time (tempo restante para descarga da capacidade na Gate) – s

$f_{Comut} \rightarrow$ frequência de comutação – Hz

$T_{on} = T_{DON} + T_r$ [s]

$T_{off} = T_{DOFF} + T_f$ [s]

Perdas no Díodo, $P_{\text{Díodo}}$

$$P_{\text{Díodo}} = Q_{\text{rmDíodo}} \times U_{\text{Bat}} \times f_{\text{Comut}} \text{ [W]} \quad (3.16)$$

$Q_{\text{rmDíodo}} \rightarrow$ Reverse Recovery Charge do Díodo – nC

$U_{\text{Bat}} \rightarrow$ Tensão aplicada no MOSFET – V

$f_{\text{Comut}} \rightarrow$ frequência de comutação – Hz

Perdas no MOSFET, P_{MOSFET}

$$P_{\text{MOSFET}} = P_{\text{Condução}} + P_{\text{Comutação}} + P_{\text{Díodo}} \text{ [W]} \quad (3.17)$$

$P_{\text{Condução}} \rightarrow$ Perdas de Condução – W

$P_{\text{Comutação}} \rightarrow$ Perdas de Comutação – W

$P_{\text{Díodo}} \rightarrow$ Perdas no Díodo – W

Potência do dissipador, $R_{\text{THDisSipador}}$

$$R_{\text{THDisSipador}} = \frac{T_J + T_{\text{AR}}}{P_{\text{MOSFET}} - (R_{\text{THJC}} + T_{\text{AR}})} \text{ [}^\circ\text{C/W]} \quad (3.18)$$

$T_J \rightarrow$ Temperatura de Junção – $^\circ\text{C}$

$T_{\text{AR}} \rightarrow$ Temperatura do ar – $^\circ\text{C}$

$P_{\text{MOSFET}} \rightarrow$ Perdas no MOSFET – W

$R_{\text{THJC}} \rightarrow$ ReSistência de junção térmica na capsula – $^\circ\text{C/W}$

De referir que as expressões anteriores são aplicadas para um regime permanente e não para os regimes de curta duração como acontece nas perdas dos MOSFET's. Deste modo, obtém-se assim um valor que tem em vista o pior cenário possível.

Os dados utilizados para o dimensionamento são os do *datasheet* do transístor a ser utilizado.

Após efectuados os cálculos acima mencionados chegou-se ao valor do dissipador de 2,85 $^\circ\text{C/W}$, para material do dissipador, tendo-se escolhido o alumínio visto ser um material com uma grande percentagem de dissipação, o que aliado à forma do dissipador faz aumentar a capacidade de dissipar o calor gerado nos transístores [17][18], O dissipador escolhido foi o de 07WN da HS Marston

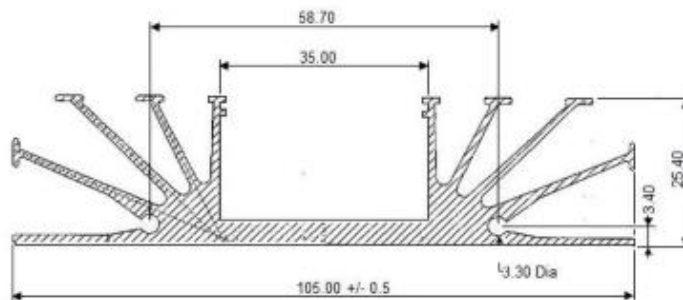


Figura 3.18 – DisSipador 07WN da HS Marston vista de perfil

3.4. Ensaio experimental

Após toda a planificação efetuou-se a montagem do conversor CC/CC, sendo o resultado o apresentado na Figura 3.19.

O dissipador foi colocado na parte de baixo servindo assim tanto de apoio ao conversor como meio de dissipar calor. Este está acoplado ao MOSFET por um parafuso e as superfícies de contacto entre ambos é preenchida por massa térmica para que a condução seja mais eficiente, entre a placa e o dissipador, e é ainda colocado cartão isolante, um dieléctrico, para não haver contacto entre ambas.

A alimentação da parte de comando, fica no lado superior esquerdo, bem como o potenciómetro, a azul, no canto inferior esquerdo fica a saída para comunicação do picKit para se conectar ao computador para se poder inserir o código no picKit do PWM e também para se poder definir o *dead time* a frequência de comutação dos MOSFET's, no lado direito tem-se as saídas do conversor, a azul e preto a saída para a carga e a vermelho e preta para alimentação da parte de potência do conversor.



Figura 3.19 – Montagem experimental do conversor CC/CC de 2 quadrantes

Com o conversor terminado tem-se agora como objectivo comprovar as vantagens que tem sido enumeradas nos dois anteriores capítulos, pelo que, para isso efetuou-se uma série de ensaios, no qual o método a ser seguido foi o de estabilizar o sinal de alimentação do conversor e da fonte que alimenta a saída do conversor, e depois através do potenciómetro fazer variações de 5% em 5% a começar em zero e a terminar em 100%. Os ensaios que foram efectuados são os seguintes:

- Funcionamento em vazio;
- Comprovação do *dead time*;
- Variação de Frequências → 10, 50 e 100kHz;
- Aumento de tensão → de 100 V para 200V;
- Redução da carga aplicada → de 10Ω para 7Ω;
- Com o MOSFET do *low state* desligado.

Para estes ensaios foi preciso preparar uma bancada de testes com vários aparelhos, ou seja:

- 2 multímetros true-RMS → para ler tensões e correntes à entrada e saída do conversor;
- 2 fontes DC → para alimentar a parte de comando a 5V e a 12V e para a potência para ser alimentada a 100 e 200V;
- 2 Cargas R → para fazer 7Ω e 10Ω de carga;
- 1 Carga L → para fazer de bobine de 10mH;
- 1 osciloscópio a cores com saída USB → para se observar as formas de onda e exportá-las para o computador;
- 1 Pinça amperimétrica → para medir a corrente no circuito, com relação a 1V = 100mA;

Na Figura 3.20 apresenta-se a bancada montada e preparada para os ensaios



Figura 3.20 - Bancada de ensaios

Os ensaios foram realizados no laboratório de potência do Departamento de Engenharia Electrotécnica e de Computadores a uma temperatura ambiente de aproximadamente 30°C.

Após feita a ligação e verificação de todos os componentes deu-se início aos ensaios anteriormente referidos.

3.4.1. Ensaio em vazio

Para os dois primeiros ensaios testou-se o comportamento do conversor a trabalhar em vazio. No primeiro pretendia-se observar a qualidade do sinal à saída do conversor e observar a quantidade de distorção harmónica presente neste, pelo que, para tal aplicou-se uma frequência de 100kHz e uma tensão de 30V, à saída dos terminais do conversor, V0. O resultado da tensão de saída deste ensaio pode ser verificado através da Figura 3.21.

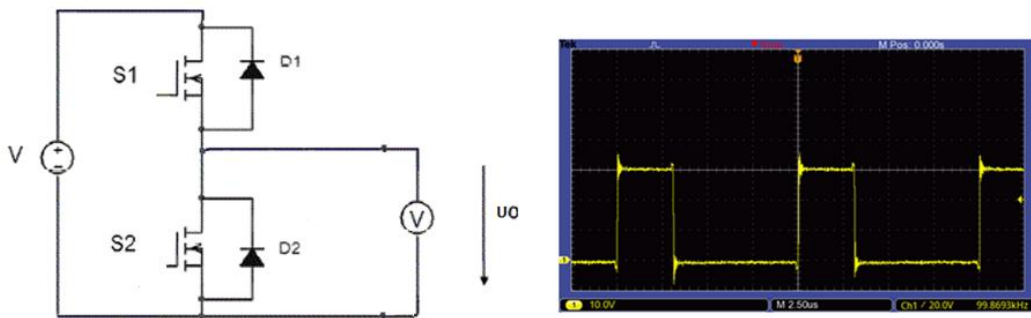


Figura 3.21 - Ensaio em vazio, V_0 com 10V/div e tempo 2,5 μ s/div

Através do resultado obtido é possível verificar que se utilizou um *duty cycle* de 30%, pelo que, aplicando as equações (3.1) e (3.4) obtém-se uma tensão de saída de 9V. Relativamente à forma de onda esta encontra-se bem definida, existindo apenas picos nas transições de quase 5V. Apresenta também algum ruído no entanto a onda quadrada está bem definida e os picos de tensão que se notam tendem a desaparecer quando se aplicar uma carga à saída, pois com esta o sinal tende a ficar mais estável. O facto da *bandgap* deste SiCMOSFET ser baixa, também contribui para a maior instabilidade do sinal, Apesar da alguma distorção apresentada o resultado é o previsto

As interferências que se verificam no ensaio em vazio não são todas devido ao funcionamento do conversor em si, pois todos os equipamentos usados para os ensaios também propiciam o aumento de interferências pois estes também só por si criam harmónicas, aumentando o lixo harmónico e interferindo também com o sinal observado no osciloscópio [9].

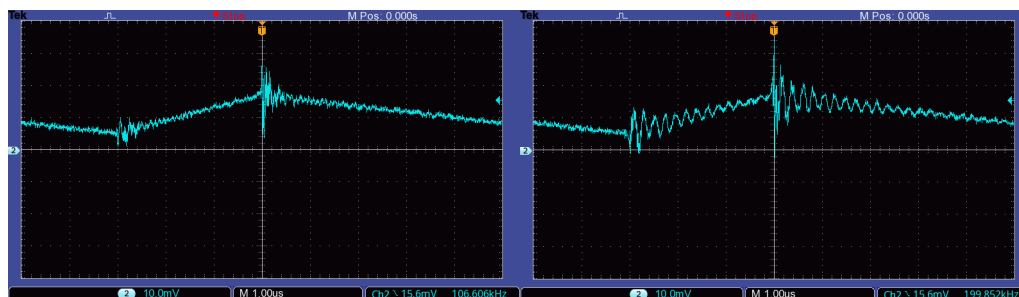


Figura 3.22 - Ruído dos equipamentos de medição, 10mV/div e 1 μ s/div

Na Figura 3.22 está um exemplo disso, em que após o ensaio em vazio, acoplou-se a pinça amperimétrica ao osciloscópio com o propósito de se medir a corrente. No lado esquerdo da figura a pinça de medição de tensão não está acoplada ao osciloscópio e constata-se o nível de ruído presente no sinal é mais reduzido do que ao ligar a pinça amperimétrica.

O que se pode concluir é que algumas das interferências notadas nos ensaios são devido também aos aparelhos de medição e não só apenas à montagem.

3.4.2. Implementação do tempo morto

No segundo ensaio regulou-se no picKit (Figura 3.10) o tempo morto para $0,8\mu\text{s}$. Este valor não foi o utilizado nos ensaios seguintes, mas apenas para se verificar no osciloscópio o tempo morto aplicado.

Com o mesmo esquema de montagem da Figura 3.21 colocaram-se pinças nas saídas dos opto acopladores de forma a detectar o sinal que esta a ser entregue às *Gates* dos MOSFET's dos sinais de *low state* e *high state*, sendo a frequência usada de 10kHz e o *duty cycle* de 50% para se ter uma melhor noção do desfaseamento entre sinais (Figura 3.23).

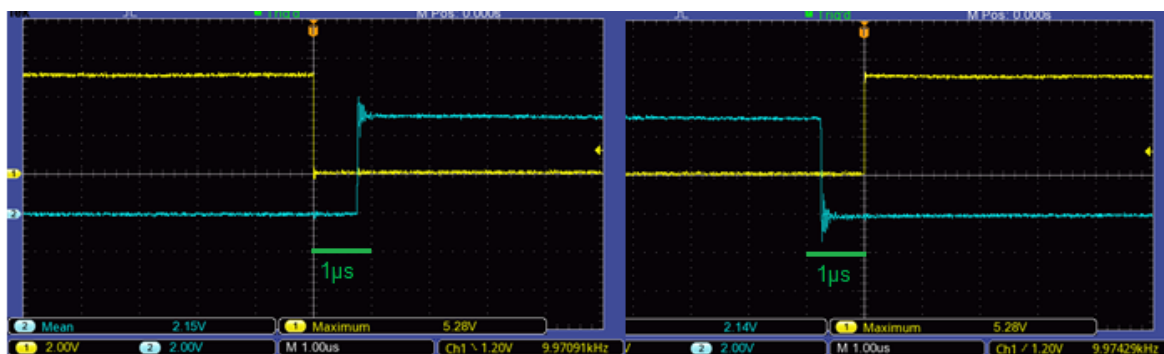


Figura 3.23 – Tempo morto, amarelo *high state* e a azul *low state*, 2V/div e $1\mu\text{s}/\text{div}$

Na Figura 3.23, tem-se a junção dos dois sinais, tendo-se para isso feito a junção de duas imagens do osciloscópio, sendo que a junção das imagens não serve de ferramenta para determinar o período, mas unicamente para se ter uma perspectiva do tempo morto completo.. A amarelo, canal 1, o MOSFET que faz o *high state*, tem uma tensão que é de 5,28V que é o valor de saída do opto acoplador (aproximadamente 5V). A azul, canal 2, o MOSFET que faz o *low state*, e onde a fim de ser mais saliente baixou-se a linha a azul que tem um valor de sensivelmente 5V

A frequência confere com a que o picKit está a aplicar, pelo que se tem um período de $1\mu\text{s}$ pela equação (3.2), sendo que o tempo morto sendo obtido a partir divisões de aproximadamente $0,8\mu\text{s}$, o que também confere com o que foi definido no picKit.

Seguindo o que já tinha sido dito anteriormente acerca de que o tempo morto apenas funciona no lado ascende do sinal pode-se comprovar este facto na Figura 3.23. Quando o sinal do *high state* deixa de comutar só após $0,8\mu\text{s}$ é que o sinal do *low state* entra à comutação, sendo que após o sinal de *low state* parar de comutar só após $0,8\mu\text{s}$ é que o sinal do *high state* é que entra à comutação. Constata-se que o *low state* tem mais dificuldade em estabilizar que o *high state*, onde a

zona crítica são as transições de sinal, sendo que depois disso o sinal estabiliza e fica uma linha praticamente horizontal. Em relação ao *high state* tem-se um sinal limpo onde as transições não apresentam distorção ao sinal. A preocupação de colocar uma grande distância entre a potência e a parte de comando, cerca de 5 cm, são para os campos electromagnéticos da potência não interferirem com os do comando que pode influenciar a qualidade de sinal que se está a obter. No geral o resultado do sinal é muito bom e dá outro sinal positivo que o conversor foi bem dimensionado e montado, pelo que pode-se agora avançar com os ensaios com carga. O tempo morto definido para os futuros ensaios foi de 80ns, sendo que este valor foi escolhido pelo facto de ser um valor aproximado da soma dos valores de T_{don} , T_r , T_{doff} , e T_f que são retirados do *datasheet* do SiCMOSFET.

3.4.3. Variação de frequência

Uma das grandes vantagens do SiCMOSFET é a capacidade de funcionar a frequências de comutação muito mais elevadas que os demais transístores para uma mesma potência, e mesmo assim ainda ter rendimentos muito elevados.

O aumento da frequência é também uma forma de reduzir o *ripple* à saída de um conversor CC. Assim, para comprovar estas hipóteses preparou-se um ensaio para três gamas de frequências distintas.

De referir que para os ensaios efetuados foi aplicado ao conversor uma carga RL (Figura 3.23).

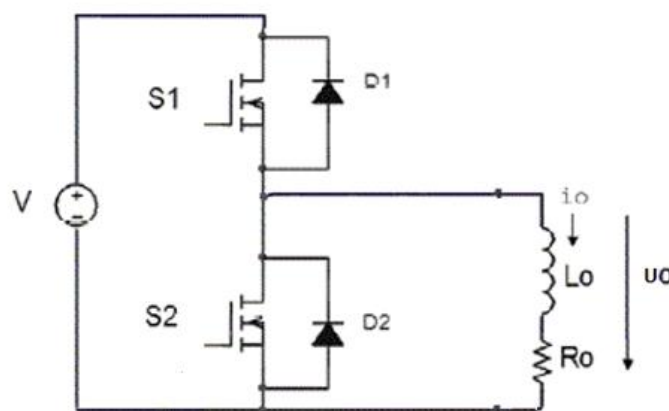


Figura 3.24 – Montagem para ensaios com carga

Tal como referido, com estes ensaios pretende-se medir as perdas práticas e depois compará-las com um somatório de modelo de perdas teóricas. Assim, para estes ensaios foram utilizados os seguintes parâmetros:

- Variação de frequência $\rightarrow f_{com} = 10\text{kHz}, 50\text{kHz}$ e 100kHz ;
- Carga RL à saída $\rightarrow R_0 = 10\Omega$ e $L_0 = 10\text{mH}$;
- Tensão aplicada à entrada do conversor $\rightarrow U_0 = 100\text{V}$.

Através do osciloscópio registou-se as formas de onda para a tensão de saída, U_o , e corrente à saída do conversor, I_o , sendo que para medir a corrente foi utilizado uma pinça amperimétrica.

Através da análise visual do sinal é possível avaliar a qualidade do sinal a ser enviado à carga bem como constatar o lixo harmónico presente no sinal. Para o cálculo das perdas teóricas e práticas são retirados dos ensaios os seguintes valores:

- Tensão de entrada;
- Corrente de entrada;
- Potência de entrada;
- Tensão de saída;
- Corrente de saída;
- Potência de saída.

Com estes dados consegue-se calcular o rendimento do conversor, η , e as suas perdas totais, P_{totais} .

Quanto ao rendimento do conversor, η , este pode ser determinado de acordo com:

$$\eta = \frac{P_{\text{Saída}}}{P_{\text{Entrada}}} \times 100 \text{ [\%]} \quad (3.19)$$

$P_{\text{Saída}} \rightarrow$ Potência à saída do conversor – W

$P_{\text{Entrada}} \rightarrow$ Potência à entrada do conversor – W

Relativamente às perdas totais do conversor, P_{totais} , estas são obtidas a partir de:

(3.20)

$$P_{\text{totais}} = P_{\text{Saída}} - P_{\text{Entrada}} \text{ [W]}$$

$P_{\text{Saída}} \rightarrow$ Potência à saída do conversor – W

$P_{\text{Entrada}} \rightarrow$ Potência à entrada do conversor – W

Após as leituras, e os cálculos efectuados, foi feita uma análise dos dados recolhidos e uma comparação dos resultados teóricos e práticos tanto em forma de tabela como em forma gráfica, assim como, demonstrado como as perdas parciais teóricas se comportam em forma gráfica. Pretende-se assim para além de ver o funcionamento do conversor, prever o comportamento das perdas do mesmo, e o seu rendimento. Para o cálculo das perdas teóricas não foram tidas em conta as P_{gate} , P_{DC} e P_{drive} , uma vez que estas perdas representam as perdas do lado do comando. No ensaio experimental estas perdas não se fazem sentir pois são absorvidas pelos dispositivos de alimentação da parte do comando. Deste modo para se ter uma comparação mais precisa não se as teve em conta. Ao incluir estas perdas, que tem valores constantes independentemente das variações de *duty cycle*, estaria-se a trazer um factor de perdas que na realidade não existe e a discrepância entre as perdas teóricas e práticas seriam ligeiramente superiores.

O primeiro teste foi efetuado a uma frequência reduzida (f_{com} igual a 10kHz) tendo em conta as potencialidades do SiCMOSFET, mas serviu para se ter uma maior noção da forma como se comporta variando as frequências de comutação. Também serviu de teste para ver como funcionam as perdas a uma frequência mais baixa. Trabalhar a esta frequência é no entanto extremamente desagradável pois é audível pelo ouvido humano, como um género de um assobio estridente agudo, pelo que a sua exposição continuada pode-se tornar prejudicial para a audição [19].

Na Figura 3.25 apresentam-se as formas de onda obtidas da tensão e corrente de saída para um *duty cycle* de 75%.

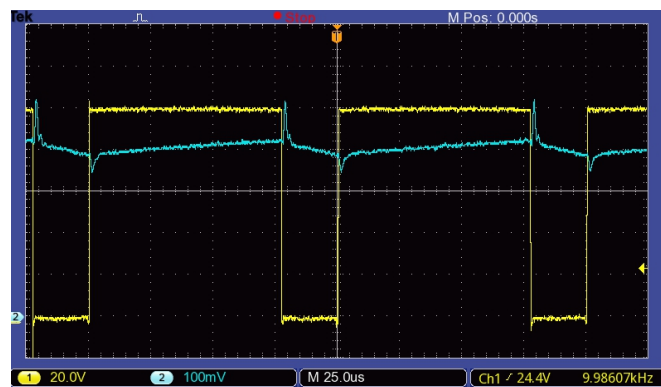


Figura 3.25 – Carga RL para f_{com} de 10kHz, amarelo U_0 com 20V/div e azul I_0 com 2A/div, 25 μ s/div

Analisando a figura, verifica-se uma tensão bem delineada com algum ruído mas nada que afecte muito o sinal. As partes mais preocupantes do sinal que são as passagens do *low state* para *high state* mas que não fazem com que o sinal tenha picos de tensão muito acentuados. A corrente pelo contrário apresenta um registo mais irregular e apesar de se manter mais ou menos constante, nas transições principalmente para o *high state*, sofre picos de corrente muito elevadas, de mais de 1A, não sendo tão brusca no *low state*. De referir que estas oscilações bruscas devem-se à corrente de roda livre.

Após o ensaio e registo de valores de entrada e saída do conversor consegue-se calcular o total de perdas e o consequente rendimento, conforme apresentado na Tabela 3.1.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U _o [V]	I _o [A]	P _o [W]	Perdas totais [W]	η [%]
0,0	10000	100,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		100,1	0,026	2,603	5,000	0,453	2,265	0,338	87,028
10,0		100,0	0,109	10,904	10,277	0,965	9,917	0,987	90,948
15,0		100,0	0,225	22,505	14,950	1,403	20,975	1,530	93,203
20,0		100,0	0,401	40,100	20,120	1,887	37,966	2,134	94,679
25,0		100,0	0,616	61,575	25,054	2,349	58,852	2,724	95,577
30,0		100,1	0,893	89,345	30,260	2,837	85,848	3,497	96,086
35,0		100,0	1,187	118,688	35,003	3,281	114,845	3,843	96,762
40,0		100,1	1,553	155,378	40,070	3,755	150,463	4,915	96,837
45,0		100,0	1,956	195,639	45,112	4,225	190,598	5,041	97,423
50,0		100,0	2,402	240,200	50,059	4,688	234,677	5,523	97,700
55,0		100,1	2,871	287,244	54,802	5,133	281,299	5,945	97,930
60,0		100,0	3,431	343,100	59,970	5,615	336,732	6,368	98,144
65,0		100,0	4,017	401,780	64,950	6,080	394,896	6,884	98,287
70,0		100,1	4,673	467,534	70,100	6,563	460,066	7,467	98,403
75,0		100,0	5,353	535,246	75,070	7,030	527,742	7,504	98,598
80,0		100,0	6,076	607,782	80,020	7,490	599,350	8,432	98,613
85,0		100,1	6,840	684,342	84,920	7,950	675,114	9,228	98,652
90,0	10000	100,0	7,620	762,152	89,720	8,400	753,648	8,504	98,884
95,0		100,0	8,575	857,586	95,180	8,910	848,054	9,532	98,889
99,0		99,9	9,250	924,445	98,930	9,250	915,103	9,342	98,989
100,0									

Tabela 3.1 – Rendimento experimental do conversor de potência para f_{com} de 10kHz

Do lado esquerdo apresentam-se as percentagens do *duty cycle* e consoante isso a tensão, corrente e potência à entrada e à saída. Como resultado destas leituras tem-se as perdas totais no SiCMOSFET e o rendimento, que é apresentado nas duas colunas mais à direita. As perdas atingem o seu valor máximo aos 95% do *duty cycle* pois para 100% não existe perdas de comutação. O rendimento para baixas correntes apresenta valores baixos, sendo que com o aumento da corrente o rendimento sobe e a partir de valores de corrente de 5A começa a apresentar rendimentos de 98%, acabando por ter um hiato de rendimentos que varia entre 87% e 99%.

Com os dados de tensão e corrente registados consegue-se também fazer uma estimativa de perdas teóricas, e bem mais definidas, sendo estas o apanhado de todas as descritas no Capítulo 3.2. Os valores teóricos do rendimento e perdas do conversor pode ser visto na Tabela 3.2.

duty cycle [%]	Frequência [Hz]	Teóricas							Experimentais	Diferença de η 's [%]
		P_{diodos} [W]	$P_{\text{recuperação diodos}}$ [W]	$P_{\text{condução}}$ [W]	$P_{\text{comutação}}$ [W]	Ripple - ΔI [A]	Σ_{perdas} [W]	η [%]	η [%]	
0,0	10000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		0,002	0,110	0,001	0,003	0,048	0,116	95,543	87,028	8,515
10,0		0,005	0,110	0,011	0,011	0,093	0,137	98,747	90,948	7,798
15,0		0,007	0,110	0,033	0,023	0,129	0,174	99,228	93,203	6,025
20,0		0,010	0,110	0,081	0,042	0,163	0,243	99,394	94,679	4,715
25,0		0,013	0,110	0,156	0,065	0,192	0,344	99,441	95,577	3,864
30,0		0,016	0,110	0,275	0,095	0,217	0,496	99,445	96,086	3,359
35,0		0,019	0,110	0,425	0,127	0,235	0,681	99,426	96,762	2,664
40,0		0,022	0,110	0,637	0,167	0,250	0,936	99,398	96,837	2,561
45,0		0,025	0,110	0,908	0,212	0,261	1,254	99,359	97,423	1,935
50,0		0,028	0,110	1,240	0,260	0,266	1,639	99,318	97,700	1,617
55,0		0,032	0,110	1,627	0,312	0,267	2,081	99,276	97,930	1,345
60,0		0,035	0,110	2,132	0,374	0,263	2,651	99,227	98,144	1,084
65,0		0,039	0,110	2,706	0,438	0,255	3,294	99,180	98,287	0,894
70,0		0,043	0,110	3,402	0,511	0,241	4,066	99,130	98,403	0,728
75,0		0,047	0,110	4,183	0,586	0,223	4,925	99,080	98,598	0,482
80,0		0,051	0,110	5,059	0,665	0,201	5,885	99,032	98,613	0,419
85,0		0,055	0,110	6,047	0,749	0,174	6,962	98,983	98,652	0,331
90,0		0,059	0,110	7,134	0,837	0,144	8,140	98,932	98,884	0,048
95,0		0,064	0,110	8,516	0,941	0,104	9,632	98,877	98,889	-0,012
100,0		0,067	0,000	9,547	0,000	0,074	9,614	98,960	98,989	-0,029

Tabela 3.2 - Rendimento teórico do conversor de potência para f_{com} de 10kHz

Fazendo uma análise dos valores na Tabela 3.2, verifica-se da esquerda para a direita, que as P_{diodos} , vão gradualmente aumentando com o aumento da corrente à saída, chegando a 67mW de máximo de perdas ao 100% do *duty cycle*. As $P_{\text{recuperação diodos}}$, são perdas constantes, sendo que quando não existe alteração de frequência, atingem valores de 110mW. Para um *duty cycle* de 100% estas deixam de existir, pois o diodo não está a recuperar de comutações. De salientar que as $P_{\text{recuperação diodos}}$ são quase o dobro das P_{diodos} . As $P_{\text{condução}}$ são o principal factor de perdas para esta montagem e representam 99% das perdas totais para este ensaio, sendo que, para 100% do *duty cycle* atingem um valor de 9,5W, e variando consoante a tensão e corrente de saída mas também com o ΔI , ou seja quanto maior o valor destes maior será o seu valor. As $P_{\text{comutação}}$ atingem um valor máximo de quase 1W para 95% do *duty cycle*, sendo que aos 100% deixa de existir pois não existe perdas de comutação para um *duty cycle* de 100%. Este facto faz com que o ponto onde as perdas são máximas é aos 95% de *duty cycle*. As $P_{\text{comutação}}$ é a segunda maior perda deste ensaio mas é dez vezes mais pequeno, isto porque varia muito mais em função da corrente de saída do que com a

tensão.

A variação da corrente ΔI atinge o seu valor máximo para 50% do *duty cycle*, conforme se pode verificar pela Figura 3.26.

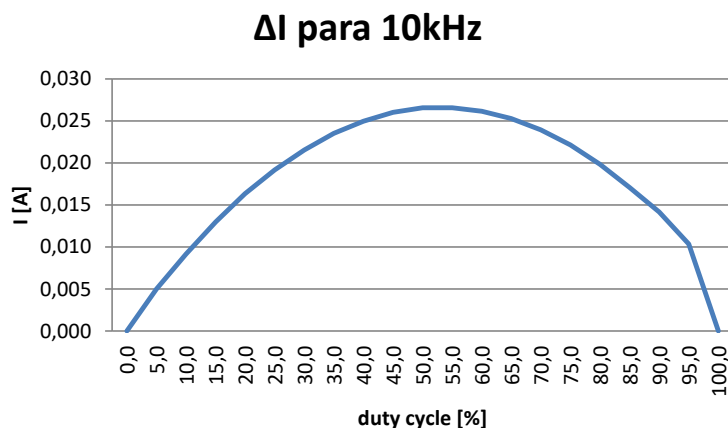


Figura 3.26 - Variação de ΔI

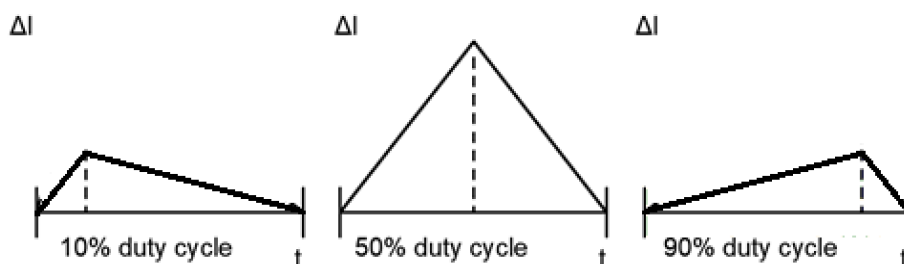


Figura 3.27 - Comportamento do ΔI consoante o *duty cycle*

Matematicamente usando a equação (3.6) e a Figura 3.26, a equação está dividida por um produto de duas partes. Para um *duty cycle* de 10% a primeira parte pende para o valor de U_{entrada} e a segunda parte para um valor perto de zero, logo obtém-se um valor de quase zero. Para um *duty cycle* de 50% a primeira parte pende para o valor de $\frac{1}{2}$ da U_{entrada} e a segunda parte para também $\frac{1}{2}$ U_{entrada} , o que faz com que se obtenha um valor máximo. Para um *duty cycle* de 90% a primeira parte pende para o valor de zero e a segunda parte para um valor perto de U_{entrada} , logo obtém-se um valor de quase zero. Como se verá nos ensaios e também como se constata pela equação (3.6), o valor de ΔI irá depender muito da frequência de trabalho, e quanto maior esta for, menor será o seu valor.

A soma de todas as perdas, $\sum_{\text{perdas}}$, relacionando com potência de entrada produz um rendimento, η , de 99% desde os 15% de *duty cycle*, pelo que teoricamente assume-se que o comportamento do SiC pende para uma linearidade em função da tensão e corrente aplicada, o que resulta numa gama de rendimentos homogenia e com um crescimento regular. Deste modo tem-se rendimentos muito próximos independentemente do *duty cycle*. No final tanto para o ensaio prático como teórico consegue-se obter uma potência de 1 kW com 10 A debitados à carga.

Depois de observado os valores das perdas através da Figura 3.28, observa-se de uma forma mais simplificada como estas atuam no conversor e a amplitude delas.

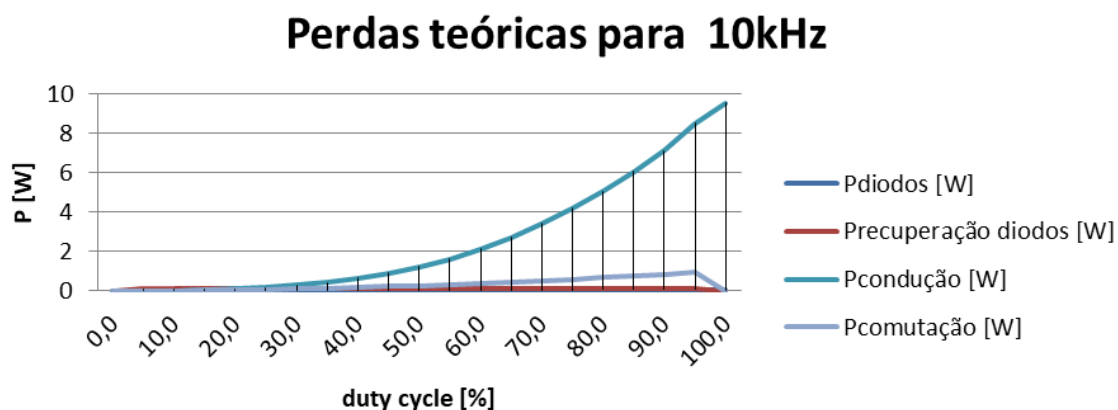


Figura 3.28 – Comportamento de perdas para f_{com} de 10kHz

Através de valores fica-se com a noção das perdas, mas graficamente estas ganham outra expressão e vê-se claramente como as $P_{condução}$ afectam todo o sistema de forma inequívoca. As $P_{comutação}$, atingem um valor muito baixo quando comparado com $P_{condução}$.

Demonstradas as perdas teóricas e práticas faz-se agora a ponte e a comparação entre ambas.

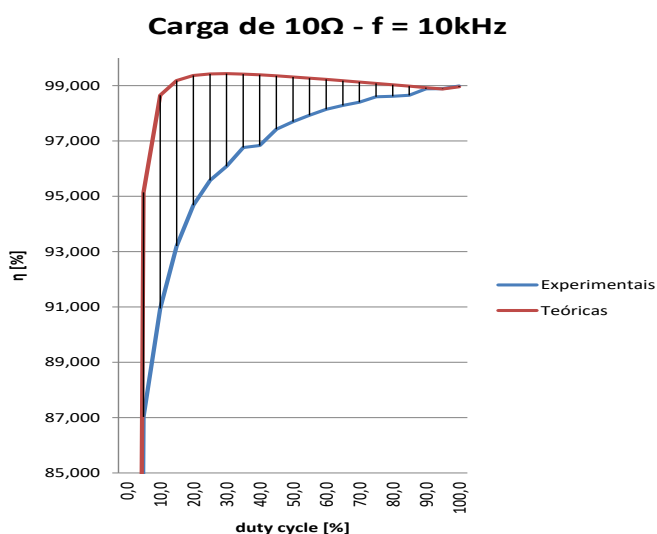


Figura 3.29 – Comparação entre rendimento teórico e experimental para U_0 de 100V, I_{max} de 10A, e f_{com} de 10kHz

Comparando ambas as curvas observa-se que estas começam a afastar-se uma da outra entre os 10 e 80% do *duty cycle*, onde a grande diferença é o rendimento do método teórico subir a pique e o experimental não funcionar assim. Por exemplo aos 10% de *duty cycle* no teórico o η é de 97% o experimental para atingir esse valor só aos 40% de *duty cycle*.

O desempenho do SiCMOSFET para baixas potências não é tão bom, tendo para estas um rendimento baixo, mas depois de começar a comutar a partir de um certa corrente, começa a ter

rendimentos muito elevados. Teoricamente não se consegue prever isso, por isso a diferença das curvas entre o *dead time* é de 10% a 80%.

Na Tabela 3.2 na coluna mais à direita tem-se a diferença de rendimentos e justifica a diferença nos gráficos. Comparando as leituras teóricas e práticas apercebe-se que as perdas registadas na prática são praticamente as perdas $P_{\text{condução}}$ registadas na teoria. As perdas teóricas ficam-se pelos 10W enquanto que as práticas são mais baixas e ficam pelos 9W. Após o ensaio de 10kHz repetiu-se a variação do *duty cycle* de 0 a 100%, mas agora para uma frequência de 50kHz. Na Figura 3.30 apresenta-se as formas de onda obtidas neste ensaio para a tensão e corrente de saída.

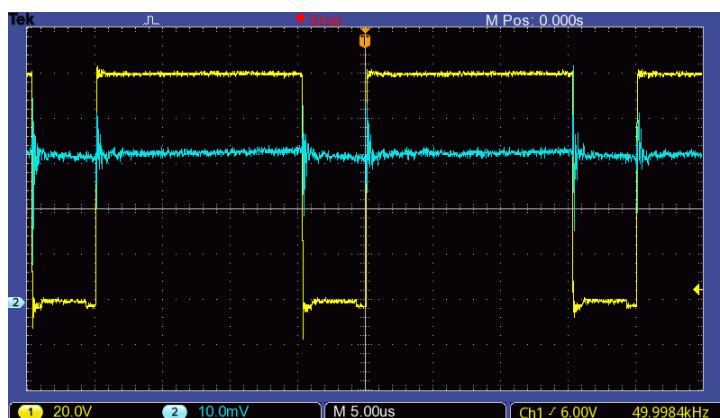


Figura 3.30 – Carga RL para f_{com} de 50kHz, amarelo U_0 com 20V/div e azul I_0 com 2,5A/div, 25 μ s/div

A imagem retirada do osciloscópio corresponde a 65% do *duty cycle*. Apesar do aumento da frequência continua-se a ter uma tensão bem delineada embora com algum ruído, sendo este mais notório no *low state*, a quando das comutações, mas estabilizando logo a seguir. A corrente ao contrário do que acontecia para 10kHz apresenta mais ruído mas está com muito menos *ripple* como seria de esperar. No entanto continua a apresentar picos de corrente nas transições, de mais de 1A, sendo este comportamento semelhante tanto para o *high state* como para o *low state*. A capacidade do SiCMOSFET suportar estes picos de corrente é uma das suas grandes características, *avalanche breakdown*. Verifica-se que não existe desfasamento dos picos de comutação da tensão e da corrente, o que prova da estabilidade do sistema apesar da alteração da frequência.

Após o ensaio registaram-se as perdas práticas, que poder ser verificadas através da Tabela 3.3.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U _o [V]	I _o [A]	P _o [W]	Perdas totais [W]	η [%]
0,0	50000	100,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		100,1	0,032	3,202	5,223	0,492	2,570	0,632	80,263
10,0		100,0	0,103	10,304	9,935	0,935	9,289	1,015	90,151
15,0		100,0	0,232	23,205	15,196	1,427	21,685	1,520	93,450
20,0		100,0	0,399	39,900	20,102	1,887	37,932	1,968	95,069
25,0		100,0	0,612	61,182	25,018	2,347	58,717	2,464	95,972
30,0		100,1	0,889	88,944	30,278	2,838	85,929	3,015	96,610
35,0		100,0	1,176	117,600	34,901	3,269	114,091	3,509	97,016
40,0		100,0	1,536	153,539	39,987	3,742	149,631	3,907	97,455
45,0		100,0	1,975	197,520	45,381	4,250	192,869	4,651	97,646
50,0		100,1	2,452	245,323	50,600	4,736	239,642	5,681	97,684
55,0		100,0	2,917	291,671	55,220	5,172	285,598	6,073	97,918
60,0		100,1	3,459	346,073	60,200	5,637	339,347	6,726	98,057
65,0		100,0	4,040	403,879	65,100	6,094	396,719	7,159	98,227
70,0		100,0	4,673	467,113	70,030	6,560	459,397	7,716	98,348
75,0		100,0	5,348	534,533	74,940	7,020	526,079	8,454	98,418
80,0		99,9	6,171	616,730	80,520	7,540	607,121	9,609	98,442
85,0		100,0	6,890	688,793	85,120	7,960	677,555	11,238	98,368
90,0		100,0	7,720	771,846	90,150	8,440	760,866	10,980	98,577
95,0		100,0	8,530	853,171	94,770	8,870	840,610	12,561	98,528
100,0		100,0	9,260	926,093	99,010	9,260	916,833	9,260	99,000

Tabela 3.3 – Rendimento experimental do conversor de potência para f_{com} de 50kHz

O pico de perdas acontece aos 95% do *dead time* com 12W, sendo que para 100% não existem perdas de comutação o que faz baixar um pouco as perdas para o *dead time* de 100%. O rendimento para baixas correntes continua a apresentar valores baixos, baixando ligeiramente quando comparado com os 10kHz. Com o aumento de corrente o rendimento sobe e a partir de valores de corrente de 5A começa a apresentar rendimentos de 98%. À semelhança de que ocorreu no ensaio anterior, existe o um hiato de rendimentos no entanto aumenta e agora varia entre 80% e 99%, o que em termos de desempenho é muito semelhante ao ensaio anterior. As perdas subiram mais 2,5W mas o η manteve-se praticamente idêntico.

Analisando agora as perdas teóricas, que são o apanhado de todas as descritas no sub capítulo 3.2., obtêm-se os valores apresentados na Tabela 3.4.

duty cycle [%]	Frequência [Hz]	Teóricas							Experimentais	Diferença de η 's [%]
		P _{diodos} [W]	P _{recuperação diodos} [W]	P _{condução} [W]	P _{comutação} [W]	Ripple - ΔI [A]	Σ perdas [W]	η [%]	η [%]	
0,0	50000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		0,012	0,550	0,001	0,014	0,010	0,578	81,947	80,263	1,684
10,0		0,023	0,550	0,010	0,052	0,018	0,635	93,839	90,151	3,688
15,0		0,037	0,550	0,035	0,120	0,026	0,742	96,804	93,450	3,354
20,0		0,050	0,550	0,080	0,211	0,033	0,890	97,769	95,069	2,700
25,0		0,063	0,550	0,154	0,326	0,038	1,093	98,214	95,972	2,242
30,0		0,079	0,550	0,272	0,477	0,043	1,378	98,451	96,610	1,841
35,0		0,092	0,550	0,416	0,633	0,047	1,692	98,561	97,016	1,545
40,0		0,108	0,550	0,625	0,830	0,050	2,113	98,624	97,455	1,168
45,0		0,126	0,550	0,915	1,070	0,052	2,661	98,653	97,646	1,007
50,0		0,143	0,550	1,266	1,330	0,053	3,289	98,659	97,684	0,975
55,0		0,160	0,550	1,648	1,585	0,053	3,943	98,648	97,918	0,730
60,0		0,178	0,550	2,134	1,883	0,053	4,745	98,629	98,057	0,572
65,0		0,196	0,550	2,699	2,202	0,051	5,646	98,602	98,227	0,375
70,0		0,215	0,550	3,364	2,550	0,048	6,679	98,570	98,348	0,222
75,0		0,235	0,550	4,123	2,920	0,045	7,827	98,536	98,418	0,117
80,0		0,257	0,550	5,111	3,370	0,040	9,288	98,494	98,442	0,052
85,0		0,276	0,550	6,020	3,760	0,035	10,607	98,460	98,368	0,092
90,0		0,298	0,550	7,167	4,223	0,028	12,238	98,414	98,577	-0,163
95,0		0,319	0,550	8,319	4,665	0,021	13,853	98,376	98,528	-0,151
100,0		0,000	0,000	9,473	0,000	0,015	9,473	98,977	99,000	-0,023

Tabela 3.4 – Rendimento teórico do conversor de potência para f_{com} de 50kHz

O comportamento das perdas não se alteram de forma em função da frequência, e o que sucede é estas aumentaram ou diminuíram o seu valor, sendo que as $P_{\text{recuperação diodos}}$ aumentaram em 10%. As P_{diodos} , $P_{\text{condução}}$ e $P_{\text{comutação}}$, consoante o aumento de corrente aumentam, as $P_{\text{condução}}$ com um *dead time* de 100% e com um 1kW aplicado à carga atinge quase 10W de perdas mantendo-se semelhantes às do ensaio de 10kHz, não se alterando apesar do aumento de frequência e continuando a representar a grande maioria das perdas no sistema. As $P_{\text{comutação}}$ continuam a ser as segundas maiores perdas mas com uma grande distância para as $P_{\text{condução}}$, sendo que para um *dead time* de 95% atingem quase 5W, aumentando assim 5 vezes, a mesma proporção com que se aumentou a frequência, sendo assim diretamente proporcionais à frequência de comutação. As P_{diodos} para um *dead time* de 100% chegam aos 300mW, pelo que aumentaram assim 5 vezes o seu valor, deixando de serem agora tão desprezáveis.

O Δ_i tem um comportamento semelhante ao ensaio anterior, ascendente até um *dead time* de 55% onde regista o seu pico. Depois disto vai decrescendo, até quase ao valor registado para 10% do *dead time*, no entanto este reduziu-se para uma quinta parte do valor em função do aumento de frequência passando de 267mA a 10kHz para 53mA para 50kHz, sendo a relação de queda inversamente proporcional ao aumento de frequência.

A variação de η está entre 80% e 99%, sendo que o $\sum_{\text{perdas}}$ aumentou 4,2W, 44%, em relação ao ensaio anterior, que é o aumento de $P_{\text{comutação}}$ que aumentaram de 1W para quase 5W.

No final tanto para o ensaio prático como teórico consegue-se obter uma potência de 1kW com 10A debitados à carga.

Em termos gráficos as perdas estão demonstradas na Figura 3.31.

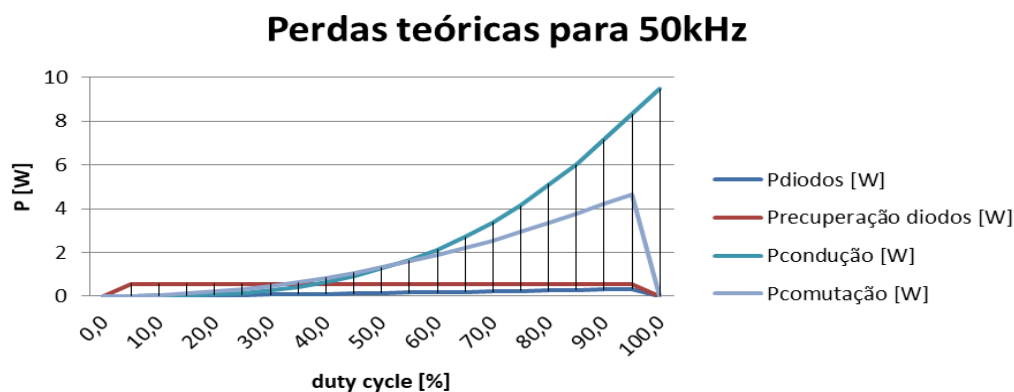


Figura 3.31 – Comportamento de perdas para f_{com} de 50kHz

A forma como as perdas atuam não se alterou, nem a proporção que tem, sendo que as maiores perdas continuam a ser as $P_{\text{condução}}$ que mantiveram o mesmo valor do ensaio anterior, seguidas das $P_{\text{comutação}}$ que reduzem a diferença e são agora metade do valor das $P_{\text{condução}}$. As $P_{\text{recuperação diodos}}$ aumentaram muito o seu valor e são o terceiro maior factor de perdas.

A análise gráfica do desempenho das duas curvas de rendimentos pode ser visto na Figura 3.32.

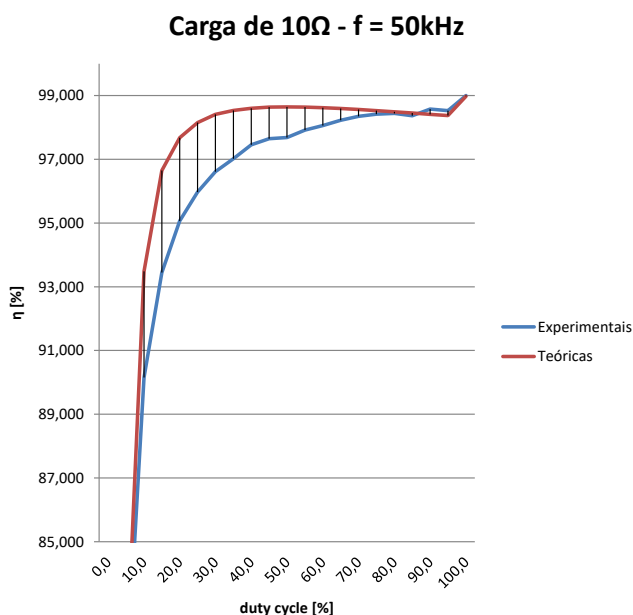


Figura 3.32 – Comparação entre rendimento teórico e experimental para U_0 de 100V, $I_{\max}$ de 10A, e f_{com} de 50kHz

O desempenho para correntes baixas continua a não ser tão bom como para correntes mais altas, no entanto a previsão de desempenho e o real desempenho para esta gama de frequência, está muito mais próximo e a distancia de curvas não é tão acentuada.

Na Tabela 3.4 na coluna mais à direita tem-se a diferença de rendimentos que justifica a diferença nos gráficos, que continua a ser maior entre os 10 e 80%, à semelhança do que acontecia para 10kHz, mas agora com uma distância mais pequena. Comparando as leituras teóricas e práticas observa-se que o somatório das perdas teóricas é semelhante ao das práticas, sendo que para 10kHz isto não aconteceu. O modelo de perdas começa assim a mostrar que tem muito mais equidade para frequências mais altas. Verifica-se que para uma frequência de comutação mais baixa, 10kHz, o desvio entre o rendimento teórico e o experimental é mais elevado, principalmente quando o *ripple*, da corrente na carga é mais acentuado. As perdas totais teóricas são um pouco superiores às do ensaio, que se ficam pelos 12,5W. e as teóricas 14W.

Para concluir o ensaio sobre frequência configurou-se o conversor para uma frequência de comutação de 100kHz. Na Figura 3.33 apresentam-se as formas de onda da tensão e corrente de saída num dos ensaios com esta frequência.

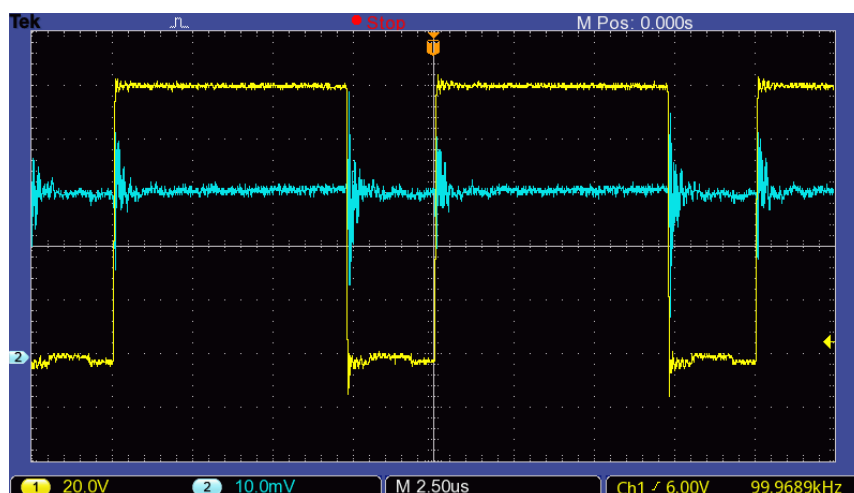


Figura 3.33 – Carga RL para f_{com} de 100kHz, amarelo U_0 com 20V/div e azul I_0 com 2,5A/div, 25 μ s/div

A forma de onda da tensão e corrente na carga ilustrada na figura 3.33 corresponde a 65% do *duty cycle*, sendo a tensão continua e bem delineada, o *high state* apresenta uma forma quase perfeita e mesmo na transição o pico de tensão continua a ser praticamente imperceptível, enquanto que em relação ao *low state* já se verifica um maior arrastar e maior instabilidade, e nunca se chega a ter um sinal horizontal, resultando isto do facto da tensão negativa do *bandgap* não ser muito elevada, -4 a 22V, o que faz com que a estabilização do sinal demore mais tempo, e para frequências mais altas provoque alguma instabilidade [9]. A corrente apresenta-se horizontal mas com picos já elevados nas comutações, de quase 2A para o *high state*, e com alguma interferência, semelhante ao ensaio para 50kHz mas menos estável

Registo das perdas práticas pode ser observado na Tabela 3.5.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U_0 [V]	I_0 [A]	P_0 [W]	Perdas totais [W]	η [%]
0,0	100000	100,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		100,2	0,038	3,806	5,256	0,488	2,565	1,241	67,397
10,0		100,1	0,113	11,316	10,135	0,957	9,699	1,617	85,714
15,0		100,1	0,235	23,531	15,127	1,423	21,526	2,005	91,480
20,0		100,1	0,407	40,745	20,136	1,892	38,097	2,647	93,502
25,0		100,1	0,618	61,856	25,020	2,348	58,747	3,109	94,974
30,0		100,1	0,878	87,853	29,939	2,809	84,099	3,754	95,727
35,0		100,0	1,196	119,636	35,045	3,289	115,263	4,373	96,345
40,0		100,0	1,545	154,485	39,919	3,745	149,497	4,988	96,771
45,0		100,0	1,958	195,878	45,035	4,224	190,228	5,650	97,115
50,0		100,0	2,413	241,300	50,058	4,696	235,072	6,228	97,419
55,0		100,0	2,929	293,017	55,060	5,178	285,101	7,916	97,298
60,0		100,0	3,467	346,631	59,950	5,636	337,878	8,752	97,475
65,0		100,0	4,075	407,582	65,090	6,116	398,090	9,491	97,671
70,0		100,0	4,731	473,289	70,180	6,590	462,486	10,803	97,717
75,0		100,0	5,409	540,738	75,060	7,050	529,173	11,565	97,861
80,0		100,0	6,162	616,446	80,210	7,530	603,981	12,465	97,978
85,0		100,0	6,930	692,723	85,090	7,990	679,869	12,854	98,144
90,0		100,0	7,690	768,923	89,610	8,420	754,516	14,407	98,126
95,0		100,0	8,680	867,913	95,190	8,910	848,143	19,770	97,722
100,0		100,1	9,260	926,463	99,020	9,260	916,925	9,538	98,971

Tabela 3.5 – Rendimento experimental do conversor de potência para f_{com} de 100kHz

O ponto mais alto de perdas acontece aos 95% do dead time e atinge 20W, enquanto que o rendimento para baixas correntes com o aumento da frequência baixou ainda mais, quando comparado com 50kHz. Para 10% do dead time em 50kHz o rendimento era de 90% e para 100kHz

fica pelos 85% de rendimento, pelo que baixou 5% de rendimento. Com o aumento de corrente o rendimento sobe e a partir de valores de corrente de 4A começa a apresentar rendimentos de 97%, sendo que o hiato de rendimentos fica entre 67% e 99%.

As perdas teóricas, que são o apanhado de todas as descritas no sub capítulo 3.2. são apresentadas na Tabela 3.6.

duty cycle [%]	Frequência [Hz]	Teóricas							Experimentais	Diferença de η 's [%]
		P_{diodos} [W]	$P_{\text{recuperação diodos}}$ [W]	$P_{\text{condução}}$ [W]	$P_{\text{comutação}}$ [W]	Ripple - ΔI [A]	Σ perdas [W]	η [%]	η [%]	
0,0	100000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		0,024	1,102	0,001	0,028	0,005	1,155	69,642	67,397	2,245
10,0		0,048	1,102	0,010	0,108	0,009	1,267	88,800	85,714	3,086
15,0		0,073	1,101	0,034	0,239	0,013	1,447	93,849	91,480	2,370
20,0		0,100	1,101	0,079	0,423	0,016	1,703	95,820	93,502	2,318
25,0		0,127	1,101	0,152	0,652	0,019	2,032	96,715	94,974	1,741
30,0		0,155	1,101	0,260	0,933	0,022	2,449	97,212	95,727	1,485
35,0		0,186	1,100	0,418	1,279	0,024	2,983	97,506	96,345	1,161
40,0		0,217	1,100	0,617	1,659	0,025	3,593	97,674	96,771	0,903
45,0		0,250	1,100	0,885	2,112	0,026	4,347	97,781	97,115	0,666
50,0		0,284	1,100	1,216	2,609	0,027	5,209	97,841	97,419	0,422
55,0		0,320	1,100	1,626	3,165	0,027	6,211	97,880	97,298	0,582
60,0		0,355	1,100	2,098	3,750	0,026	7,304	97,893	97,475	0,418
65,0		0,393	1,100	2,682	4,419	0,025	8,594	97,891	97,671	0,220
70,0		0,433	1,100	3,357	5,134	0,024	10,023	97,882	97,717	0,165
75,0		0,472	1,100	4,112	5,874	0,022	11,557	97,863	97,861	0,002
80,0		0,514	1,100	5,009	6,704	0,020	13,327	97,838	97,978	-0,140
85,0		0,555	1,100	5,987	7,547	0,017	15,189	97,807	98,144	-0,337
90,0		0,595	1,100	7,000	8,375	0,014	17,070	97,780	98,126	-0,346
95,0		0,642	1,100	8,327	9,414	0,010	19,483	97,755	97,722	0,033
100,0		0,000	0,000	9,350	0,000	0,000	9,350	98,991	98,971	0,020

Tabela 3.6 – Rendimento teórico do conversor de potência para f_{com} de 100kHz

O comportamento das perdas não se alteram de forma em função da frequência, e o que sucede é estas aumentaram ou diminuíram o seu valor. Com o aumento da frequência de comutação as $P_{\text{recuperação diodos}}$ duplicaram o seu valor em relação ao ensaio de 50kHz e chegam agora 1W sendo que estas perdas começam a ser significativas o que é justificável, uma vez que o material que compõe o diodo de roda livre é de Si e não SiC, o que como foi visto anteriormente tem mais perdas. Em relação às P_{diodos} , $P_{\text{condução}}$ e $P_{\text{comutação}}$, estas consoante o aumento de corrente aumentam, enquanto as $P_{\text{condução}}$ com um *dead time* de 100% mantêm-se constantes e não se alteram apesar do aumento de frequência, tendo praticamente o mesmo valor nos três ensaios. As $P_{\text{comutação}}$ para um *dead time* de 95% atingem quase 9W, aumentando para o dobro do seu valor, assistindo-se novamente a um crescimento de perdas menos acentuado do que se observava entre os 10kHz e 50kHz. As P_{diodos} para um *duty cycle* de 100% ultrapassam os 600mW, aumentaram assim 2 vezes o seu valor, para um valor que já começa a ser bastante significativo. O ΔI continua a baixar em função da frequência aplicada, tendo agora um valor de pico a 55% de *dead time* de 27mA, metade do que era para 50kHz.

No final tanto para o ensaio prático como para o teórico consegue-se obter uma potência de 1kW com 10A debitados à carga.

Pela Figura 3.34 é possível constatar qual o comportamento das perdas em função do *duty cycle* neste transistor

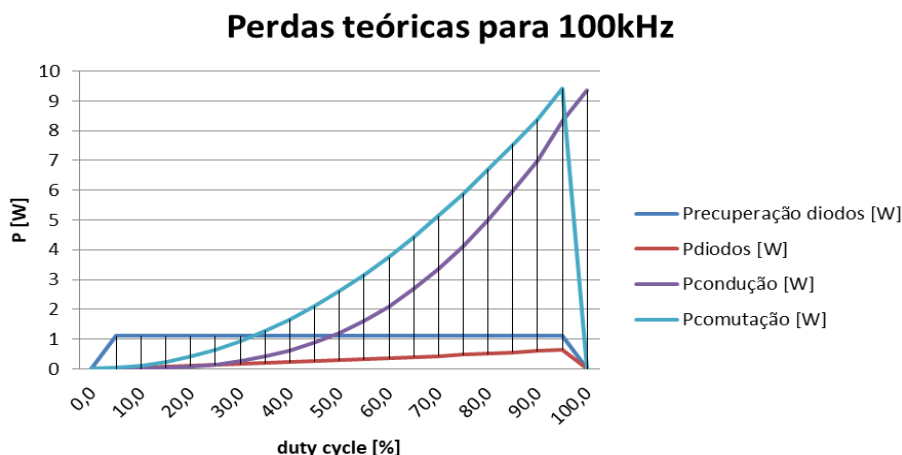


Figura 3.34 – Comportamento de perdas para f_{com} de 100kHz

Constata-se a tendência do comportamento registrado no ensaio de 50kHz, ou seja, as $P_{comutação}$ continuam a subir e já estão ao nível das perdas de $P_{condução}$ que não se alteraram nos três ensaios, sendo que as $P_{recuperação\ diodos}$ continuam a ser a terceira perda mais significativa e observa-se agora a um grande aumento das P_{diodos} .

Através da Figura 3.35 é possível comparando agora as duas curvas de rendimento (teórico e experimental).

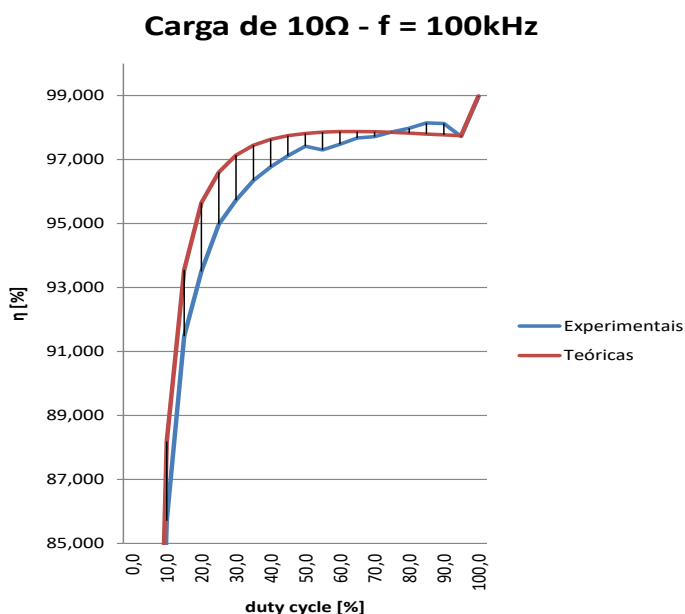


Figura 3.35 – Comparação entre rendimento teórico e experimental para U_0 de 100V, I_{max} de 10A, e f_{com} de 100kHz

Com o aumento da frequência a previsão teórica e os resultados do ensaio estão ainda mais aproximadas- Exemplo disso é entre os 90% e os 100% de duty cycle em que as curvas já não se distinguem. O rendimento continua muito alto, apesar das variações de frequência que se efetuou

mantendo-se praticamente constante para *duty cycle* a partir dos 50%.

Na Tabela 3.6 na coluna mais à direita apresenta-se a diferença de rendimentos, a partir de um *dead time* de 50%, sendo que a diferença já é quase zero, o que comprova o modelo dimensionado. Observa-se assim que o somatório das perdas teóricas é semelhante ao das práticas, sendo que o modelo de perdas começa a ter muito mais equidade para frequências mais altas. Estas perdas que chegam aos 20W começam a ser já bastante significativas. De reparar que para esta frequência de comutação as $P_{\text{comutação}}$ são praticamente iguais às de condução, no entanto o rendimento total do sistema continua na casa dos 99%, e não se regista alterações de temperatura no conversor. As perdas totais teóricas são muito semelhantes às práticas a rondar os 20W, o que sucede pela primeira vez.

Culminados os três ensaios propostos, pode-se fazer uma comparação gráfica dos mesmos e observar as diferenças. Assim, apresenta-se na Figura 3.36 o η em função do *duty cycle* para os três ensaios efetuados.

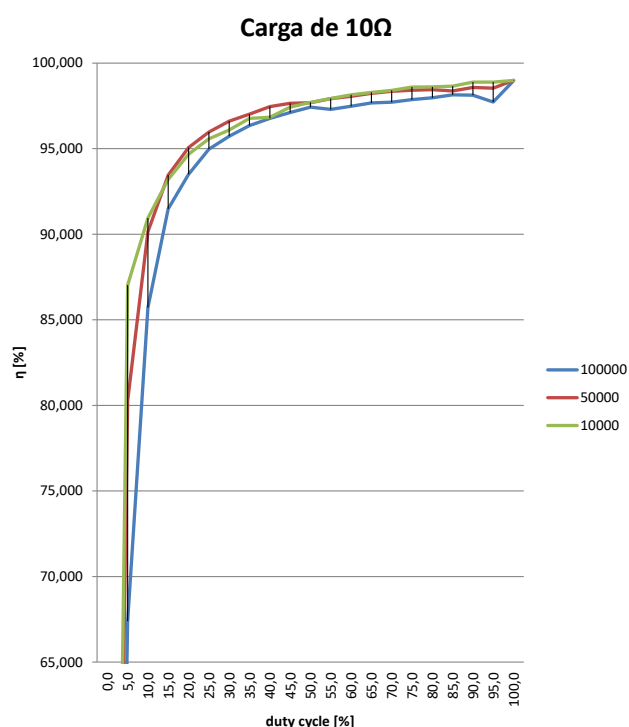


Figura 3.36 – Rendimentos experimentais para U_0 de 100V e R_0 de 10Ω

Independentemente da frequência, 10kHz, 50kHz e 100kHz, a forma de atuação do SiCMOSFET não se altera sendo o comportamento das três curvas muito semelhantes. As pequenas deformidades nas curvas experimentais devem-se a leituras menos conseguidas. O rendimento máximo obtido foi de 99% para *duty cycle* a partir de 80% para todas as frequências, apesar de que para *duty cycle* até 50% o SiCMOSFET tem algumas dificuldades em registar rendimentos abaixo dos 90%. A montagem para baixas potências, *duty cycle* reduzidos, apresenta rendimentos baixos. O ensaio de 10kHz serviu para verificar como um transístor dimensionado para altas frequências se comportava, e o resultado foi positivo, mas das três curvas é a que apresenta maiores assimetrias e

menores rendimentos de transição.

Em resumo o desempenho é muito bom, com rendimentos excelentes e no qual não se registou qualquer tipo de alteração do conversor, nem de temperatura nem de deterioração do material, nem de funcionamento, sendo os aspectos menos positivos o facto de o modelo de perdas teórico não idêntico ao do ensaio real.

De salientar que a corrente apresenta um ruído já considerável apesar da baixa carga que estava acoplado ao conversor e de todas as precauções que se teve para minimizar este acontecimento. Contudo, não se pode excluir o ruído que todos os equipamentos envolvidos neste ensaio produzem e para o qual o conversor não é imune.

3.4.4. Variação de tensão

Após os ensaios com a variação de frequência, e seguindo os mesmos princípios (Figura 3.23), variou-se agora a tensão à saída do conversor para verificar se os resultados de rendimento se mantêm. O objectivo é avaliar o aumento de perdas em função da tensão aplicada, pelo que, para isso usou-se o seguinte método:

- Variação de frequência $\rightarrow f_{com} = 50\text{kHz}$ e 100kHz ;
- Carga RL à saída $\rightarrow R_0 = 20\Omega$ e $L_0 = 10\text{mH}$;
- Tensão aplicada à entrada do conversor $\rightarrow U_0 = 200\text{V}$.

Através do osciloscópio registou-se uma forma de onda para cada frequência, tendo sido calculado depois o rendimento e as perdas totais utilizando as equações (3.19) e (3.20). Neste passo cingiu-se às frequências mais altas [19].

O primeiro ensaio foi para 50kHz , sendo possível verificar as formas de onda da tensão e corrente de saída através da Figura 3.37.

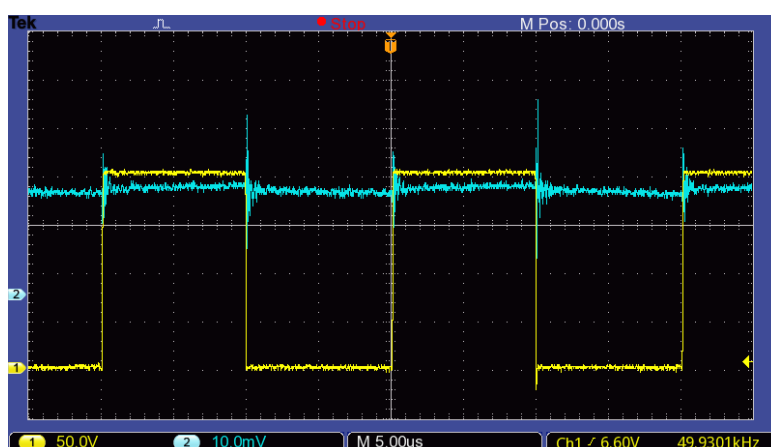


Figura 3.37 – Carga RL com U_0 a 200V para f_{com} de 50kHz , amarelo U_0 com 50V/div e azul I_0 com 2A/div , $5\mu\text{s/div}$

O *dead time* foi definido para 50%, sendo possível verificar que a tensão está bem delineada e o ruído é praticamente inexistente. As transições também não apresentam alterações à tensão e o valor de 200V de pico a pico são bem perceptíveis. A corrente apresenta algum ruído nas transições, mas consegue-se observar claramente uma linha bem delineada de corrente na casa dos 4A. Comparando com a Figura 3.38, ensaio para 50kHz, os picos de corrente nas transições não se alteraram em relação à corrente média, sendo que em relação ao sinal apresenta mais algum *ripple* mas continua bem delineada, ou seja quase horizontal.

Ao aplicar 50kHz, só se conseguiu fazer ensaios até aos 90% do *duty cycle*. Após o ensaio registou-se as perdas práticas e recorrendo às fórmulas das perdas enumeradas anteriormente procedeu-se ao cálculo das perdas teóricas, que pode ser observado na Tabela 3.7.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U _o [V]	I _o [A]	P _o [W]	Perdas totais [W]	η [%]
0,0	50000	200,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		200,0	0,038	7,600	10,681	0,503	5,373	2,227	70,691
10,0		200,0	0,114	22,800	20,374	0,960	19,559	3,241	85,785
15,0		200,0	0,236	47,202	30,133	1,420	42,789	4,414	90,650
20,0		200,0	0,404	80,800	39,999	1,886	75,438	5,362	93,364
25,0		200,0	0,646	129,187	50,810	2,404	122,147	7,040	94,551
30,0		200,0	0,914	182,763	60,710	2,875	174,541	8,222	95,501
35,0		200,0	1,226	245,139	70,620	3,331	235,235	9,903	95,960
40,0		199,9	1,600	319,872	80,550	3,838	309,151	10,721	96,648
45,0		200,0	1,966	393,200	89,890	4,240	381,134	12,066	96,931
50,0		200,0	2,415	482,928	99,800	4,717	470,757	12,171	97,480
55,0		199,9	2,975	594,822	110,910	5,244	581,612	13,209	97,779
60,0		200,0	3,523	704,670	120,790	5,715	690,315	14,356	97,963
65,0		200,0	4,069	813,719	129,850	6,148	798,318	15,401	98,107
70,0		199,9	4,760	951,714	140,520	6,650	934,458	17,256	98,187
75,0		200,0	5,359	1071,907	149,280	7,070	1055,410	16,498	98,461
80,0		200,0	6,158	1231,354	160,120	7,580	1213,710	17,644	98,567
85,0		200,0	6,970	1394,000	170,450	8,070	1375,532	18,468	98,675
90,0		200,0	7,530	1505,774	177,120	8,390	1486,037	19,737	98,689

Tabela 3.7 – Rendimento teórico do conversor de potência para f_{com} de 50kHz com U_o a 200V

Do lado esquerdo tabela apresenta-se as percentagens de *duty cycle* e consoante isso a tensão, corrente e potência à entrada e à saída. Como resultado destas leituras tem-se as perdas totais no SiCMOSFET e o rendimento. As perdas são proporcionais à tensão aplicada na carga em função da regulação do *duty cycle*, no seu ponto mais alto que acontece aos 90% do *duty cycle* atinge 20W. O rendimento para baixas correntes é baixo como já acontecia nos ensaios anteriores, sendo que com o aumento da corrente o rendimento sobe e a partir de valores de corrente de 4A começa a apresentar rendimentos de 97%, tendo um comportamento muito semelhante quando se fez o ensaio para 100V. No entanto as perdas praticamente duplicaram da mesma forma que se duplicou a tensão aplicada, sendo que o hiato de rendimentos varia entre 70% e 99%.

Ao aumentar a tensão no circuito aumentou-se também as perdas mas a relação do rendimento e da tensão continua a ser a mesma logo o que quer dizer que com o aumento da tensão o rendimento não diminui e mantém-se semelhante, ou seja, as perdas aumentam mas na mesma proporção da tensão, logo o aumento de tensão não aumenta as perdas pelo menos para este ensaio. Este ensaio só foi realizado até aos 90% do *dead time* devido à elevada temperatura a que a bobine, L, já se encontrava. No entanto comparando os valores a 90% do *duty cycle* para os dois casos, Tabela 3.3 e Tabela 3.7, I_o é praticamente o mesmo 8A. Tal como seria de esperar a

resistência para este ensaio aumentou na mesma proporção de U_0 (duplicou o seu valor), sendo que em relação à potência também tem quase o dobro do valor do ensaio para U_0 de 100V, sendo quase de 1,5kW. O rendimento registado foi o mesmo, ou seja, de 98,7%.

As perdas teóricas, que são o apanhado de todas as descritas no sub capítulo 3.2, podem ser verificadas através da Tabela 3.8

duty cycle [%]	Frequência [Hz]	Teóricas							Experimentais	Diferença de η 's [%]
		P_{diodos} [W]	$P_{\text{recuperação diodos}}$ [W]	$P_{\text{condução}}$ [W]	$P_{\text{comutação}}$ [W]	Ripple - ΔI [A]	Σ_{perdas} [W]	η [%]	η [%]	
0,0	50000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		0,012	1,100	0,002	0,030	0,020	1,144	84,952	70,691	14,261
10,0		0,024	1,100	0,010	0,109	0,037	1,243	94,548	85,785	8,763
15,0		0,037	1,100	0,034	0,237	0,052	1,408	97,017	90,650	6,367
20,0		0,050	1,100	0,079	0,419	0,065	1,648	97,961	93,364	4,597
25,0		0,065	1,100	0,164	0,678	0,077	2,007	98,447	94,551	3,896
30,0		0,080	1,100	0,280	0,969	0,087	2,428	98,671	95,501	3,170
35,0		0,094	1,100	0,437	1,306	0,094	2,937	98,802	95,960	2,842
40,0		0,111	1,100	0,662	1,716	0,099	3,589	98,878	96,648	2,230
45,0		0,125	1,100	0,902	2,115	0,104	4,242	98,921	96,931	1,990
50,0		0,143	1,100	1,239	2,613	0,105	5,094	98,945	97,480	1,465
55,0		0,162	1,100	1,702	3,228	0,105	6,192	98,959	97,779	1,180
60,0		0,181	1,100	2,201	3,831	0,104	7,313	98,962	97,963	0,999
65,0		0,198	1,100	2,739	4,431	0,100	8,467	98,959	98,107	0,852
70,0		0,219	1,100	3,468	5,186	0,094	9,973	98,952	98,187	0,765
75,0		0,237	1,100	4,163	5,858	0,087	11,357	98,940	98,461	0,480
80,0		0,259	1,100	5,134	6,736	0,077	13,229	98,926	98,567	0,359
85,0		0,281	1,100	6,193	7,634	0,066	15,209	98,909	98,675	0,234
90,0		0,296	1,100	6,957	8,248	0,057	16,601	98,898	98,689	0,208

Tabela 3.8 – Rendimento teórico do conversor de potência para f_{com} de 50kHz com U_0 a 200V

Ao analisar a tabela constata-se que o ΔI tem o mesmo desempenho mas comparado com a tensão de 100V duplica o seu valor, o que faz sentido pois este é proporcional às relações de tensões de entrada e saída. As $P_{\text{recuperação diodos}}$ também duplicam e chegam a 1W que tem o mesmo valor que tinham para o ensaio de 100kHz a 100V. As $P_{\text{condução}}$ baixaram o seu valor e tem um valor mais baixo do que a dos ensaios de 100V. As $P_{\text{comutação}}$ duplicaram o seu valor aumentando assim na mesma proporção com que se aumenta a tensão, e ultrapassaram em termos de valor as $P_{\text{condução}}$. Isto acontece pois com o aumento do ΔI as $P_{\text{condução}}$ baixaram. As $P_{\text{condução}}$ como são diretamente proporcionais à frequência, tensão e corrente (3.6) não têm essa limitação e quanto maior for ao aumento de tensão corrente ou frequência maiores elas serão. No final tanto para o ensaio prático como para o teórico conseguiu-se obter uma potência de 1,5kW com cerca de 8A debitados à carga

Através da Figura 3.38 é possível verificar como as perdas evoluíram em função do aumento de tensão.

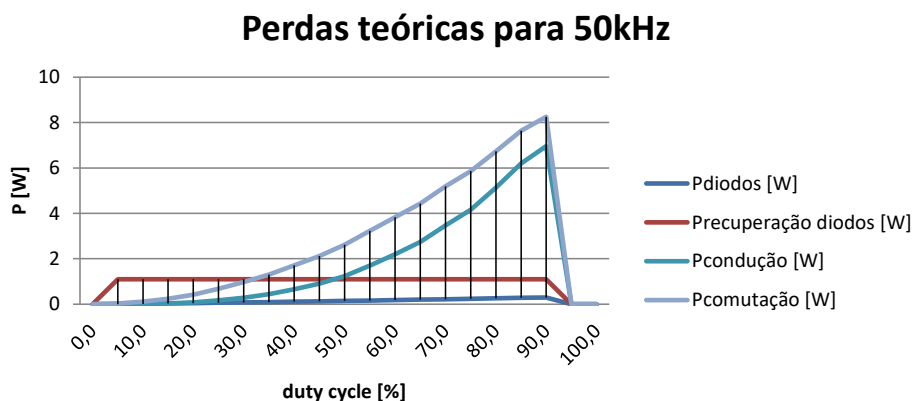


Figura 3.38 – Comportamento de perdas para f_{com} de 50kHz com U_0 a 200V

O comportamento das perdas, como se pode ver pela Figura 3.38, mantém o mesmo tipo de evolução que tinha para os 100V. As perdas mais significativas continuam a ser as $P_{comutação}$, $P_{condução}$ e $P_{recuperação\ díodos}$ no entanto as $P_{comutação}$ são as que mais influenciam as perdas e já são mais de 50% do total das perdas, sendo que as $P_{condução}$ com o aumento de tensão reduz o seu valor, mas não por muito, e mostra-se que estas perdas são praticamente constantes apesar da mudança de tensão e frequência. As $P_{recuperação\ díodos}$ são a terceira perda mais significativa a uma grande distancia das demais, tal como acontecia para os ensaios de 100V.

Através da Figura 3.39 é possível observar a diferença entre os rendimentos obtidos teoricamente e os laboratoriais.

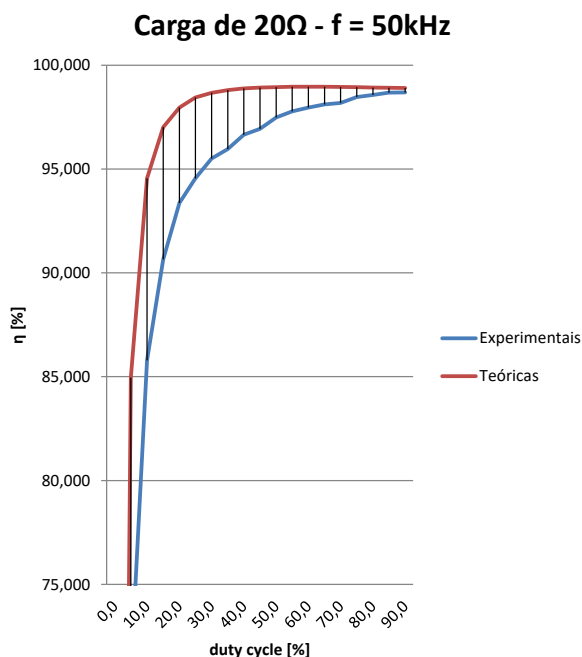


Figura 3.39 – Comparação entre rendimento teórico e experimental para U_0 de 200V, I_{max} de 10A, e f_{com} de 50kHz

Com o aumento de tensão e apesar do aquecimento da carga, a previsão teórica e os resultados do ensaio estão mesmo muito aproximadas, sendo que o rendimento continua a ser muito alto apesar de só se ter registos até 90%. A proximidade das curvas é maior para esta gama de tensão quando comparado com 100V, o que é uma comprovação que o modelo teórico se aproxima mais do real quando se começa a ter potências mais altas. Para este caso conseguiu-se comutar nos 90% de *dead time* 1,5kW e com uma corrente de saída de 8A.

As perdas teóricas e práticas tem alguma discrepância pois teoricamente não se previu o aumento de temperatura da carga acoplada ao conversor e esse aspecto influenciou todas as perdas, como exemplo, pode-se ver que na prática para 10W de perdas tem-se 40% de *dead time*, enquanto que para a teórica só apenas nos 70%. Assim se compreende o facto de na teoria termos 17W de perdas totais e na pratica 20W.

De seguida efetuaram-se novos ensaios mas para uma frequência para 100kHz. Na Figura 3.40 apresenta-se as formas de onda da tensão e corrente de saída para esta nova frequência.

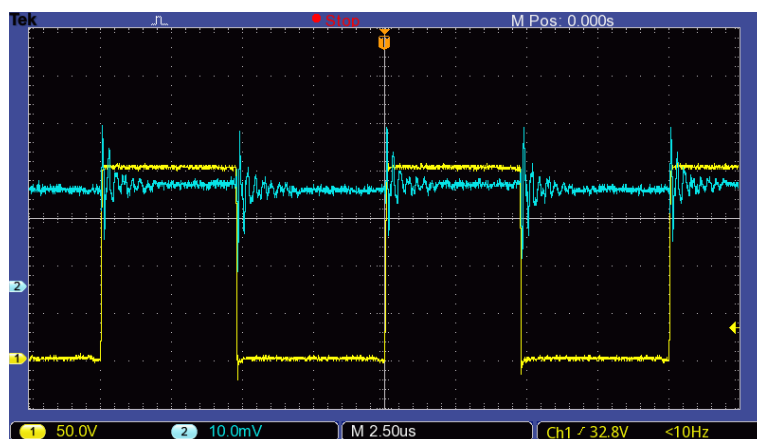


Figura 3.40 – Carga RL com U_0 a 200V para f_{com} de 100kHz, amarelo U_0 com 50V/div e azul I_0 com 2A/div, 5 μ s/div

A tensão continua a ser bem delineada à semelhança do ensaio pra 50kHz, vendo-se só um ligeiro arrastar na transição da tensão no *low state*, enquanto que a corrente por outro lado está muito mais instável nas comutações, mas a linha de corrente ainda assim está com alguma definição. Comparando com o ensaio para 100V (Figura 3.33), os picos de corrente nas transições têm proporções semelhantes. A grande diferença é a instabilidade na corrente, para 100V, ou seja, a instabilidade cingia-se ao transitório, mas para 200V é muito mais longo sendo efeitos do aumento de tensão que propicia também ao aumento do *ripple*. A tensão não regista alterações e está bem delineada.

Para o ensaio de 100kHz registaram-se as perdas práticas e recorrendo às fórmulas das perdas enumeradas anteriormente procedeu-se ao cálculo das perdas teóricas. Mais uma vez não foi possível terminar o ensaio e ficou-se pelos 90% do *duty cycle*. Na Tabela 3.9 apresentam-se os valores obtidos teoricamente e para os ensaios laboratoriais.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U _o [V]	I _o [A]	P _o [W]	Perdas totais [W]	η [%]
0,0	100000	200,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		200,0	0,045	9,000	9,980	0,472	4,711	4,289	52,340
10,0		200,0	0,119	23,802	20,293	0,958	19,441	4,362	81,675
15,0		200,0	0,235	47,002	29,561	1,392	41,149	5,853	87,546
20,0		200,0	0,408	81,600	39,930	1,880	75,068	6,532	91,996
25,0		200,0	0,630	125,994	50,056	2,358	118,032	7,962	93,681
30,0		200,0	0,897	179,373	59,640	2,837	169,199	10,174	94,328
35,0		200,0	1,242	248,338	70,590	3,350	236,477	11,861	95,224
40,0		199,9	1,586	317,089	80,000	3,799	303,920	13,169	95,847
45,0		200,0	2,004	400,860	90,220	4,282	386,322	14,538	96,373
50,0		200,0	2,454	490,726	100,110	4,747	475,222	15,504	96,841
55,0		199,9	2,992	598,220	110,720	5,250	581,280	16,940	97,168
60,0		200,0	3,510	702,070	120,070	5,696	683,919	18,151	97,415
65,0		200,0	4,103	820,518	130,050	6,164	801,628	18,890	97,698
70,0		200,0	4,790	957,761	140,550	6,670	937,469	20,292	97,881
75,0		200,0	5,472	1094,455	150,090	7,130	1070,142	24,313	97,779
80,0		200,0	6,206	1241,014	160,000	7,600	1216,000	25,014	97,984
85,0		199,9	6,980	1395,442	169,820	8,070	1370,447	24,994	98,209
90,0		200,0	7,520	1504,000	176,050	8,370	1473,539	30,462	97,975

Tabela 3.9 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com U_0 a 200V

Através destes resultados verifica-se que as perdas são proporcionais à tensão aplicada na carga em função da regulação do duty cycle, sendo que o seu ponto mais alto acontece aos 90% do dead time atingindo 30W. As perdas tendem a aumentar até aos 95% como se viu nos ensaios para 100V sendo depois mais baixas para os 100% devido à ausência das $P_{condução}$. O rendimento para baixas correntes é baixo, sendo que com o aumento de corrente o rendimento sobe. A partir de valores de corrente de 4A começa a apresentar rendimentos de 97%, tendo um comportamento muito semelhante ao se obteve para o ensaio a 100V, no entanto as perdas praticamente duplicaram da mesma forma que se duplicou a tensão aplicada, sendo o hiato de rendimentos entre 50% e 98%. Como já acontecia para 100V o hiato de rendimentos também aumentou com o aumento da frequência.

Para efeitos comparativos determinaram-se as perdas teóricas, que são o apanhado de todas as descritas no sub capítulo 3.2. Os valores obtidos para estas perdas em função do *duty cycle* pode ser observado na Tabela 3.10.

duty cycle [%]	Frequência [Hz]	Teóricas							Experimentais	Diferença de η's [%]
		P _{diodos} [W]	P _{recuperação diodos} [W]	P _{condução} [W]	P _{comutação} [W]	Ripple - ΔI [A]	Σperdas [W]	η [%]		
0,0	100000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		0,023	2,200	0,001	0,052	0,010	2,277	74,705	52,340	22,365
10,0		0,048	2,200	0,010	0,216	0,018	2,474	89,605	81,675	7,929
15,0		0,071	2,200	0,032	0,457	0,025	2,760	94,128	87,546	6,582
20,0		0,099	2,200	0,078	0,833	0,032	3,210	96,066	91,996	4,071
25,0		0,127	2,200	0,153	1,310	0,038	3,791	96,991	93,681	3,310
30,0		0,157	2,200	0,264	1,878	0,043	4,499	97,492	94,328	3,164
35,0		0,190	2,199	0,437	2,625	0,047	5,451	97,805	95,224	2,581
40,0		0,220	2,199	0,636	3,374	0,050	6,429	97,972	95,847	2,126
45,0		0,254	2,200	0,911	4,288	0,052	7,654	98,091	96,373	1,717
50,0		0,288	2,200	1,243	5,275	0,053	9,005	98,165	96,841	1,324
55,0		0,325	2,199	1,682	6,452	0,053	10,658	98,218	97,168	1,050
60,0		0,360	2,200	2,146	7,591	0,052	12,297	98,248	97,415	0,834
65,0		0,397	2,200	2,722	8,898	0,050	14,217	98,267	97,698	0,569
70,0		0,439	2,199	3,445	10,406	0,047	16,490	98,278	97,881	0,397
75,0		0,479	2,200	4,203	11,879	0,043	18,760	98,286	97,779	0,507
80,0		0,520	2,200	5,092	13,498	0,038	21,309	98,283	97,984	0,299
85,0		0,562	2,199	6,095	15,212	0,033	24,068	98,275	98,209	0,066
90,0		0,590	2,200	6,794	16,356	0,029	25,941	98,275	97,975	0,301

Tabela 3.10 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com U_0 a 200V

Ao analisar a tabela observa-se que as $P_{\text{recuperação diodos}}$ atingem um valor elevado, 2W, sendo que isto deve-se ao facto de estas perdas serem proporcionais à tensão de entrada no dispositivo e da frequência de comutação, verificando-se ainda que com o aumento de ambas o seu valor disparou. O Δ_i quando comparado com a frequência de 50kHz reduziu para metade o seu valor, o que faz sentido pois este é proporcional às relações de tensões de entrada e saída e do quociente com a frequência, tal como já acontecia para os ensaios com 100V, mas agora com o aumento de tensão tem um valor de corrente superior. As $P_{\text{comutação}}$ com o duplicar da frequência também duplicou o seu valor e é o principal factor de perdas no sistema, sendo já o dobro das $P_{\text{condução}}$ que mantem um valor quase constante independentemente do aumento de tensão e frequência. Isto acontece pois apesar do aumento de tensão a relação entre a tensão de saída e entrada não se altera e por isso as perdas ficam semelhantes. A forma destas perdas aumentarem é quando o transístor aumentar de temperatura e esta relação de tensões se alterar (3.5). As $P_{\text{comutação}}$ como são diretamente proporcionais à frequência, tensão e corrente (3.6) não tem essa limitação, e quanto maior for ao aumento de tensão corrente ou frequência maiores elas serão. A diferença de perdas teóricas e práticas mantem-se com a mesma diferença de 5W que se tinha para a frequência de 50kHz, dado que a carga voltou a ter sobreaquecimento na mesma fase do ensaio. No final tanto para o ensaio prático como para o teórico conseguiu-se obter uma potência de 1,5kW com cerca de 8A debitados à carga.

O comportamento das perdas em função do duty cycle pode ver observadas através da Figura 3.41.

Perdas teóricas para 100kHz

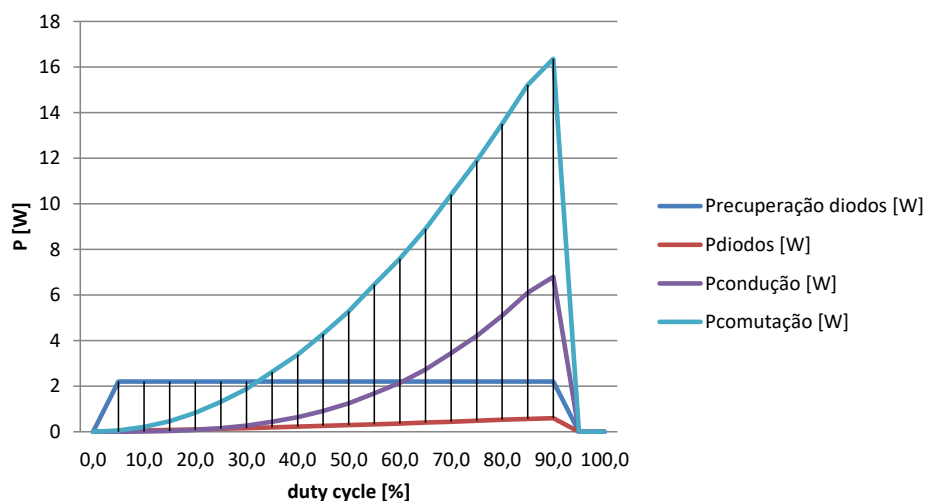


Figura 3.41 – Comportamento de perdas para f_{com} de 100kHz com U_0 a 200V

O aumento da tensão aliada ao aumento de frequência mostra que as perdas que mais afectam o sistema são as $P_{\text{comutação}}$ podendo-se afirmar que são o principal factor de perdas para montagens com SiCMOSFET, sendo que estas ultrapassam largamente as $P_{\text{condução}}$, para uma tensão de 100V. Este cenário não acontecia e os valores das perdas eram semelhantes. Para 200V as $P_{\text{comutação}}$ atingem quase o triplo do valor das perdas de $P_{\text{condução}}$, que pouco se alteram com o aumento de tensão e frequência. As $P_{\text{recuperação diodos}}$ continuam a ser a terceira perda mais

significativa, e já com um valor a ter muito em conta acima dos 2W.

O comportamento das perdas teóricas e laboratoriais pode ser visualizado através da. Figura 3.42.

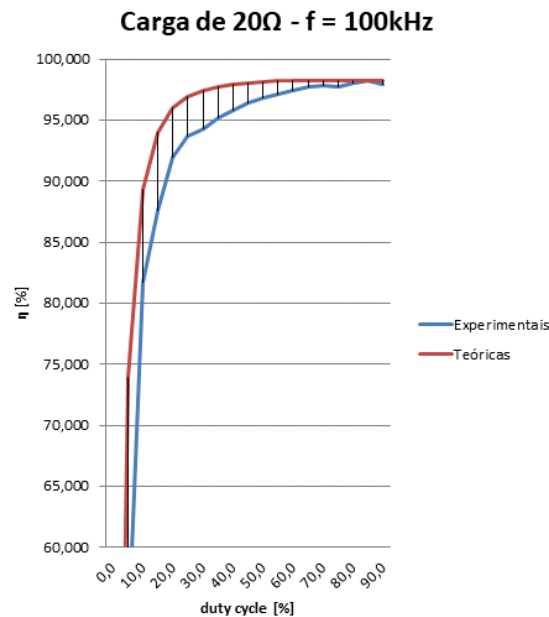


Figura 3.42 – Diferenças de rendimentos para 100kHz para U_0 de 200V

Com o aumento de tensão e apesar do aquecimento da carga a previsão teórica e os resultados do ensaio estão mesmo muito aproximadas, sendo que o rendimento continua a ser muito alto apesar de só se ter registos até 90% do, registando valores de 98%. De salientar que a proximidade das curvas é neste caso ainda maior, tal como acontecia para 100V. O aumento da temperatura da bobine deve-se ao facto de estar dimensionada para o funcionamento a frequências muito mais baixas, por volta dos 50Hz, e com o aumento de tensão aplicada as perdas no ferro aumentaram, sendo que o Δ_i também contribui para o aumento da temperatura mas não é o factor principal, pois o seu valor máximo registado foi para um *duty cycle* de 55% no ensaio de U_0 de 100V com f_{com} de 10kHz (Tabela 3.2), registando 250mA e nesse ensaio a bobine não registou o aquecimento agora visto.

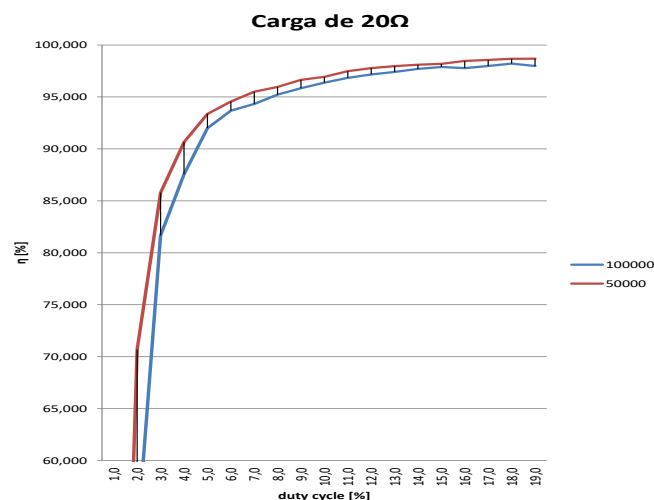


Figura 3.43 – Rendimentos experimentais para U_0 de 200V e R_0 de 20Ω

À semelhança do que aconteceu para o ensaio de 100V a forma das curvas dos ensaios experimentais não se alteraram e mantiveram-se muito próximas.

Apesar de não se conseguir ter terminado os ensaios ficando em falta o ponto de *duty cycle* onde se registam mais perdas, 95%, os valores de rendimentos são muito próximos, e muito elevados a rondar os 98%, sendo que o aquecimento da carga acabou por não afectar muito o rendimento do conversor, que acaba por ter praticante o mesmo rendimento dos ensaios para U_0 de 100V. O aumento de U_0 e de R_0 na mesma proporção propiciou o I_0 a se manter com o mesmo valor. Este ensaio em que se pretende verificar o que o aumento de tensão produzia no conversor tem como conclusão que as $P_{\text{comutação}}$ aumentaram muito, e que as $P_{\text{condução}}$ são praticamente constantes apesar das alterações, e que o conversor manteve as mesmas características de operação e rendimento.

3.4.5. Variação de carga

Após constatar-se os efeitos do aumento de tensão no conversor pretende-se agora ver o que o incremento de corrente provoca neste. Para isso reduziu-se a carga acoplada aumentando-se assim a corrente disponível.

Seguindo os mesmos princípios dos ensaios anteriores (Figura 3.23), usou-se o seguinte método:

- Variação de frequência $\rightarrow f_{\text{com}} = 100\text{kHz}$;
- Carga RL à saída $\rightarrow R_0 = 7\Omega$ e $L_0 = 10\text{mH}$;
- Tensão aplicada à entrada do conversor $\rightarrow U_0 = 100\text{V}$.

Foi calculado depois o rendimento e as perdas totais utilizando as equações (3.19) e (3.20). Neste passo não se inseriu as formas de onda, pois em nada se alteram às já apresentadas. Foi também ignorada a frequência de 10kHz e 50kHz, pois conclui-se que não adicionava nada de novo, e cingiu-se apenas aos 100kHz pois é onde se prevê que o aumento de corrente seja mais evidente.

Ao aplicar os 100kHz, só se conseguiu fazer ensaios até aos 90% do *duty cycle*. Após o ensaio registou-se as perdas práticas e recorrendo às fórmulas das perdas enumeradas anteriormente procedeu-se ao cálculo das perdas teóricas.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U_0 [V]	I_0 [A]	P_0 [W]	Perdas totais [W]	η [%]
0,0	100000	100,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		100,1	0,050	5,003	5,208	0,719	3,744	1,258	74,852
10,0		100,0	0,159	15,905	9,939	1,399	13,905	2,000	87,424
15,0		100,0	0,344	34,407	15,074	2,114	31,866	2,540	92,616
20,0		100,0	0,608	60,794	20,239	2,832	57,317	3,477	94,281
25,0		100,1	0,928	92,846	25,140	3,515	88,367	4,479	95,176
30,0		100,0	1,340	134,013	30,333	4,238	128,551	5,462	95,924
35,0		100,0	1,778	177,729	35,024	4,890	171,267	6,462	96,364
40,0		100,0	2,293	229,300	39,831	5,561	221,500	7,800	96,598
45,0		100,0	2,971	297,189	45,407	6,338	287,790	9,400	96,837
50,0		100,0	3,626	362,419	50,211	7,010	351,979	10,440	97,119
55,0		100,0	4,375	437,413	55,060	7,700	423,962	13,451	96,925
60,0		100,0	5,181	518,048	60,010	8,380	502,884	15,164	97,073
65,0		100,0	6,075	607,561	65,010	9,090	590,941	16,620	97,264
70,0		100,0	7,060	705,929	70,120	9,800	687,176	18,753	97,343
75,0		100,0	8,090	809,243	75,120	10,490	788,009	21,234	97,376
80,0		100,0	9,240	924,092	80,140	11,250	901,575	22,517	97,563
85,0		100,0	10,340	1033,793	84,770	11,898	1008,593	25,200	97,562
90,0		99,9	11,630	1162,302	89,870	12,608	1133,081	29,221	97,486

Tabela 3.11 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com R_0 a 7 Ω

O rendimento para baixas correntes é baixo, sendo que com o aumento de corrente o rendimento sobe e a partir de valores de corrente de 7A começa a apresentar rendimentos de 97%. Com o baixar da resistência eléctrica a corrente atinge valores que ainda não se tinha obtido, ou seja, para 90% do *dead time* obteve-se uma corrente de saída de quase 13A, sendo que este aumento de corrente faz produzir perdas de 29W, perdas semelhantes ao ensaio com 200V e com 100kHz. Comparando com este a corrente quase que duplicou, baixando apenas 3Ω na carga, o hiato de rendimentos varia entre 74% e 98%. O aumento de corrente no sistema reproduz os mesmos efeitos que o aumento de tensão, devido às resistências sobreaqueceram pelo que não se conseguiu obter mais leituras, o mesmo caso que tinha acontecido com o aumentar de tensão. Em relação ao rendimento este com o aumento da corrente reduziu um pouco passando de 98% para 97%.

Para efeitos comparativos foram novamente determinadas as perdas teóricas, que são o apanhado de todas as descritas no sub capítulo 3.2., e no qual é possível verificar os valores obtidos através da Tabela 3.12.

duty cycle [%]	Frequência [Hz]	Teóricas							Experimentais	Diferença de η 's [%]
		P_{diodos} [W]	$P_{\text{recuperação diodos}}$ [W]	$P_{\text{condução}}$ [W]	$P_{\text{comutação}}$ [W]	Ripple - ΔI [A]	Σ perdas [W]	η [%]	η [%]	
0,0	100000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		0,036	1,101	0,003	0,042	0,005	1,181	76,398	74,852	1,546
10,0		0,072	1,100	0,021	0,154	0,009	1,348	91,525	87,424	4,100
15,0		0,113	1,100	0,074	0,354	0,013	1,641	95,231	92,616	2,614
20,0		0,157	1,100	0,179	0,636	0,016	2,072	96,592	94,281	2,312
25,0		0,201	1,101	0,342	0,981	0,019	2,624	97,173	95,176	1,998
30,0		0,251	1,100	0,600	1,427	0,022	3,378	97,479	95,924	1,555
35,0		0,298	1,100	0,923	1,901	0,024	4,222	97,625	96,364	1,260
40,0		0,349	1,100	1,357	2,459	0,025	5,265	97,704	96,598	1,105
45,0		0,412	1,100	2,009	3,194	0,026	6,715	97,740	96,837	0,903
50,0		0,468	1,099	2,720	3,907	0,027	8,194	97,739	97,119	0,620
55,0		0,529	1,100	3,597	4,706	0,027	9,932	97,729	96,925	0,804
60,0		0,591	1,100	4,643	5,582	0,026	11,917	97,700	97,073	0,627
65,0		0,659	1,100	5,918	6,559	0,026	14,236	97,657	97,264	0,392
70,0		0,730	1,100	7,420	7,628	0,024	16,877	97,609	97,343	0,266
75,0		0,801	1,100	9,105	8,747	0,023	19,753	97,559	97,376	0,183
80,0		0,882	1,100	11,174	10,007	0,020	23,164	97,493	97,563	-0,070
85,0		0,954	1,100	13,224	11,195	0,018	26,473	97,439	97,562	-0,123
90,0		1,036	1,099	15,749	12,577	0,014	30,461	97,379	97,486	-0,107

Tabela 3.12 – Rendimento teórico do conversor de potência para f_{com} de 100kHz com R_0 a 7Ω

Com o aumento da corrente presente no circuito o ΔI reduz o seu valor, o que quando comparado com o exemplo em que se aumentou a tensão para 200V verifica-se que tem um comportamento inverso. As $P_{\text{comutação}}$ baixaram em relação ao ensaio de 200V, mas são maiores que as registadas para o ensaio de 100V em cerca de 40%, tendo um valor máximo de quase 13W. A soma das perdas nos díodos mantem-se a mesma da do ensaio para 200V, 2W, no entanto as P_{diodos} registam o valor mais alto até agora, e chegam a 1W bem acima das registadas para os outros dois ensaios, ou seja o dobro das registadas para o ensaio com 200V e 100kHz. Isto acontece pois estas perdas estão muito dependentes da corrente que passa no sistema, sendo que agora a corrente é mais elevada quando comparando com os outros ensaios. Estas perdas são também mais significativas, equação (3.8). As $P_{\text{recuperação diodos}}$ são semelhantes às do ensaio para 100V e atingem 1W, e metade do valor quando comparando com o ensaio de 200V e 100kHz. As $P_{\text{condução}}$ registam um novo máximo atingindo os 16W, e voltam a ser o maior factor de perdas no conversor. Comparando as perdas teóricas e práticas a diferença não é muito significativa e a partir dos 45% de *dead time* a diferença é praticamente zero. Apesar do aumento da temperatura que não permitiu finalizar o ensaio prático os valores são muito semelhantes, e ao contrário do que aconteceu quando se aumentou a

tensão a discrepância entre valores teóricos e práticos agora não é tão acentuada. De salientar que com esta montagem atingiu-se o maior valor de perdas globais, ou seja, quase 31W, pelo que assim se verifica o efeito que o aumento de corrente produz num conversor CC/CC de dois quadrantes.

O comportamento das diversas perdas em função do duty cycle pode ser observado através da Figura 3.44.

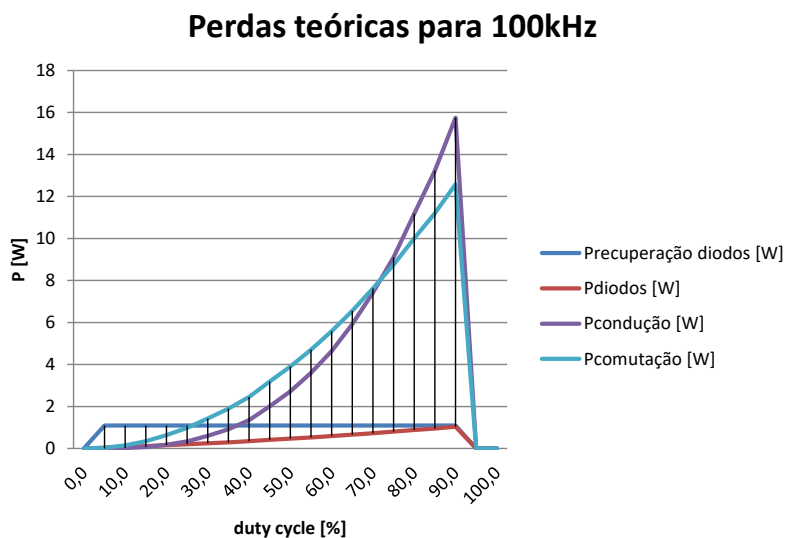


Figura 3.44 – Comportamento de perdas para f_{com} de 100kHz com R_0 a 7Ω

Com o aumento da carga, e conseqüente aumento de corrente, as $P_{condução}$ voltam a ser as mais significativas, mas seguidas de perto pelas $P_{comutação}$. As perdas $P_{recuperação\ díodos}$ e $P_{díodos}$ têm valores semelhantes e são em conjunto o terceiro maior factor de perdas na montagem, sendo que as restantes perdas têm desempenhos semelhantes aos outros ensaios.

Através da Figura 3.45 é possível analisar comparativamente os rendimentos teóricos e laboratoriais em função do *duty cycle*.

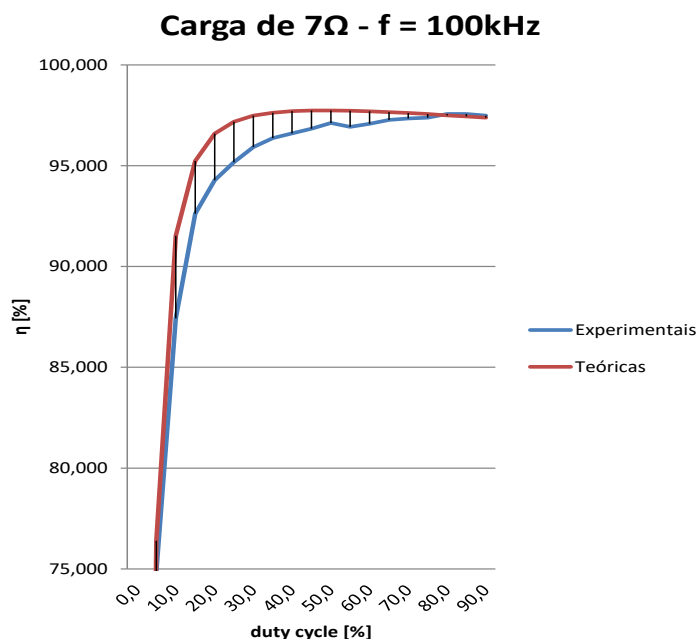


Figura 3.45 – Diferenças de rendimentos para 100kHz com R_0 a 7Ω

De referir que o aumento da corrente fez com que o modelo de perdas teóricas e o ensaio prático registasse os valores mais próximos, apesar do ensaio não ter sido terminado. Os rendimentos continuam a ser muito altos, 97%, apesar de se estar a comutar com uma corrente de quase 13A. O aumento da corrente faz com que o rendimento atingido seja até agora o mais baixo, situação que com as variações de tensão não aconteceu.

3.4.6. Com um SiCMOSFET desligado

Após os ensaios realizados ao SiCMOSFET pretende-se agora fazer um ensaio ao díodo de roda livre que está acoplado ao S2 em antiparalelo, D2., sendo que este transístor é o que faz o *low state*. Como este díodo é constituído por material de Si, pretende-se mostrar que este tem mais perdas que o SiC, sendo que para isso e tendo em conta os ensaios já realizados, curto circuitou-se a *Gate* do S2 com a *Source* do SiCMOSFET que faz o *low state* obrigando assim a corrente passar pelo díodo e não pelo transístor. Desta forma pretende-se mostrar que o díodo deste MOSFET cria mais perdas, do que se se utilizasse um díodo Schottky (Figura 3.46).

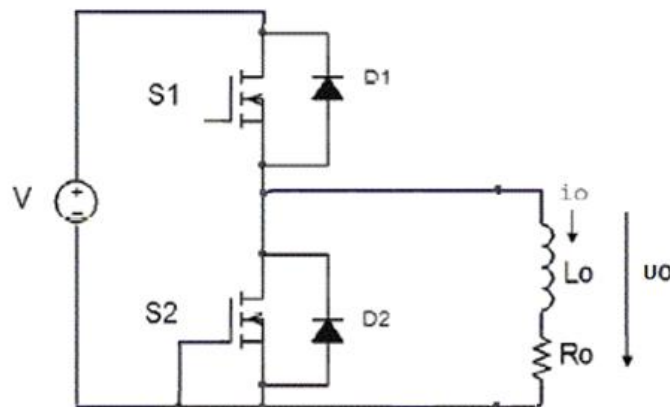


Figura 3.46 - Montagem para ensaio com o MOSFET do *low state* desligado

Seguindo os mesmos princípios dos ensaios anteriores, utilizou-se o seguinte método:

- Variação de frequência → $f_{com} = 100\text{kHz}$;
- Carga RL à saída → $R_0 = 10\Omega$ e $L_0 = 10\text{mH}$;
- Tensão aplicada à entrada do conversor → $U_0 = 100\text{V}$.

Foi calculado depois o rendimento e as perdas totais utilizando as equações (3.19) e (3.20), mas tendo-se cingido à frequência aos 100kHz pois é onde se prevê que as perdas sejam mais notórias. De salientar, para este ensaio não se utilizou todo o *range* total do *dead time* e foi-se dando saltos.

duty cycle [%]	Frequência [Hz]	Entrada			Saída			Experimentais	
		U [V]	I [A]	P [W]	U _o [V]	I _o [A]	P _o [W]	Perdas totais [W]	η [%]
0,0	100000	100,0	0,000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		100,0	0,061	6,100	6,276	0,597	3,747	2,353	61,422
15,0		100,0	0,281	28,100	15,710	1,489	23,392	4,708	83,246
25,0		100,0	0,691	69,100	25,400	2,415	61,341	7,759	88,771
35,0		100,0	1,290	129,000	35,600	3,361	119,652	9,348	92,753
45,0		100,0	2,078	207,800	45,670	4,306	196,655	11,145	94,637
55,0		100,0	3,054	305,400	55,650	5,255	292,441	12,959	95,757
65,0		100,0	4,220	422,000	65,750	6,200	407,650	14,350	96,600
75,0		100,0	5,570	557,000	75,810	7,140	541,283	15,717	97,178
85,0		100,0	7,120	712,000	85,930	8,100	696,033	15,967	97,757
100,0		100,0	9,290	929,000	98,950	9,290	919,246	9,754	98,950

Tabela 3.13 - Dados do ensaio, sem 1 SICMOSFET

A forma como as perdas funcionam é equivalente ao ensaio com os dois SiCMOSFET, no entanto as perdas totais são ligeiramente superiores, reduzindo assim o rendimento final.

As perdas teóricas, que são o apanhado de todas as descritas no sub capítulo 3.2., podem ser verificadas através da Tabela 3.14.

duty cycle [%]	Frequência [Hz]	Teóricas					
		P _{diodos} [W]	P _{recuperação diodos} [W]	P _{condução} [W]	P _{comutação} [W]	Σ _{perdas} [W]	η [%]
0,0	100000	0,000	0,000	0,000	0,000	0,000	0,000
5,0		1,107	0,550	0,039	0,021	1,717	71,858
15,0		2,590	0,550	0,244	0,130	2,964	89,451
25,0		3,885	0,550	0,643	0,340	4,868	92,955
35,0		4,903	0,550	1,245	0,664	6,812	94,720
45,0		5,546	0,550	2,043	1,091	8,681	95,823
55,0		5,764	0,550	3,042	1,623	10,429	96,585
65,0		5,484	0,550	4,235	2,262	11,981	97,161
75,0		4,650	0,550	5,617	3,004	13,271	97,617
85,0		3,222	0,550	7,229	3,863	14,313	97,990
100,0		0,339	0,000	9,509	0,000	9,848	98,940

Tabela 3.14 - Dados de perdas teóricas, sem 1 SICMOSFET

As $P_{\text{recuperação diodos}}$ é metade do valor, pois só está um a tem perdas de recuperação, sendo que o outro está sempre comutado. Nas P_{diodos} o cenário é bem diferente pois estas perdas sofrem um sentido ascendente até 50% de *dead time* chegando a quase 6W e depois volta a cair, o que é muito parecido com o cenário do *ripple*. As $P_{\text{condução}}$ são ligeiramente superiores em relação à montagem com 2 transístores. As $P_{\text{comutação}}$ são mais baixas pois só existe um transístor a comutar. Comparando com o ensaio prático o rendimento final é muito semelhante mas a curva do *dead time* como tem acontecido com os outros ensaios no princípio tem algum desfaseamento.

Os resultados dos rendimentos teóricos e práticos em função do duty cycle pode ser visualizado através da Figura 3.47. Conforme é possível verificar estes resultados são muito idênticos e sem grandes desfaseamentos excepto entre os 10 e 55%.

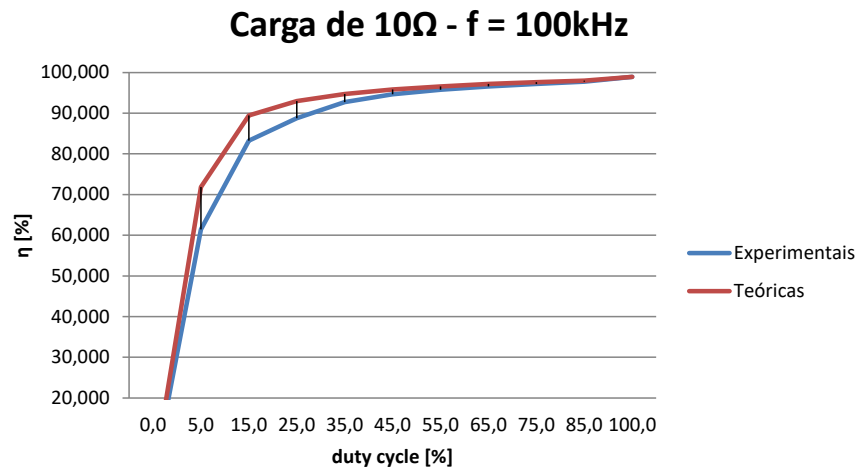


Figura 3.47 – Diferenças de rendimentos sem 1 SiCMOSFET

A análise de resultados entre um conversor com um e dois SiCMOSFET em termos de rendimento pode ser observada na Tabela 3.15.

Diferença de η 's [%] praticos			
duty cycle %	com Mosfet 2 OFF	com Mosfet 2 ON	diferença em %
0,0	0,000	0,000	0,000
5,0	61,422	67,397	-5,975
15,0	83,246	91,480	-8,234
25,0	88,771	94,974	-6,203
35,0	92,753	96,345	-3,592
45,0	94,637	97,115	-2,479
55,0	95,757	97,298	-1,542
65,0	96,600	97,671	-1,072
75,0	97,178	97,861	-0,683
85,0	97,757	98,144	-0,387
100,0	98,950	98,971	-0,021

Tabela 3.15 - Diferença de rendimentos, sem 1 SiCMOSFET

Através da Tabela 3.15 é possível verificar que o rendimento com o MOSFET 2 OFF, tem sempre valores inferiores aos do com dois MOSFET's. Por outro lado, este rendimento tem uma discrepância maior para *duty cycle* pequenos e depois vai-se reduzindo as assimetrias até ser praticamente zero para 100%. Para baixos valores de *duty cycle* assiste-se a diferenças consideráveis, sendo que para os 15% a diferença chega a ser de 8%, no qual regista 3W de perdas (Tabela 3.14). Isto acontece pois quanto menor for o *duty cycle* mais tempo está o diódo D1 a conduzir (a fazer o *low state*), cenário que se vai invertendo conforme se aumenta o *duty cycle* no qual o SiCMOSFET começa a estar mais tempo a comutar o que resulta que a partir dos 75% de *duty cycle* o rendimento é praticamente idêntico. Estando o diódo a comutar, este cria uma queda de tensão negativa que pode chegar a 3,2V que faz aumentar as perdas no conversor (Figura 3.48).

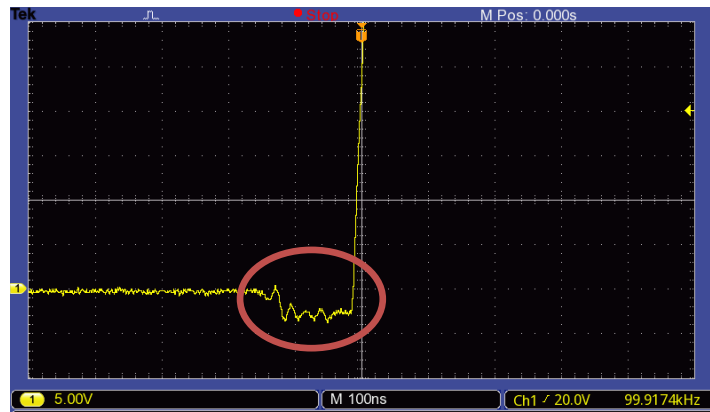


Figura 3.48 – D1 a comutar, V_0 com 5V/div e tempo 100ns/div

Na figura 3.48 apresenta-se a comutação de V_0 com apenas um transistor. Através deste resultado consta-se o valor de tensão negativa, e como não existe o transistor do *low state*, o tempo que o diodo comuta é muito maior, e não apenas no tempo do dead time (Figura 3.2), o que implica que as perdas sejam maiores. Como o diodo é de Si tem perdas e quedas de tensão superiores, o que contribui também para o aumento de perdas no tempo em que está a comutar.

3.5. Conclusões

Através dos ensaios efetuados foi possível tirar diversas ilações importantes, nomeadamente:

- Em relação ao ensaio em vazio → apesar dos esforços para se ter um sinal o mais limpo possível, não se conseguiu tirar todas as interferências, no entanto obteve-se um sinal mesmo assim de elevada qualidade;
- Em relação ao ensaio do *dead time* → foi mostrado e comprovado a forma como este funciona e tem-se um sinal praticamente limpo e sem interferências;
- Em relação ao ensaio com variação de frequência → com o aumento da frequência observou-se a um aumento de perdas, contudo o rendimento permaneceu muito elevado estando perto dos 99% apesar da variação de frequência, enquanto que o rendimento para *duty cycle* altos, a partir dos 50% é muito melhor do que para *duty cycle* baixos;
- Em relação ao ensaio com aumento de tensão → as perdas aumentaram em função da tensão aplicada, mas a proporção manteve-se, ou seja, continua-se a registar um rendimento muito alto na casa dos 98%, sendo que com o aumento da tensão as $P_{\text{comutação}}$ aumentam muito em relação às outras em particular em relação as $P_{\text{condução}}$;
- Em relação ao ensaio com variação de carga → O rendimento continua ser muito elevado, ou seja, a redução da carga faz com que a corrente aumente e com isso as $P_{\text{condução}}$ aumentem;
- Em relação ao ensaio com um MOSFET desligado → Pretendia-se mostrar que o SiC tem menos perdas que o Si, isso foi alcançado, tendo ainda se verificado que a diferença só é sentida para *duty cycle* baixos, nomeadamente até 50%;
- A temperatura do conversor → nunca foi um problema e não sofreu qualquer alteração durante os ensaios, mantendo-se numa temperatura ambiente de 25°C;
- O *ripple* → com o aumento da frequência diminuiu apesar de se aumentar a tensão aplicada, o aumento da frequência é um bom método de baixar o *ripple* à saída de um conversor CC;
- As perdas mais significativas → são as de comutação quando se aumenta a tensão e a frequência, para tensões baixas e frequências mais baixas as de condução são as maiores, mas com o aumento de tensão e frequência estas mantem-se constantes, sendo que o aumento da corrente no circuito faz estas também aumentarem;
- Perdas nos díodos → tem um comportamento semelhante ao das perdas de comutação mas a uma escala mais pequena, sendo as perdas tanto de recuperação com nos díodos o terceiro factor de perdas na montagem de uma forma global

Ouve um problema que aconteceu nos ensaios para o aumento de tensão e redução de carga, o facto de não se conseguir terminar os ensaios devido ao aquecimento da bobine. Este aquecimento acontece devido ao efeito de Joule [20][21][22].

Capítulo 4

Dimensionamento de Filtro LCLC

Como objectivo de se obter uma tensão contínua na carga, com um *ripple* limitado, a aplicação de um filtro tipo passa-baixo torna-se obrigatório. Deste modo, pretende-se neste capítulo encontrar a solução mais adequada, procurando também que este seja o mais pequena possível, para seguir a linha de pensamento desta dissertação.

Neste capítulo é feita uma descrição minuciosa do que é o *ripple* e os seus malefícios para sistemas de corrente contínua, assim como são abordadas as metodologias usadas para o controlar e reduzir, nomeadamente através da utilização do filtro LC e filtro LCLC, sendo apontadas as suas características e as vantagens entre eles. No final é feito o dimensionamento dum filtro LCLC que se pretende que conduza a um valor abaixo do 1% de *ripple*. Foram depois realizadas simulações da solução proposta, que foram depois comprovadas através da montagem no conversor. Fizeram-se também dois ensaios para verificar os efeitos da ressonância num conversor CC e as causas do funcionamento a uma frequência inferior à dimensionada.

4.1. Ripple

O valor de corrente à saída de um conversor de corrente contínua, deveria ser idealmente uma linha horizontal, ou seja uma corrente constante ao longo do tempo, mas isso não acontece. O que se tem na realidade à saída é um género de onda triangular, *ripple*, sobreposta a uma corrente continua (Figura 4.1). A este fenómeno dá-se o nome de *ripple*, em português ondulação, e representa a amplitude de pico a pico da variação do sinal na saída de um conversor, sendo que este fenómeno tanto ocorre na tensão como na corrente. Nesta dissertação só vai ser abordado o *ripple* na corrente. É visto em termos de percentagem em relação ao sinal que deveria existir à saída e quer-se o mais baixo possível, idealmente 0% [1].

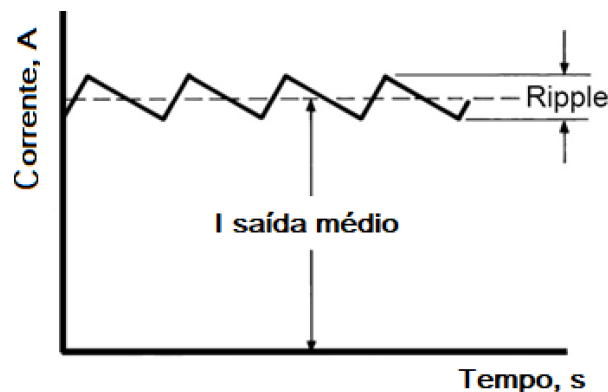


Figura 4.1 – Forma de onda do *ripple* [1]

A forma de se controlar os impulsos enviados para a *Gate* de um qualquer transístor é através de um PWM, no qual quanto maior for a frequência a que ambos conseguem comunicar, melhor será, pois tem-se assim dispositivos mais rápidos e com uma maior precisão e controlo. No entanto existe um grande senão, pois o funcionamento em frequências insere na saída lixo harmónico, harmónicas de alta frequência, sendo estas depois refletidas à carga. O PWM é um dos maiores responsáveis do valor de *ripple* à saída do sistema, mas não o único. Tudo o que seja cargas não lineares influencia o *ripple*, ou seja, transístores, díodos, entre outros. As consequências do *ripple* são muitas tais como, redução da estabilidade do sistema, aumento do consumo de corrente na carga acoplada ao conversor, aumento de aquecimento, diminuição do tempo de vida da carga e do conversor, diminuição do rendimento do conjunto conversor e carga e também o aumento do aquecimento [2]. O valor de *ripple* aceitável para um conversor não é certo, não é algo estandardizado, e depende muito qual o fim para que se quer o conversor. No entanto tem que se respeitar sempre o *ripple* suportado pela carga ao qual vai ser aplicada. Normalmente considera-se valores muito baixos na casa de 1% [3].

A forma de calcular o *ripple* é a seguinte:

$$U_{Ripple} = \frac{U_{\max C \text{ saída}} - U_{\min C \text{ saída}}}{U_{\text{saída}}} \times 100 [\%] \quad (4.1)$$

$U_{\max C \text{ saída}}$ → Tensão máxima no condensador em paralelo com carga – V

$U_{\min C \text{ saída}}$ → Tensão mínima no condensador em paralelo com carga – V

$U_{\text{saída}}$ → Tensão na carga – V

De referir que o problema do *ripple* ganha atualmente uma dimensão maior com os equipamentos de alta frequência, tais como conversores, transístores, e cargas de alta sensibilidade, como são o caso de:

- Veículos eléctricos - Baterias de lítio;
- Conversores de potência;
- Electrónica – conversores CC/CC elevadores e abaixadores.

Estas cargas não consentem *ripple* elevados, o mesmo se verificando com os bancos de supercondensadores, baterias de alta eficiência com grandes níveis de energia, como as de lítio aplicadas a veículos eléctricos, onde a importância é redobrada pois trata-se de dispositivos que asseguram a locomoção dos veículos eléctricos e no qual circulam vidas humanas, pelo que a segurança e estabilidade e fiabilidade tem que ser máximas. Para mitigar os efeitos do ripple usa-se filtros passivos, do tipo passa baixo, ou como se viu nos ensaios do Capítulo III pode-se também usar o aumento de frequência de comutação. [4]

4.1.1. Filtro LC

A aplicação de filtros passivos é o método mais usado para atenuar os efeitos do ripple, não só devido aos resultados mas também devido ao baixo custo e à facilidade de aplicação.

O filtro LC, um dos filtros passa baixo, permite atenuar a passagem de frequências altas e não interfere com as baixas, pelo que ao fazer isto consegue regularizar o sinal, baixando as maiores oscilações e os picos mais elevados, limpando assim e otimizando o sinal a ser entregue à carga. Assim, este filtro permite baixar a percentagem do ripple à saída do conversor. A aplicação deste filtro no circuito é feita colocando uma bobine, L, em série com o conversor e um condensador, C, em paralelo com a carga, tal como se pode verificar pela Figura 4.2

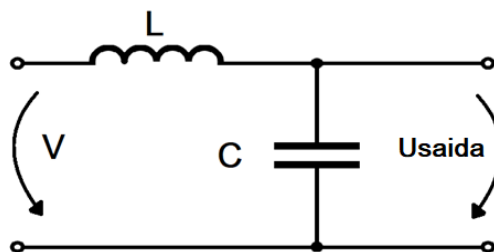


Figura 4.2 – Modelo de um filtro LC [1]

A função transferência deste filtro pode ser obtida a partir de:

$$V = \frac{L di}{dt} + V_{C_t} \text{ [V]} \quad (4.2)$$

$L \rightarrow$ valor da bobine – H

$I \rightarrow$ Corrente no circuito – A

$U_0 = V_C \rightarrow$ Tensão no condensador – V

A bobine tem a capacidade de reduzir as oscilações no sinal e torna-lo mais rectilíneo, ou seja absorve energia magnética e quando há oscilações na corrente esta descarrega e compensa as flutuações da corrente, sendo também denominada de bobine de carga. O tamanho da bobine define o quanto consegue compensar essas oscilações bem como vai ser o transitório na resposta em frequência ao ligar. Se o valor da bobine for o correto para o tipo de montagem em causa, observa-se uma função logarítmica bem definida e sem grandes oscilações. Se for demasiado baixo, então obtém-se valores de tensão de picos varias vezes superiores à tensão nominal no arranque até estabilizar.

Quanto ao condensador permite baixar a amplitude de pico a pico do sinal, sendo que quanto maior for o condensador menor será a percentagem de ripple à saída [1].

4.1.2. Filtro LCLC

Consoante a potência, a aplicação do condensador e bobine variam, pelo que para potências mais elevadas começa a ser necessário a aplicação de condensadores polarizados, electrolíticos, e de bobines com núcleo ferromagnético, ferrite. Devido a estes factores, estes componente para além de serem mais caros, são mais pesados e mais volumosos o que aumenta o peso e o tamanho do sistema.

Associado à bobine está sempre presente o campo electromagnético criado ao ser percorrido por uma corrente, em que quanto maior for a bobine maior será o campo associado, bem como as correntes de Foucault que provocam o aquecimento do material por efeito de Joule. Assim, o dimensionamento de uma bobine é algo a ter em conta.

A aplicação de um duplo filtro LC vem no sentido de se otimizar o conversor a ser desenvolvido. De realçar que em termos práticos é semelhante ao filtro LC, logo não existe alterações na montagem, uma vez que o que se faz é aplicar mais uma parcela de LC tal como apresentado na Figura 4.3.

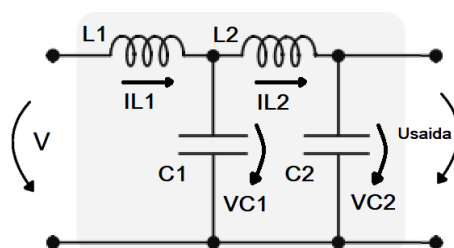


Figura 4.3 – Modelo de um filtro LCLC

A utilização do filtro LC permite ter condensadores e bobines bem mais pequenos e conseguir os mesmos resultados, pelo que se optimiza o circuito, uma vez que este fica mais pequeno e também mais barato pois usam-se valores de condensadores e bobines mais baixos. Com a aplicação do LCLC pode-se também reduzir ainda mais o ripple no caso de se usar os valores de um filtro LC, tornando-os assim uma boa ferramenta para serem aplicados para cargas sensíveis [5]. Para grandes potências pode-se usar um condensador electrolítico com capacidade mais baixa, ou mesmo dois normais que como se sabe dão mais garantias em termos de desempenho e fiabilidade.

Em relação às bobines pode-se aplicar bobines de valor *standard* e sem núcleo de ferro, reduzindo-se o tempo e custos no dimensionamento de uma.

Existe no entanto o inconveniente de se estar a adicionar componentes ao circuito e com isso também o lixo harmónico, no entanto como são de valores inferiores este lixo também é menor.

4.2. Comparação de LC e LCLC

Neste projeto pretende-se um *ripple* abaixo do 1%, de forma a mostrar as diferenças da aplicação de um LC e de um LCLC. Assim, elaborou-se uma simulação em Matlab/Simulink, de um conversor abaixador com uma frequência de 100kHz, uma tensão aplicada de 100V, um *duty cycle* de 50% e uma carga resistiva de 10Ω à saída.

A simulação para o filtro LC e a sua implementação em Matlab/Simulink pode ser visualizado na Figura 4.4.

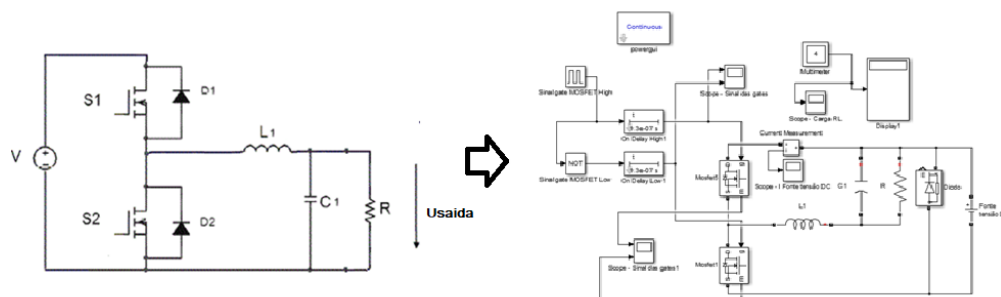


Figura 4.4 – Montagem de conversor abaixador com filtro LC em Simulink

Após a simulação tirou-se formas de onda do da tensão no condensador, V_C , e do valor da corrente na bobine, I_L , e fez-se o alinhamento com o sinal da *Gate* (Figura 4.5).

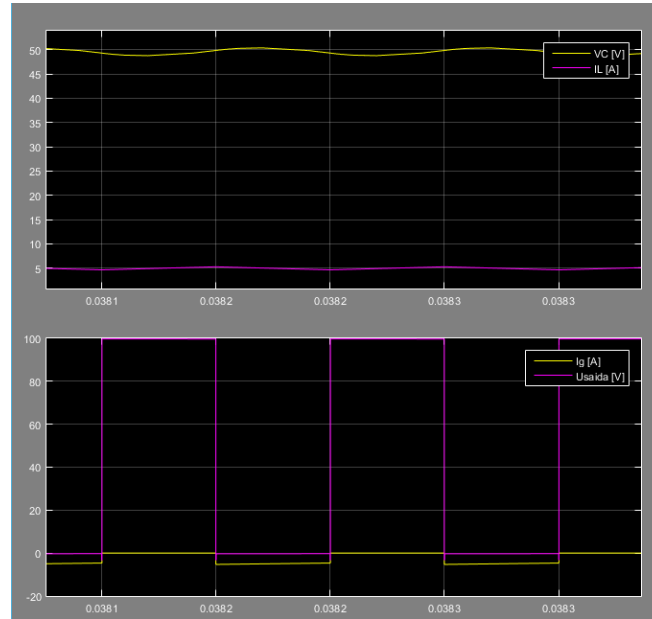


Figura 4.5 – Simulação filtro LC

De salientar que com um $L = 10\text{mH}$ e um $C = 4,7\mu\text{F}$ conseguiu-se um *ripple* na corrente de saída, I_o , de 0,517%, e 0,012% na tensão de saída (4.1). Conforme é possível verificar a corrente à saída, I_L , é uma linha praticamente horizontal de 5A de amplitude, e a tensão V_C é de 50V. Dado que o *duty cycle* é de 50% e com 100V aplicados os valores obtidos estão corretos.

Para aplicação do filtro LCLC foi utilizado o método aplicado no artigo [6], e no qual é feito o dimensionamento de um filtro LCLC para um *buck system* em cadeia aberta, tal como o que se está a desenvolver nesta dissertação. De acordo com este trabalho são definidos vários parâmetros para a aplicação e escolha dos condensadores e bobines a serem aplicados:

- Para se poder ter a máxima atenuação possível para uma determinada frequência os elementos pasSivos tem que respeitar a seguinte norma:

$$0 < y_1 \wedge y_2 < 1; \text{ no qual } y_1 = \frac{L_2}{L_1} \wedge y_2 = \frac{C_2}{C_1} \quad (4.3)$$

- Para evitar perigosas amplificações de corrente e tensão à saída devido à ressonância o filtro final tem que estar em conformidade com estes dois parâmetros:

$$L_2 < L_1 \wedge C_2 < C_1 \text{ e } f_1 \wedge f_2 \leq \frac{2}{f_{\text{comutação}}} \quad (4.4)$$

$$\text{no qual } \omega_n = \sqrt{\frac{1}{L_1 C_1 \sqrt{y_1 y_2}}} \wedge \alpha = \frac{1 + (1 + y_1) y_2}{2 \sqrt{y_1 y_2}} \quad (4.5)$$

$$\text{e } f_1 = \frac{\omega_n \sqrt{\alpha - \sqrt{\alpha^2 - 1}}}{2\pi} \wedge f_2 = \frac{\omega_n \sqrt{\alpha + \sqrt{\alpha^2 - 1}}}{2\pi} \quad (4.6)$$

Seguindo estes passos e com um $L_1 = 83\mu\text{H}$, $C_1 = 4,7\mu\text{F}$, $L_2 = 25\mu\text{H}$ e um $C_2 = 0,47\mu\text{F}$, obteve-se os seguintes resultados:

- $y_1 = 0,3 \wedge y_2 = 0,1 \rightarrow$ o que segundo (4.3) e (4.4) está em concordância;
- $L_2 < L_1 \rightarrow$ o que segundo (4.4) está em concordância;
- $C_2 < C_1 \rightarrow$ o que segundo (4.4) está em concordância;
- $f_1 = 9,6\text{kHz} \wedge f_2 = 12,3\text{kHz} \rightarrow$ o que segundo (4.4) está em concordância.

Com os resultados obtidos respeita-se o facto de o condensador e bobine do segundo ramal do filtro LCLC ser menor que o primeiro e também se encontram os valores de frequência de ressonância para este filtro, f_1 e f_2 , o que se irá comprovar experimentalmente. Com os valores escolhidos consegue-se um *ripple* de 0,413% para I_0 e 0,517% para U_0 .

Com estes resultados pode-se agora fazer uma simulação Matlab/Simulink para depois se poder comparar com os resultados obtidos com o filtro LC. O circuito de potência e a sua implementação em Matlab/Simulink é apresentado na Figura 4.5.

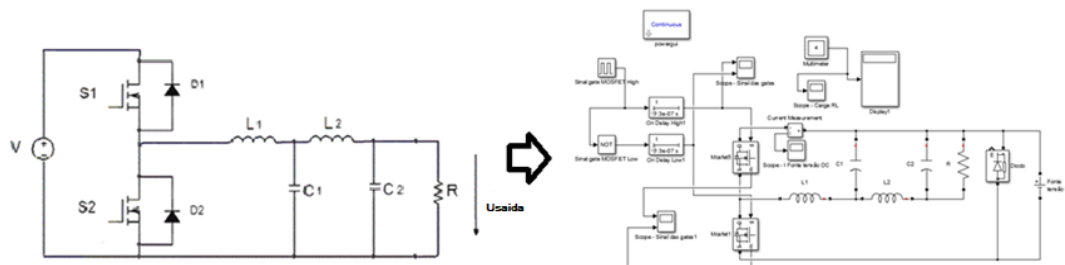


Figura 4.6 - Montagem de conversor abaixador com filtro LCLC em Simulink

Após a simulação tirou-se formas de onda da tensão nos condensadores e da corrente nas bobines, conforme se pode verificar pela Figura 4.7.

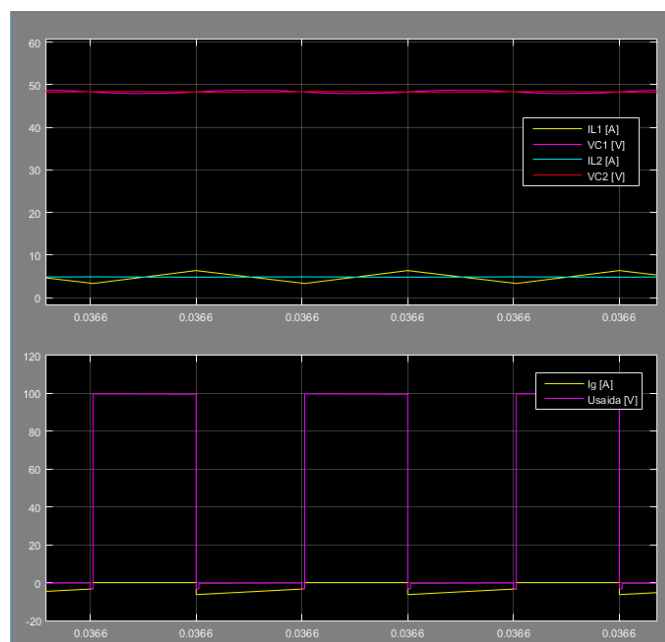


Figura 4.7 – Simulação filtro LCLC

Analisando a Figura 4.7, verifica-se que a corrente L1 está muito oscilante em torno dos 5A e com um *ripple* de quase 60%, sendo que a tensão em C1 está mais estável em torno dos 50V e com um *ripple* de 1,6%. Estes funcionam como o primeiro atenuador de *ripple*, pois são os que tem valores mais altos.

A proporção de L1 para L2 em termos de *ripple* é de 93 vezes maior, e para C1 e C2 é 5 vezes maior.

Comparando o filtro LC com o LCLC verifica-se que as formas de onda são muito semelhantes quando comparado o LC do filtro LC com o L2C2 do filtro LCLC, ou seja, os valores de *ripple* para tensão e corrente também são semelhantes, logo um pode substituir o outro.

O valor de condensadores acaba por ser equiparado pois em ambos os circuitos são aplicados condensadores de 4,7 μ F, sendo que o LCLC ainda tem outro dez vezes mais pequeno o que acaba por não ser nada de significativo para a montagem.

A grande vantagem aqui são as bobines em que se está a trocar uma bobine de 10mH por duas, uma de 25 μ F e outra de 83 μ F que somadas dão 0,108mH o que não representa um décimo do tamanho de 10mH, pelo que aqui existe um enorme ganho.

4.3. Ensaio para filtro LCLC

O filtro montado consistiu em 2 bobines de núcleo de ar e dois condensadores não polarizados. Ao aplicar o filtro LCLC na montagem retiram-se várias formas de onda para um *duty cycle* de 50%, com 10 Ω de carga aplicada ao conversor e 100V de alimentação, e para as gamas de frequência de 10, 50 e 100kHz.

Foi depois feita uma comparação com o resultado de simulação (Figura 4.8) seguindo os mesmos princípios onde no resultado da simulação está dividido em duas janelas, na qual na de baixo está o comportamento da $U_{saída}$ e da I_g em função da frequência e na de cima o sinal da corrente. Tendo o filtro sido dimensionado para 100kHz, tirou-se também as formas de onda para 10kHz e 50kHz de forma a ver como o conversor reage. Inicialmente retirou-se as formas de onda para 10kHz (Figura 4.8), no qual segundo os cálculos realizados pelas equações (4.4) e (4.6), esta é a frequência de ressonância do filtro.

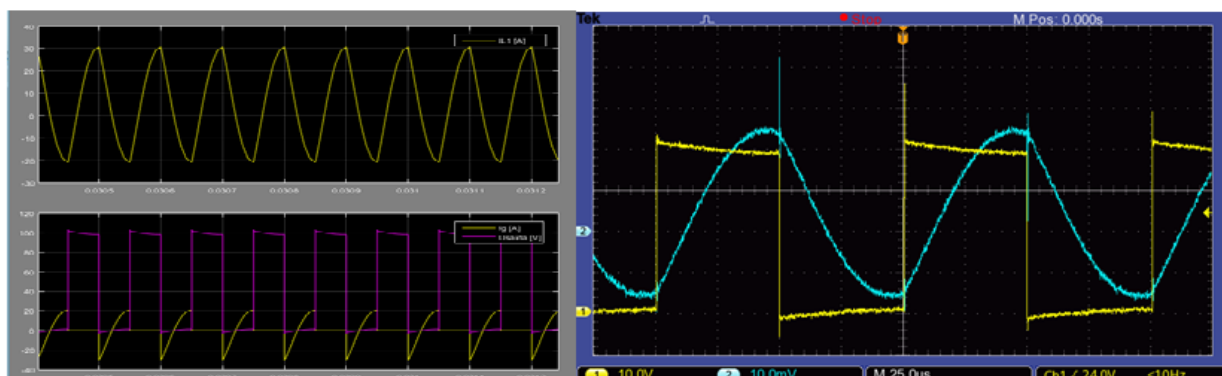


Figura 4.8 – LCLC para f_{com} de 10kHz, amarelo $U_{saída}$ com 20V/div e azul I_{L1} com 2A/div, 25 μ s/div

De facto constata-se tanto na simulação como no ensaio que na frequência de 10kHz o sistema entra em ressonância. Pela simulação vê-se que a corrente na *gate* deixa de oscilar entre valores negativos e zero e tem valores positivos que contribui para o desequilíbrio da tensão. A corrente passa a ser uma senoide praticante perfeita, sendo que a parte negativa da corrente faz aumentar a tensão da fonte carregando os condensadores e deste modo provocando um desequilíbrio de tensão, pois passa a ter uma tensão maior do que a que devia ter criando uma forma de onda na tensão do género trapézio. O efeito de ressonância neste caso funciona de modo inverso do que se aplica para $XL = XC$, no qual se encontra uma frequência que anule os dois. A ressonância para este em vez de anular, eleva a frequência, de uma forma tal que um circuito de corrente continua se transforma quase numa de corrente alternada, o que, querendo-se aplicar um filtro para reduzir o elemento de corrente alternada, a ressonância não é nada aconselhável. Só como exemplo existem trabalhos no sentido de se usar a ressonância para se substituir pontes rectificadoras.

Procedeu-se depois à aplicação de 50kHz, seguindo os mesmos princípios do ensaio anterior, sendo possível verificar resultados de simulação e experimental na Figura 4.9. Estando a funcionar fora da frequência de trabalho é de esperar que existam algumas anomalias no sinal.

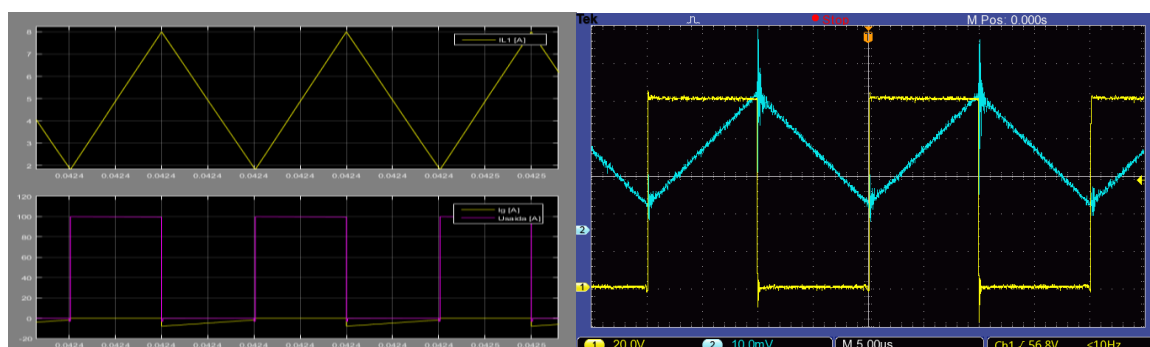


Figura 4.9 – LCLC para f_{com} de 50kHz, amarelo $U_{saída}$ com 20V/div e azul I_{L1} com 2A/div, 25μs/div

As formas de onda para a tensão são muito elucidativas, pois como tinha acontecido no Cap. III, apresenta o *high state* muito bem definido tal como o *low state*, e tendo este um pequeno arrastar para estabilizar mas quase insignificante. A corrente apresenta um *ripple* muito pequeno estando perfeitamente alinhada com a tensão, sendo que o pico de corrente apresenta valores muito altos de cerca de mais de 30% do seu valor médio.

Passada a frequência de ressonância consegue-se constatar tanto para a simulação como para o ensaio que as formas de onda estão bem definidas. No entanto está-se a trabalhar a uma frequência abaixo do dimensionado, o que como se pode comprovar por ambas as figuras provoca um aumento de corrente bastante significativo, ou seja, a corrente não devia ser muito maior que os 5A, mas registou-se tanto para o ensaio como para a simulação um valor de cerca de 8A de pico a pico na simulação (embora para o ensaio e devido as perdas o valor é mais baixo e fica pelos 7A, sem contar com os picos de corrente nas transições). O funcionamento abaixo da frequência provoca o aumento de corrente na montagem, corrente essa para o qual não está dimensionado, aumento de temperatura, e diminuição do tempo de vida da montagem.

Constatada a frequência de ressonância e depois o funcionamento fora da frequência, aumenta-se agora a frequência para 100kHz. Os resultados de simulação e experimental para este novo ensaio apresenta-se na Figura 4.10.

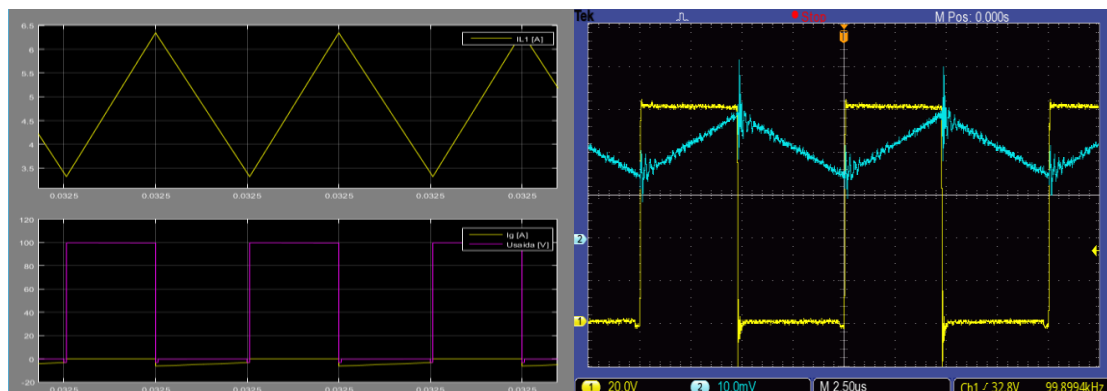


Figura 4.10 – LCLC para f_{com} de 100kHz, amarelo U_{saida} com 20V/div e azul I_{L1} com 2A/div, 25µs/div

O registo de tensão mantém-se semelhante, sendo que no *low state* está mais instável na fase de passagem de estado, enquanto que a corrente tem um registo mais irregular mas os picos de corrente são semelhantes aos do ensaio para 50kHz. O sistema com o aumento da frequência aumenta a sua instabilidade, de uma forma muito ténue mas perceptível, como já se tinha apercebido no Cap. III. A corrente agora não é tão alta como no ensaio de 50kHz e fica-se pelos 6,5A de pico a pico.

Os resultados de simulação e experimental ta tensão e corrente de saída apresentam-se na Figura 4.1.

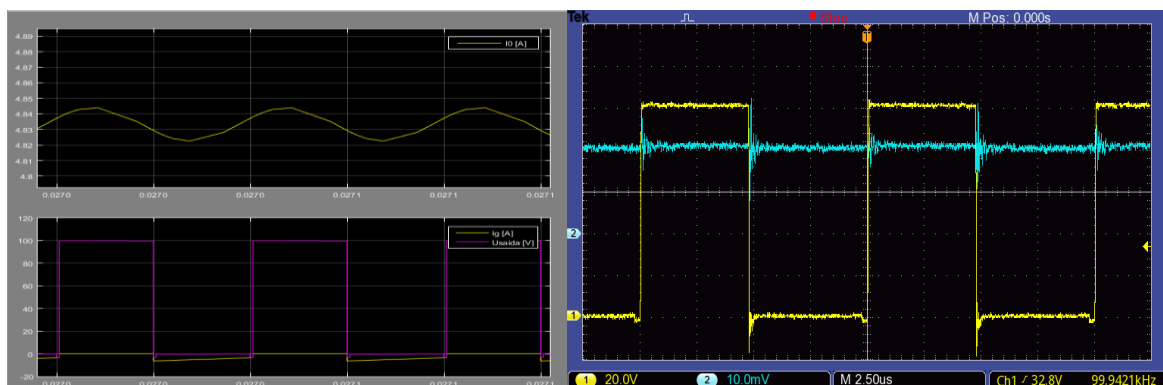


Figura 4.11 – LCLC para f_{com} de 100kHz, amarelo U_{saida} com 20V/div e azul I_o com 2A/div, 25µs/div

Através da simulação e da equação (4.1) é possível constatar que a corrente I_o tem o valor de 4,8A com um ripple de 0,413%, e que a tensão U_{saida} tem um valor de 4,8V com um *ripple* de 0,517%. Neste ensaio I_o tem um valor mais baixo, próximo de 4A, e algum ruído principalmente nas transições, e que atinge picos ainda elevados, mas apresenta uma boa linearidade e constata-se uma linha horizontal bem definida e sem inclinações. Quanto à tensão U_{saida} para um *duty cycle* de 50% tem um valor próximo de 50V. Os valores do ensaio assumem-se que sejam mais baixos que a simulação, visto que a simulação não contempla certas perdas que ocorrem no ensaio. Mesmo assim assume-

se que o *ripple* calculado com base na simulação não seja muito diferente do real, uma vez que simulação apresentou resultados coerentes até agora.

A aplicação do filtro LCLC confere uma estabilidade maior ao sinal de saída, onde o condensador e bobine maior são postos à saída do conversor de forma a fazerem uma maior atenuação ao sinal funcionando a segunda bobine e condensador como um filtro mais baixo que serve de precisão. Comparando com os resultados da simulação o sinal no ensaio prático é mais oscilante o que é aceitável visto que na simulação não existem perdas, sendo que os valores de corrente também são ligeiramente mais baixos. Em termos gerais os resultados são extremamente satisfatórios.

A aplicação do filtro LCLC em detrimento do LC permite como se viu atrás o mesmo benefício ao conversor. O que se acaba por ganhar com a aplicação deste filtro é o mesmo ganho que se regista com a substituição do SiCMOSFET pelo SiCMOSFET, ou seja, é o facto de se conseguir os mesmos resultados para os mesmos parâmetros mas utilizando menos recursos.

Neste capítulo constatou-se também os malefícios da ressonância para um conversor CC/CC, que faz a corrente aumentar de forma muito significativa e distorce a própria tensão, e retira toda a componente continua ao sinal.

O funcionamento abaixo da frequência também foi visto que aumenta a corrente presente no conversor, sendo neste caso de mais de 20% de pico a pico.

Capítulo 5

Conclusões

Neste capítulo pretende-se apresentar as conclusões finais deste trabalho, assim como, um conjunto de trabalhos futuros.

5.1. Conclusões finais

Através deste trabalho foi possível desenvolver um conversor CC/CC abaixador em cadeia aberta com um filtro LCLC à sua saída, composto por dois SiCMOSFET, sendo que numa primeira fase fez-se um levantamento das potencialidades deste transístor, e numa segunda fase tentou-se comprovar em ambiente de laboratório essas mesmas potencialidades.

Relativamente à frequência de comutação para os três cenários apresentados o conversor funcionou sem qualquer tipo de falhas, tendo-se verificado que o aumento de frequência nunca se fez sentir em qualquer altura como algo negativo no sistema.

Em relação à temperatura também não se registou qualquer tipo de aquecimento no conversor.

O rendimento verificado foi muito elevado, e apesar da mudança de parâmetros dos ensaios registou sempre rendimentos na casa dos 98 e 99%.

Com os ensaios em laboratório constatou-se que a potência com que o SiCMOSFET consegue debitar em relação ao SiMOSFET é sensivelmente a mesma, sendo que a temperatura para um bom funcionamento é também a mesma, no entanto a frequência a que o SiCMOSFET funciona é muito superior tendo-se atingindo os 100kHz.

Em termos de perdas e apesar do elevado critério de perdas apresentadas as que realmente causam impacto no funcionamento do conversor foram as $P_{\text{comutação}}$ e $P_{\text{condução}}$, sendo a relevância destas variável consoante o ensaio que foi efetuado, e são seguidas das perdas nos díodos de roda livre em paralelo com os SiCMOSFET, $P_{\text{díodos}}$ e $P_{\text{recuperação díodos}}$.

Os transístores apresentaram uma maior debilidade ao comutar a correntes baixas apresentando rendimentos mais baixos a quando de um *duty cycle* mais baixo.

O modelo matemático apresentado de uma forma geral representou bem o desempenho dos transístores.

O filtro LCLC serviu de complemento ao desenvolvimento do conversor, e dada a ainda escassa informação sobre este tipo de filtro provou ser uma boa opção para se ter poupanças, principalmente no tamanho da bobine a dimensionar, sendo que com a aplicação do filtro registou-se

uma melhoria na corrente e tensão a entregar à carga. Através dos ensaios verificou-se uma grande qualidade de sinal e com baixo ruído e para um valor de *ripple* abaixo de 1%

5.2. Trabalhos futuros

Testado o conversor e a sua estabilidade, como trabalhos futuros fica o seu acoplamento a outro tipo de cargas, como por exemplo, a baterias e comprovar assim também o desempenho do filtro LCLC desenvolvido. Também se deverá alterar o código do sistema desenvolvido de modo a ler duas entradas para se poder inserir um sensor de corrente e outro de tensão .

Outra alternativa é com este conversor acopla-lo a um motor DC a fim de regular a sua velocidade, paragem e marcha, através do potenciômetro. Para isto o motor deverá ser um motor pequeno que não ultrapasse a corrente que o SiCMOSFET suporta, apresentando-se como sugestão o motor de uma das *scooters* do laboratório.

Antes de se poder avançar com estes testes, e de forma a ser mais cómodo e prático a utilização do conversor, dimensionar uma forma de não ser preciso ter três fontes de alimentação para funcionar.

Ainda no contexto dos ensaios elaborados poder-se ia tentar levar o conversor a alguns extremos, nomeadamente colocar frequências de comutação superiores, tais como, 200 kHz, 300 kHz ou mesmo 500kHz, visto que neste caso a carga que se utilizou era algo frágil em termos térmicos. Assim, para se efetuar os testes propostos deverá utilizar-se outro tipo de carga, e assim, ver o desempenho deste com tensões e correntes maiores

Relativamente ao filtro LCLC, e provado as suas vantagens torná-lo mais optimizado fazendo o dimensionamento para um com núcleo de ferrite em vez de núcleo de ar, estudar a possibilidade de aplicação de um triplo filtro LC, podendo-se assim ainda diminuir ainda mais o valor de pelo menos da bobine.

Bibliografia

Capítulo I

- [1] Ilustração 1 - Computadores na 1ª metade do séc. XX, (), <https://www.oficinadanet.com.br/post/16290-o-que-e-a-nanotecnologia>;
- [2] A História dos Computadores (); http://webx.ubi.pt/~felippe/texts3/ahist_comput.pdf;
- [3] Fontes de Alimentação (2017), <https://www.chiptec.net/componentes-para-computadores/fontes/fontes-de-alimentacao>;
- [4] Primeiro computador instalado em Portugal faz 50 anos (2011); <http://www.tsf.pt/vida/ciencia-e-tecnologia/interior/primeiro-computador-instalado-em-portugal-faz-50-anos-2195930.html>;
- [5] Conceito de superconductor (); <https://conceito.de/supercondutor>;
- [6] Supercondutores de Alta Temperatura Crítica (2016), <https://ciencias.ulisboa.pt/pt/evento/16-03-2016/supercondutores-de-alta-temperatura-cr%C3%ADtica>;
- [7] História dos semicondutores (2014); http://Sites.ifi.unicamp.br/brum/files/2014/01/FI_JAB_1s2012_P1_Ch2_História.pdf;
- [8] O Que São Transístores? (2013), <http://www.josematias.pt/eletr/o-que-sao-transistores/>;
- [9] Rohm Semiconductor SiC Power Devices and Modules Application Note, pagina 14, Issue of August 2014;
- [10] MOSFET(2018); <https://www.electronicshub.org/MosFet/>;
- [11] The Transistor and Portable Electronics (2015) http://ethw.org/The_Transistor_and_Portable_Electronics;
- [12] Transístores Bipolares (), <http://www.arvm.org/exames/traSistor.htm>;
- [13] Transístores e Válvulas electrónicas (), <http://trabalhofiSicavet.blogspot.pt/2012/09/transistors-vantagens-e-desvantagens.html>;
- [14] Sin los transístores ustedes no podrían estar leyendo este artículo. (2011), <https://www.fayerwayer.com/2011/05/el-transistor-viva-el-ingenio/>;
- [15] Franclim F. Ferreira (1999), Capítulo 5 ELECTRÓNICA I 3º ano - Ramo APEL TRANSÍSTORES DE EFEITO DE CAMPO, Faculdade de Engenharia da Universidade do Porto Departamento de Engenharia Eletrotécnica e de Computadores;
- [16] Professor Marcelo Wendling UESP - Universidade Estadual Paulista (2009), Transístores 2;

Capítulo II

- [1] Research on Performance Comparisons of SiC MOSFET, CoolMOS, and Si MOSFET Based on H-Bridge Double-Sided LCC Resonant Network (2015), <https://www.computer.org/csdl/proceedings/iciicii/2015/8312/00/8312a276.pdf>;
- [2] ELECTRÔNICA I 3º ano - Ramo APEL (1999); https://paginas.fe.up.pt/~fff/Homepage/Ficheiros/E1_Cap5.pdf;
- [3] In an NMOS, does current flow from Source to Drain or vice-versa? (2016), <https://electronics.stackexchange.com/questions/48646/in-an-nmos-does-current-flow-from-Source-to-Drain-or-vice-versa>;
- [4] Power Electronics A to Z (2017), <http://www.completepowerelectronics.com/power-MosFet/>;
- [5] Interruptores de Potência (1999), <http://webcache.googleusercontent.com/search?q=cache:TjVw2vDGIWUJ:www.joinville.ifsc.edu.br/~luisbm/eletronica/Aula%25202%2520Interruptores%2520de%2520pot%2520C3%25Ancia.ppt+&cd=10&hl=pt-PT&ct=clnk&gl=pt&client=firefox-b>;
- [6] N-Channel MOSFET (2016), <https://www.sparkfun.com/products/10213>;
- [7] JFET
(<https://www.google.com/imgres?imgurl=https%3A%2F%2Fstack.imgur.com%2F%2FWUhod.png&imgrefurl=https%3A%2F%2Felectronics.stackexchange.com%2Fquestions%2F161928%2Fneed-help-finding-the-drain-current-of-a-jfet&docid=CXfNrknvdiv6HM&tbnid=UforfgjSQ2lxM%3A&vet=10ahUKEwj8vdmDvpDfAhWDxoUKHZiWBGUQMwiYAShNME0..i&w=2000&h=875&client=firefox-b&bih=632&biw=1366&q=jfet&ved=0ahUKEwj8vdmDvpDfAhWDxoUKHZiWBGUQMwiYAShNME0&iact=mrc&uact=8>);
- [8] MOSFET(2018); <https://www.electronicshub.org/MosFet/>;
- [9] Franclim F. Ferreira (1999), Capítulo 5 ELECTRÔNICA I 3º ano - Ramo APEL TRANSÍSTORES DE EFEITO DE CAMPO, Faculdade de Engenharia da Universidade do Porto Departamento de Engenharia Eletrotécnica e de Computadores;
- [10] As Vantagens de MOSFETs Sobre BJT (2016), <https://pt.scribd.com/doc/299028676/As-Vantagens-de-MOSFETs-Sobre-BJT>;
- [11] Professor Marcelo Wendling UESP - Universidade Estadual Paulista (2009), Transístores 2;
- [12] O que é a Lei de Moore? (2008), <https://www.tecmundo.com.br/curiosidade/701-o-que-e-a-lei-de-moore-.htm>;
- [13] Propriedades Eletrônicas de Dispositivos MOS Baseados em SiC (2005), http://www.repositorio.ufc.br/bitstream/riufc/11943/1/2005_dis_eloliveira.pdf;
- [14] Reação de Carbono com Dióxido de Silício para Produzir Carvão de Silício (2015) <http://www.quimicalegal.com/reacao-de-carbono-com-dioxido-de-silicio-para-produzir-carvao-de-silicio/>;

- [15] Key technologies for electric motorization (2018), http://www.toyota-global.com/innovation/environmental_technology/keytech/;
- [16] Carbureto de Silico (2017), <http://www.blasqem.pt/blasqem/blasqem/pt/areas-de-atividade/granalhas-e-abrasivos/carbureto-de-Silicio>;
- [17] Dr. Scott Allen, CREE (2013), Silicon Carbide MOSFETs for High Powered Modules;
- [18] Silicon Carbide: Smaller, Faster, Tougher (2011),
<https://spectrum.ieee.org/semiconductors/materials/Silicon-carbide-smaller-faster-tougher>;
- [19] Sayan Seal and Homer Alan Mantooth (2017), High Performance Silicon Carbide Power Packaging—Past Trends, Present Practices, and Future Directions;
- [20] Semiconductor materiais Nano de carboneto de Silício SiC (2016);
<http://pt.hwnanomaterial.com/Semiconductor-Materials-Nano-Silicon-Carbide-SiC-n97>;
- [21] Semiconductor materiais Beta de carboneto de Silício (SiC) pó ();
http://pt.hwnanomaterial.com/Semiconductor-Materials-Beta-Silicon-Carbide-SiC-Powder_p81.html;
- [22] O mundo cada vez mais tecnológico precisa de novos *chips* (),
<http://observador.pt/especiais/as-10-inovacoes-disruptivas-que-ja-estao-a-mudar-o-mundo/>;
- [23] 3.3 KV SiC Power Module with *Low Switching Loss* (2015),
<http://global-sei.com/technology/tr/bn81/pdf/81-10.pdf>;
- [24] The future of power electronics deSign (2016), APEC 2016 Plenary - 2nd Speaker - Michael Harrison.pdf;
- [25] Silicon Carbide Power MOSFET C2M Planar MOSFET Technology N-Channel Enhancement Mode (2018), <https://www.wolfspeed.com/c2m0045170d>;
- [26] Alinaghi Marzoughi, Student Member, IEEE, Jun Wang, Member, IEEE, Rolando Burgos, Member, IEEE, and Dushan Boroyevich, Fellow Member, IEEE (2017), Characterization and Evaluation of the State-of-the-Art 3.3 kV 400 A SiC MOSFETs;
- [27] Rohm Semiconductor SiC Power Devices and Modules Application Note, pagina 14, Issue of August 2014;
- [28] 2nd Generation High-Voltage SiC MOSFETs (2013), <http://www.digikey.pt/en/product-highlight/r/roh-semi/2nd-generation-high-voltage-SiC-MOSFETs>;
- [29] Making sense of MOSFET datasheets (2013),
<http://www.newelectronics.co.uk/electronics-technology/making-sense-of-MOSFET-datasheets/48782/>;
- [30] New Tesla Roadster Will Do 0-100 kmph in 1.9 Seconds! (2017),
<https://auto.ndtv.com/news/new-tesla-roadster-will-do-0-100-kmph-in-1-9-seconds-1776661>;

- [31] Asad Fayyaz, Gianpaolo Romano, Jesus Urresti, Michele Riccio, Alberto Castellazzi, Andrea Irace and Nick Wright (2017), A Comprehensive Study on the Avalanche Breakdown Robustness of Silicon Carbide Power MOSFETs;
- [32] Silicon Carbide Nanomechanical Switches Built to Last (2013),
<https://spectrum.ieee.org/semiconductors/devices/Silicon-carbide-nanomechanical-switches-built-to-last>;
- [33] Important differences between SJ MOSFET and SiC MOSFET (2016),
<http://www.digikey.com/en/videos/c/cree/important-differences-between-sj-MOSFET-and-SiC-MOSFET8>;
- [34] Comparative Evaluation of the Loss and Thermal Performance of Advanced Three Level Inverter Topologies (2016),
[https://www.researchGate.net/publication/311652898 Comparative Evaluation of the Loss and Thermal Performance of Advanced Three Level Inverter Topologies](https://www.researchGate.net/publication/311652898_Comparative_Evaluation_of_the_Loss_and_Thermal_Performance_of_Advanced_Three_Level_Inverter_Topologies) ;
- [35] Achieving High Power Density Using Cree Silicon Carbide MOSFETs And Diodes
Cree's Little Box Challenge Support Team Wednesday, September 24th, 2014 (2014), <http://slideplayer.com/slide/8845331/>;
- [36] Insulated Gate Bipolar Transistor (IGBT) BaSICs (),
http://www.ixys.com/Documents/AppNotes/IXYS_IGBT_BaSiC_I.pdf;
- [37] SiC MOSFET (2017);
<https://www.microsemi.com/product-directory/MOSFET/3539-SiC-MOSFET>;
- [38] Frequency Characterization of Si, SiC, and GaNMOSFETs Using Buck Converter In CCM as an Application (2013),
https://corescholar.libraries.wright.edu/cgi/viewcontent.cgi?referer=https://www.google.pt/&httpsredir=1&article=2482&context=etd_all;
- [39] Insulated Gate Bipolar Transistor | IGBT (2017),
<https://www.eléctrica4u.com/insulated-Gate-bipolar-transistor-igbt/>;
- [40] Silicon Carbide MOSFETs for High Powered Modules (2013),
<https://www.pdma.com/Sites/default/files/uploads/tech-forums-packaging/presentations/2013-apec-111-Silicon-carbide-MosFets-high-power-modules.pdf>;
- [41] Hui Zhang, Member, IEEE, and Leon M. Tolbert, Senior Member, IEEE (2011), Efficiency Impact of Silicon Carbide Power Electronics for Modern Wind Turbine Full Scale Frequency Converter;
- [42] Alexander Anthon, Member, IEEE, Zhe Zhang, Senior Member, IEEE, Michael A. E. Andersen, Member, IEEE, Donald Grahame Holmes, Fellow, IEEE, Brendan McGrath, Member, IEEE, and Carlos Alberto Teixeira, Member, IEEE (2017), The Benefits of SiC MOSFETs in a T-Type Inverter for Grid-Tie Applications;
- [43] Better Thermal Management and Smaller Footprint in thin Film, thick film design (207), <http://metallized-ceramic.ready-online.com/dbc.html>;

- [44] Fontes de alimentação c. c. –c. a (2014), <http://slideplayer.com.br/slide/357986/>;
- [45] Reliability of Commercially Available and State-of-the-Art SiC MOSFETs Under Gate Stress and Body Diode Stress (2017), <https://www.sbir.gov/sbirsearch/detail/686572>;
- [46] Seal, S.; Glover, M.D.; Mantooth, H.A. The deSign and evaluation of an integrated wire-bondless power module (IWPM) uSing low temperature co-fired ceramic interposer. In Proceedings of the IMAPS/ACerS 12th International Conference and Exhibition on Ceramic Interconnect and Ceramic Microsystems Technologies (CICMT), Denver, CO, USA, 19–21 April 2016; pp. 65–72;
- [47] Optimized Power Modules for Silicon Carbide MOSFET (2016), <http://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=7855324>;
- [48] Silicon Carbide Power MOSFET C2M Planar MOSFET Technology N-Channel Enhancement Mode (2018); <https://www.wolfspeed.com/power/products/Sic-MosFets/c2m0045170p>;
- [49] CoolMOS™ C7 650 V Switching in a Kelvin Source Configuration (2013), https://www.infineon.com/dgdl/Infineon_ApplicationNote_MOSFET_CoolMOS_C7_650V_in_TO-247_4pin-AN-v01_00-EN.pdf?fileId=db3a30433e5a5024013e6a9908a26410;
- [50] Kelvin Source connection benefits MOSFET efficiency in hard switching topologies (2013), <http://www.smart2zero.com/news/kelvin-Source-connection-benefits-MOSFET-efficiency-hard-switching-topologies>;
- [51] Advantage of the use of an added driver Source lead in discrete Power MOSFETs (2015), http://www.st.com/content/ccc/reSource/technical/document/application_note/c9/11/76/ea/d4/3e/47/5f/DM00101009.pdf/files/DM00101009.pdf/jcr:content/translations/en.DM00101009.pdf;
- [52] 10 kV and 15 kV Silicon carbide power MOSFETs for next-generation energy conversion and transmission systems (2014), <http://ieeexplore.ieee.org/document/6953428/>;
- [53] The Future of Power Electronics DeSign Michael Harrison Senior Director: Power Conversion Strategy (2016), <https://www.apec-conf.org/Portals/0/APEC%202016%20Plenary%20-%202nd%20Speaker%20-%20Michael%20Harrison.pdf>;
- [54] 10 kV, 120 A SiC Half H-Bridge Power MOSFET Modules Suitable for High Frequency, Medium Voltage Applications (2011) <http://ieeexplore.ieee.org/document/6064129/>;
- [55] Ligação à Rede (2017), <http://www.edpdistribuicao.pt/pt/ligacaoRede/Pages/ligacaoaRede.aspx>;
- [56] Edgar Ayerbe, Dr. Adam Barkley and Dr. John Mookken, Wolfspeed (2017), SiCMOSFETs in Optimized Packaging Deliver a 3× Reduction in Switching Losses, Enabling Affordable High-Efficiency EV Battery Chargers;

- [57] From SiC MOSFET Devices to MW-scale Power Converters (2017), <http://www.apec-conf.org/Portals/0/APEC%202017%20Files/Plenary/APEC%20Plenary%20Stevanovic.pdf?ver=2017-04-24-091317-703×tamp=1495563030714>;

Capítulo III

- [1] CONVERSORES CC-CC PARA ACIONAMENTO DE MÁQUINAS DE CORRENTE CONTÍNUA (2014),
<http://www.dsce.fee.unicamp.br/~antenor/pdf/eltpot/cap4.pdf>;
- [2] Fundamentos de Electrónica de Potência, João Palma, Instituto Superior de Engenharia de Lisboa;
- [3] Siamak Abedinpour, Bertan Bakkaloglu, Sayfe Kiaei, “A Multistage Interleaved Synchronous Buck Converter With Integrated Output Filter in 0.18µm SiGe Process”, IEEE Transactions on Power Electronics, vol. 22, Issue 6, pp. 2164 – 2175, November 2007;
- [4] Buck Converters and Their Cool Applications (2015),
<https://www.allaboutcircuits.com/technical-articles/buck-converters-and-their-cool-applications/>;
- [5] Bidirectional dc dc converter Simulink, strongest fat burner 2014 uk, how to get abs at home in 2 weeks, how to work out at home with a toddler - PDF Books (2016),
<http://s3.amazonaws.com/workoutdrink/bidirectional-dc-dc-converter-Simulink.html>;
- [6] Switch pulse with and without dead time (2013),
https://www.researchGate.net/figure/254302983_fig2_Figure-3-IGBT-switch-pulse-with-and-without-dead-time;
- [7] Projeto do Acionamento Eletrónico de um Veículo Unipessoal de Mobilidade Urbana (2014), https://run.unl.pt/bitstream/10362/14737/1/Pires_2014.pdf;
- [8] Power-MOSFET Gate Drivers (2004),
<https://www.electronicdesign.com/power/power-MosFet-Gate-drivers>;
- [9] MOSFET Gate Drive Circuit (2018), <https://toshiba.semicon-storage.com/info/docget.jsp?did=59460>;
- [10] ROHM SCT3060AL n-channel SiC power MOSFET data sheet (2016)
- [11] Texas Instruments UCC2753x 2.5-A and 5-A, 35-VMAX VDD FET and IGBT Single-Gate Driver (2015);
- [12] Optoacoplador = Fotodíodo + Fototransistor (2017),
<http://pteletronica.com/optoacoplador-foto-díodo-foto-transistor/>;
- [13] Saída com acoplador ótico (2017), <https://www.electrónica-pt.com/arduino/acoplador-otico>;
- [14] Sayan Seal and Homer Alan Mantooth (2017), High Performance Silicon Carbide Power Packaging—Past Trends, Present Practices, and Future Directions;
- [15] MOSFET power losses and how they affect power-supply efficiency (2016),
<http://www.ti.com/lit/an/slyt664/slyt664.pdf>;

- [16] MOSFET Power Losses Calculation USING the Data-Sheet Parameters (2006)
<http://application-notes.digchip.com/070/70-41484.pdf>;
- [17] Calculating Efficiency - Texas Instruments (2010),
<http://www.ti.com/lit/an/slva390/slva390.pdf>;
- [18] Material fornecido pelo professor José Querido Maia;
- [19] On semiconductor (2013), <https://www.fairchildsemi.com/application-notes/AN/AN-9010.pdf>;
- [20] Frequências ouvidas pelo ouvido humano e por alguns outros mamíferos (2018),
<http://www.cochlea.org/po/som/campo-auditivo-humano>;
- [21] Cobre ou Alumínio? (2017), <https://www.allcab.com.br/condutor-de-aluminio-ou-de-cobre/>;
- [22] Capacidade térmica mássica de alguns materiais (),
[http://www.escolavirtual.pt/assets/conteudos/downloads/10fqa/tctmai.pdf?width=965& height=600](http://www.escolavirtual.pt/assets/conteudos/downloads/10fqa/tctmai.pdf?width=965&height=600);
- [23] O Efeito Joule (2008), <https://www.efeitojoule.com/2008/04/efeito-joule.html>;

Capítulo IV

- [1] Forma de onda do *ripple*, <http://acessopercon.com.br/percon/fontes-de-alimentacao-abc-parte-i/>;
- [2] Virtual ReSistor Based Active Damping of LC Filter in Standalone Voltage Source Inverter (2018), <https://ieeexplore.ieee.org/stamp/stamp.jsp?tp=&arnumber=8341266>;
- [3] 1R. Soares¹, A. Bessman², O. Wallmark¹, M. Leksell¹, M. Behm², and P. Svens Department of Eléctrical Energy ConverSion, KTH Royal Institute of Technology (), DeSign Aspects of an Experimental Setup for Investigating Current *ripple* Effects in Lithium-ion Battery Cells
- [4] Van-Sang Nguyen^{*†}, Van-Long Tran^{*}, Woojin Choi[†], and Dae-Wook Kim Dept. of Electronic Eng., SoongSil UniverSity, Seoul, Korea ^{**} Dept. of Economics, SoongSil UniverSity, Seoul, Korea (2014), AnalySis of the Output *ripple* of the DC–DC Boost Charger for Li-Ion Batteries
- [5] Jose M. Sosa^{*}, P. R. Martinez-Rodriguez^{**}, G. Escobar[‡] Laboratory of Power Electronics, ITESI 36821 Irapuato, Guanajuato, Mexico, G. Vazquez {jmsosa, pamartinez, gerardo.vazquez}@iteSi.edu.mx, jc.navac@hotmail.com[‡] Graduate School of Engineering, UADY 97310 Merida, Yucatan, Mexico gescobar@ieee.org^{*}, J. C. Nava-Cruz^{*} (2015), Reduced output current *ripple* DC-DC buck converter control
- [6] Jose M. Sosa^{*}, Edgar D. Silva-Vera^{* ‡}, Gerardo Vazquez^{*}, Gerardo Escobar[‡], Panfilo R. Martinez-Rodriguez Laboratory of Power Electronics, ITESI, 36821 Irapuato, Guanajuato, Mexico jmsosa@ieee.org, edsv1@hotmail.com, gerardo.vazquez@iteSi.edu.mx School of Engineering, UniverSidad Modelo, 97305 Merida, Yucatan, Mexico[†] (2017), Experimental validation for an open-loop LCLC

output filter buck converter