



Instituto Politécnico de Tomar

Escola Superior de Tecnologia de Tomar

Ricardo Ervideira Marques Narciso

**Desenvolvimento de Projeto em
Desenho Avançado de Circuitos Impressos
SMT com Arquitetura Computacional**

Relatório de Projeto

Orientado por:

Doutor Jorge Guilherme – Instituto Politécnico de Tomar
Engenheiro Bruno Luís – CP-Comboios de Portugal

Projeto apresentado ao Instituto Politécnico de Tomar
para cumprimento dos requisitos necessários
à obtenção do grau de Mestrado em Engenharia Eletrotécnica

RESUMO

O projeto ao qual este relatório se refere consiste na atualização dos componentes eletrônicos de uma carta de medição de sinais analógicos (sinais com valores reais, teóricos, etc.) referente a uma UCC (Unidade Central de Controllo) de uma automotora elétrica. Um novo circuito impresso foi desenvolvido, com recurso a componentes atuais do tipo SMD (*Surface Mount Device*), para que reproduza fielmente todas as funcionalidades da carta eletrónica original, e cumprindo ainda todas as regras e medidas de segurança que são exigidas pelas normas eletrotécnicas ferroviárias.

O primeiro processo foi desenvolver uma metodologia para garantir o funcionamento correto da carta, com todos os sinais de entrada dentro da gama admissível e a sua respetiva correspondência nas saídas da carta eletrónica, por vezes dentro dos seus parâmetros nominais de funcionamento, seguindo posteriormente para um método de análise comparativa entre simulações teóricas e testes práticos no laboratório.

Utilizando o simulador LTspice, foram desenvolvidos sinais e parâmetros de funcionamento mínimos e máximos, aceitáveis pelos componentes eletrónicos ligados nas entradas da própria carta eletrónica de forma a poderem ser comprovados na carta eletrónica original.

Os resultados de simulação foram comparados com os resultados experimentais, recorrendo à carta eletrónica original em perfeito estado de funcionamento, utilizando vários equipamentos, tais como fontes de alimentação, gerador de sinal, osciloscópio e, multímetro. A metodologia implementada foi submeter as entradas da carta eletrónica aos parâmetros mínimos e máximos admissíveis dos seus componentes, conforme a simulação realizada no LTspice.

No decurso deste projeto foram utilizados outros *softwares* de desenho para esquemas eletrónicos e para circuitos impressos, sendo que um dos mais avançados do mercado, que é disponibilizado de forma gratuita, é o programa computacional de código aberto designado de KiCad. Este programa foi especialmente desenvolvido para projetos

eletrónicos assistidos por computador com o objetivo de facilitar o desenho dos esquemáticos, a conceção do desenho de PCB e a criação de *layouts* (visualização de componentes e pistas numa placa de circuito impresso), *netlists* (descrição das conectividades de um circuito eletrónico), ficheiros *Gerber* (*open ASCII vector format*) e ficheiros BOM (*Bill of Materials*), e ainda as suas capacidades de exportação automática para CNC (código de comando numérico) para o fabrico de novas cartas eletrónicas com recurso às técnicas avançadas de maquinação e implementação de componentes por parte do fabricante.

Palavras-chave: LTSpice, KiCad, PCB, SMD, EDA, ECAD, *software*, *hardware*

ABSTRACT

The project to which this report refers consists on updating the electronic components of the analogue signal measurement card (signals with real and theoretical values, etc.) for a CCU (Central Control Unit) of an electric Automotive, development of a new printed circuit, using current SMD (Surface Mount Device) type components, so that it faithfully reproduces all the functionalities of the original electronic card, as well as complying with all the rules and safety measures required by the electrotechnical railway standards.

The first process was to develop a methodology to ensure correct operation, with all input signals within the admissible range and their correspondence in the electronic card outputs, always checking within its nominal parameters, following afterwards to a comparative analysis method between theoretical simulations and practical tests in the lab.

Using the LTspice tool, it was developed the minimum and maximum operating signals and parameters, acceptable for the electronic components connected to the inputs of the electronic card, in order to be able to check them on the original electronic card.

After the analysis and development of this project in LTspice, the same tests were performed in the lab, using the original electronic board in perfect working order, using equipment's such as: power supplies; signal generator; oscilloscope and a multimeter. The used methodology was to submit the electronic board inputs to the minimum and maximum admissible parameters of its components, according to the simulation conditions performed in LTspice. The circuit's behaviour is thus analysed when subjected to variations in frequency and voltage levels, or digital logic levels, at its input terminals, with the purpose of observing and recording the signals at the outputs, also using the methodology by comparison of parameters between the original card and the new card.

During the course of this project other design software was used for electronic schematics and printed circuits, one of the most advanced on the market, which is freely available, is the open source software KiCad. This tool was specially developed for computer-aided electronic design with the aim of facilitating the design of schematics, PCB design and the creation of layouts, netlists, Gerber and BOM files, as well as its automatic export capabilities to CNC (computer numerical control code) for the manufacture of new

electronic boards using advanced machining and component implementation by the manufacturer.

Keywords: LTSpice, KiCad, PCB, SMD, EDA, ECAD, software, hardware

AGRADECIMENTOS

Ao orientador professor Doutor Jorge Guilherme, agradeço a sua inteira disponibilidade e valiosas orientações.

Um especial agradecimento ao Engenheiro Bruno Luís pela sua disponibilidade e orientações, assim como pela amável cedência do laboratório CP - Centro de Desenvolvimento e Estudos, dos recursos e condições associados ao mesmo.

Um grande abraço a todos os meus amigos que nunca deixaram de acreditar em mim, e em especial a toda a minha família, pelo apoio dado durante estes anos do meu percurso académico.

Índice

RESUMO	i
ABSTRACT	iii
AGRADECIMENTOS	v
Índice	vii
Índice de figuras	xi
Índice de tabelas	xv
Lista de abreviaturas e siglas	xvii
1. Introdução	1
1.1. Contexto e motivação	1
1.2. Objetivos	2
1.3. Contribuições e trabalho realizado	3
1.4. Organização do relatório	4
2. Estado da Arte	7
2.1. Breve História e Evolução de Circuitos Impressos	7
2.1.1. Tecnologias SMD/SMT	9
2.1.2. SMT (<i>Surface Mount Technology</i>)	9
2.1.3. SMD (<i>Surface mount device</i>)	10
2.1.4. Comparação entre as tecnologias SMT e THT	10
2.2. Ferramentas de desenho e simulação de esquemas eletrônicos	12
2.2.1. NI MultiSim	12
2.2.2. Autodesk Eagle	13
2.2.3. EasyEDA	14
2.2.4. Proteus	16
2.2.5. LTspice	17

2.3.	Software de desenho PCB.....	18
2.3.1.	Altium Designer	18
2.3.2.	Eagle	19
2.3.3.	PCBWeb Designer.....	20
2.3.4.	Solidworks PCB	22
2.3.5.	ExpressPCB	23
2.3.6.	KiCad.....	24
3.	Testes e Simulações	27
3.1.	Descrição da carta e seus componentes	27
3.2.	Simulações e Testes Laboratoriais.....	30
3.2.1.	Circuito com Optocoupler	30
3.2.2.	Circuito <i>push-pull</i>	33
3.2.3.	Circuito Retificador de meia onda.....	35
3.2.4.	Circuito seguidor	38
3.2.5.	Circuito Schmitt trigger inversor.....	41
3.2.6.	Circuito Schmitt trigger positive-nand gates	43
3.2.7.	Circuito inverters/gate	45
3.2.8.	Circuito flip-flop j-k	47
3.2.9.	Circuito Multivibrador Monoestável.....	51
3.2.10.	Circuito analog switches.....	54
3.2.11.	Circuito inverter/buffers	56
4.	Desenho do Esquemático e PCB.....	59
4.1.	Descrição do KiCad	59
4.2.	Desenho Esquemático	64
4.2.1.	Importar componentes para o Eeschema	64
4.2.2.	Desenho do Esquemático.....	67

4.3.	Desenho do PCB	70
4.3.1.	Descrição do software de desenho do PCB	70
4.3.2.	Desenvolvimento do Desenho do PCB.....	71
4.3.3.	Ficheiros e fabrico dos PCBs.....	82
5.	Validação e resultados experimentais da carta eletrónica SMD.....	83
5.1.	Processo de validação da carta	83
5.2.	Resultados experimentais em laboratório e em oficina da carta atualizada	83
6.	Conclusões.....	85
	Referências bibliográficas	87
	ANEXOS.....	89
	Anexo A - “Modelo Spice, Schmitt trigger inversor 74hc14”	90
	Anexo B - “Schmitt trigger positive-nand gates”	91
	Anexo C - “Modelo Spice flip-flop j-k 74hc112”	92
	Anexo D - “Modelo Spice 74HC123 Monoestável Multivibrador”.....	93
	Anexo E - “Esquema Original página1”.....	94
	Anexo F - “Esquema Original página 2”	95
	Anexo G - “Esquema Original página 3”	96
	Anexo H - “Esquema Original página 4”	97
	Anexo I - “Esquema Original página 5”	98
	Anexo J - “Esquema Original página 6”	99
	Anexo K - “Esquema completo do circuito KiCad”.....	100
	Anexo L - “Esquema KiCad página 1”	101
	Anexo M - “Esquema KiCad página 2”	102
	Anexo N - “Esquema KiCad página 3”	103
	Anexo O - “Esquema KiCad página 4”	104

Anexo P - “Esquema KiCad página 5” 105

Índice de figuras

Figura 1 - <i>Interface</i> da plataforma MultiSim , (Fonte: [8])	13
Figura 2 - <i>Interface</i> da plataforma Eagle , (Fonte: [9]).....	14
Figura 3 - <i>Interface</i> da plataforma EasyEDA , (Fonte: [10]).....	15
Figura 4 - <i>Interface</i> da plataforma Proteus , (Fonte: [10])	16
Figura 5 - <i>Interface</i> da plataforma LTspice , (Fonte: [10])	17
Figura 6 - <i>Interface</i> da plataforma Altium Designer , (Fonte: [11])	19
Figura 7 - <i>Interface</i> da plataforma Eagle , (Fonte: [11]).....	20
Figura 8 - <i>Interface</i> da plataforma PCBWeb Designer , (Fonte: [11])	21
Figura 9 - <i>Interface</i> da plataforma Solidworks PCB , (Fonte: [11])	22
Figura 10 - <i>Interface</i> da plataforma ExpressPCB , (Fonte: [11]).....	23
Figura 11 - <i>Interface</i> da plataforma KiCad, (Fonte: [11]).....	25
Figura 12 - Circuito com Optocoupler, (Fonte: própria).....	31
Figura 13 - Simulação LTspice Optocoupler, (Fonte: própria)	31
Figura 14 - Simulação laboratório Optocoupler, (fonte: própria)	32
Figura 15 - Circuito <i>push-pull</i> , (Fonte: própria).....	33
Figura 16 – Efeito <i>crossover</i> do <i>push-pull</i> , (Fonte: própria).....	34
Figura 17 - Simulação LTspice, (Fonte: própria)	34
Figura 18 - Simulação laboratório, (Fonte: própria).....	35
Figura 19 - Circuito retificador de meia onda, (Fonte: própria)	36
Figura 20 - Simulação LTspice, (Fonte: própria)	36
Figura 21 - Simulação laboratório, (Fonte: própria).....	37
Figura 22 - Circuito seguidor, (Fonte própria)	38
Figura 23 - Simulação LTspice, (Fonte: própria)	39
Figura 24 - Simulação laboratório, (Fonte: própria).....	40
Figura 25 - Circuito Schmitt trigger inversor, (Fonte: própria).....	41
Figura 26 - Simulação LTspice, (Fonte: própria)	42
Figura 27 - Simulação laboratório, (Fonte: própria).....	42
Figura 28 - Circuito Schmitt trigger positive-nand gates, (Fonte: própria).....	43
Figura 29 - Simulação LTspice, (Fonte: própria)	44
Figura 30 - Simulação laboratório, (Fonte: própria).....	45
Figura 31 - Circuito inverters/gate, (Fonte: própria)	45

Figura 32 - Simulação LTspice, (Fonte: própria).....	46
Figura 33 - Simulação laboratório, (Fonte: própria)	47
Figura 34 - Circuito flip-flop j-k, (Fonte, própria).....	48
Figura 35 - Estados lógicos do flip-flop, (Fonte: própria)	48
Figura 36 - Simulação LTspice, (Fonte: própria).....	49
Figura 37 - Simulação LTspice, (Fonte: própria).....	50
Figura 38 – Exemplo de um dos testes com o Flip-Flop, (Fonte: própria)	50
Figura 39 - Circuito com Monoestável, (Fonte: própria).....	51
Figura 40 - Estados lógicos do monoestável, (Fonte: própria)	52
Figura 41 - Simulação LTspice, (Fonte: própria).....	53
Figura 42 - Simulação do monoestável em laboratório, (Fonte: própria)	53
Figura 43 - Circuito analog switches, (Fonte: própria)	54
Figura 44 - Simulação LTspice, (Fonte: própria).....	55
Figura 45 - Simulação LTspice, (Fonte: própria).....	55
Figura 46 - Simulação do interruptor analógico em laboratório, (Fonte: própria).....	56
Figura 47 - circuito inverter/buffers, (Fonte: própria).....	56
Figura 48 - Simulação LTspice, (Fonte: própria).....	57
Figura 49 – Simulação em laboratório, (Fonte: própria).....	58
Figura 50 - fluxograma representativo do fluxo de trabalho KiCad, (Fonte: [12]).....	60
Figura 51 - Janela principal do KiCad, (Fonte: [12]).....	62
Figura 52 - Painel principal do KiCad, (Fonte: [12]).....	63
Figura 53 - Janela da página Mouser onde se acede aos componentes da SamacSys, (Fonte: [15]).....	64
Figura 54 - Janela da página mouser na qual se solicita os componentes aos seus fabricantes, (Fonte: [15])	65
Figura 55 - Janela do Library loader, (Fonte: própria).....	65
Figura 56 - Esquema original, (Fonte, esquema original Siemens)	67
Figura 57 - Esquema Digital com SMD, (Fonte, própria)	68
Figura 58 – Comparação de <i>footprints</i> onde os pinos não coincidem, (Fonte: [14]).....	69
Figura 59 - Exemplo de alteração dos <i>switches</i> para SMD, (Fonte: esquerda, própria/ Fonte: direita [14]).....	69
Figura 60 - Aspeto das pistas tipo ninho de ratos, (Fonte: própria).....	71

Figura 61 - Face com os <i>footprints</i> e as suas ligações, (Fonte: própria)	75
Figura 62 - Face traseira só com pistas, (Fonte: própria)	75
Figura 63 - Face interior com circuito de massa, (Fonte: própria)	76
Figura 64 - Gráfico com as curvas para calculo das pistas interiores, (Fonte: [18])	77
Figura 65 - Gráfico com as curvas para cálculo das pistas exteriores, (Fonte: [18])	78
Figura 66 - Ferramenta DigiKey para cálculo de espessura das pistas, (Fonte: [18]).....	78
Figura 67 - Ferramenta DigiKey para visualização das características das pistas, (Fonte: [18])	79
Figura 68 - Exemplo do posicionamento dos condensadores de desacoplamento, (Fonte: própria)	80
Figura 69 - carta original, (Fonte: própria).....	80
Figura 70 – Carta SMD em vista 3D, (Fonte: própria).....	81
Figura 71 Carta SMD em perspetiva 3D, (Fonte: própria).....	81

Índice de tabelas

Tabela 1 - Tabela comparativa de tecnologias SMD/THT, (Fonte: [7])	10
Tabela 2 - Referências e descrição dos componentes, (Fontes: própria).....	28
Tabela 3 - Teste em laboratório do circuito Foto-transistor, (Fonte: própria).....	32
Tabela 4 - Teste em laboratório do circuito <i>push-pull</i> , (Fonte: própria)	35
Tabela 5 - Teste em laboratório do Circuito retificador de meia onda, (Fonte: própria)	37
Tabela 6 - Teste em laboratório do Circuito seguidor, (Fonte: própria).....	40
Tabela 7 - Teste em laboratório do Circuito Schmitt trigger inversor, (Fonte: própria)	42
Tabela 8 - Teste em laboratório do Circuito Schmitt trigger positive-nand gates, (Fonte: própria)	44
Tabela 9 - Teste em laboratório do Circuito inverters/gate, (fonte: própria)	46
Tabela 10 - Teste em laboratório do circuito inverter/buffers, (Fonte: própria).	57
Tabela 11 - Ferramentas e tipo de extensões dos ficheiros KiCad, (Fonte: [12])	61
Tabela 12 - Designação dos botões do painel principal, (Fonte: [12]).....	63
Tabela 13 - Tipo de ficheiro gerado pelo KiCad, (Fonte: [12])	66
Tabela 14 - Ficheiros que Editor de PCB gera, (Fonte: [12]).....	73
Tabela 15 – Influências eletromagnéticas nos circuitos, (Fonte, própria).....	74
Tabela 16 - Ficheiros gerados para fabrico dos PCBs, (Fonte: [12])	82

Lista de abreviaturas e siglas

5G (*5th generation mobile network*)
ASCII (*American Standard Code for Information Interchange*)
BOM (*Bill of Materials*)
BGA (*Ball Grid Array*)
CNC (*Computer Numeric Control*)
CSR (*Current sense resistor*)
DRC (*Design Rule Checking*)
DIP (*dual in-line package*)
EAGLE (*Easily Applicable Graphical Layout Editor*)
ECAD (*Electronic Computer-Aided Design*)
EDA (*Electronic Design Automation*)
HDI (*High Density Interconection*)
IoT (*Internet of Things*)
IA (*Intelligence augmentation*)
LCC (*Leadless Ceramic Carrier*)
LTspice (*Linear Technology, based on spice*)
Ni (Níquel)
PCB (*Printed Circuit Board*)
PGA (*pin grid array*)
QFP (*Quad Flat Pack*)
SIP (*System in Package*)
Sn (Estanho)
SMD (*Surface Mounting Devices*)
SMT (*Surface Mounting Technology*)
SOIC (*Small Outline Integrated Circuit*)
SOT (*Small Outline Transistor*)
SIP (*System in Package*)
SPICE (*Simulation Program with Integrated Circuit Emphasis*)
THT (*Through Hole Technology*)
UCC (Unidade Central de Controlo)

1. Introdução

1.1. Contexto e motivação

A eletrônica está presente nos mais variados setores da sociedade e a evolução tecnológica sempre esteve presente na vida do homem, tendo uma relação exponencial em termos evolutivos.

Observando o crescimento da população urbana, conseguimos identificar a gradual incorporação de novas tecnologias nos sistemas de transporte urbano, transformando a forma como nos deslocamos entre as cidades.

Constata-se atualmente que os meios individuais de transporte estão a perder terreno para os meios coletivos, fazendo-nos repensar a maneira como nos relacionamos com o espaço urbano [1].

A tecnologia, de uma forma geral, serve o propósito de simplificar o modo de vida do Homem. Abrange, por exemplo, desde simples ferramentas até complexos aparelhos para exploração do Universo. Inclui objetos simples, que se tornaram fundamentais no quotidiano, assim como instrumentos mais complexos, indispensáveis à maioria dos ramos profissionais [1].

Embora a eletrônica seja relativamente recente no nosso quotidiano, representa um papel incontornável na evolução humana. A sua expansão veio trazer níveis de automação anteriormente impensáveis, seja como complemento ou mesmo em substituição do ser humano. Visa otimizar as atividades desempenhadas por pessoas, como por exemplo, nas que exigem elevada precisão ou que são repetitivas, mas também nas que exigem força ou esforço [2].

Num mundo que se encontra em constante evolução tecnológica, será de interesse contextual começar por salientar que a própria tecnologia do sistema de controlo ao qual a carta eletrónica de medição de sinais analógicos pertence, sendo considerada topo de gama aquando da sua criação nos anos 90, se encontra atualmente obsoleta.

Embora não haja comprometimento da funcionalidade real do sistema mantendo os componentes originais, em caso de avaria da carta e conseqüente impossibilidade de substituição dos mesmos, a tecnologia será obrigatoriamente considerada obsoleta.

Motivado pela possível demonstração de mais-valia advinda da modernização da tecnologia, foi dado início à pesquisa para atualizar os componentes e a placa da carta.

Tendo como ponto de partida a obsolescência dos componentes da carta original e a impossibilidade de substituição dos mesmos por descontinuidade de produção, a solução advirá da substituição por componentes eletrônicos tecnologicamente avançados de dimensões comparativamente mais reduzidas. Esta trará o aumento da estabilidade térmica, proporcionando um maior desempenho a nível de dissipação de calor por redução de perdas e maior velocidade de comutação.

Ademais, a atualização destes componentes eletrônicos vem trazer mais-valias na sua substituição, reparação e manutenção, garantindo desta forma uma maior fiabilidade dos componentes das cartas eletrônicas pertencentes às UCC que controlam os meios de transporte ferroviários, dos quais fazem parte estas cartas.

1.2. Objetivos

Este projeto visa estudar e desenvolver a atualização de uma carta eletrônica de entrada e saída de sinais (digitais e analógicos), de uma UCC (Unidade Central de Controlo) de 16 *bit*, sistema de controlo de uso geral para veículos ferroviários da empresa *SIEMENS* composto principalmente por microprocessador de 16 *bit*, cartas de alimentação, cartas eletrônicas de comunicação RS232, cartas de entrada e saída de sinais (digitais e analógicos) e cartas de supervisão, para um novo circuito impresso com componentes atuais do tipo SMD (*surface Mounting device*) e que reproduza todas as funcionalidades da carta original, com todas as regras e medidas de segurança que lhe dizem respeito.

Visa também a conversão do desenho do esquemático original para formato digital com os novos componentes, dado o facto de este formato facilitar num futuro a sua visualização e consulta. Esta conversão permitirá a substituição dos componentes SMD por

outros com tecnologias mais recentes, possibilitando algumas alterações no próprio esquema, quando necessário, e será uma mais-valia pelo facto de o esquema original só existir em papel.

Durante todo este processo foram utilizados vários *softwares* de desenho e simulação de circuitos eletrónicos como o LTSpice [3], e um programa computacional de código aberto KiCad [4] para projetos eletrónicos assistidos por computador, com o objetivo de facilitar a conceção dos esquemáticos, o desenho de PCB (*Printed Circuit Board*) e a criação de ficheiros e suas conversões para placas de circuito impresso, para passar então ao fabrico da carta eletrónica com tecnologia recente.

1.3. Contribuições e trabalho realizado

A principal contribuição deste projeto é a consolidação em âmbito de protocolo das duas partes empresariais: CP - Comboios de Portugal e o IPT - Instituto Politécnico de Tomar, com o objetivo de atualizar as cartas eletrónicas da UCC das automotoras elétricas da CP.

Com este trabalho pretende-se a cooperação entre entidades, através do projeto do aluno, para estudo e desenvolvimento da modernização dos sistemas de controlo do material circulante da CP.

Este projeto consiste na adaptação de um sistema eletrónico obsoleto para tecnologia atual, mantendo todas as suas características de funcionamento e fiabilidade, bem como todas as regras e medidas de segurança.

A adaptação desta carta passa por várias fases de desenvolvimento, entre as quais a análise detalhada dos componentes e as referências da carta original para aquisição dos respetivos *datasheets*, assim como o desenvolvimento de uma base de dados com as descrições dos componentes e dos *datasheets* originais.

Numa primeira fase, foram analisadas todas as montagens dos circuitos analógicos e os canais digitais existentes na carta em modelo simulado com o software LTSpice, garantindo todas as características dos seus componentes originais nos componentes simulados.

Numa segunda fase, realizaram-se os testes em laboratório na carta eletrónica original, desenvolvendo-se pequenas tabelas onde se registaram as formas de onda esperadas

dos componentes e o seu comportamento nas respetivas montagens eletrónicas, para se compreender melhor o funcionamento de todos os seus circuitos.

De seguida, as formas de onda simuladas foram comparadas com as do teste laboratorial. A análise do resultado das formas de onda permitiu uma melhor perceção do comportamento do circuito real.

Passou-se então à procura de todos os componentes SMD compatíveis com os originais, nos *sites* dos fabricantes dos componentes originais, agora obsoletos, e em vários *sites* de componentes doutras marcas, mantendo todas as características dos mesmos. Em alguns destes *sites* podemos obter os símbolos para o desenho dos esquemáticos, tal como os seus *footprints* (disposição dos *pins* onde um componente é suposto ser soldado) e desenhos 3D para o desenho PCB.

Com o *software* KiCad realizou-se o desenho dos esquemáticos dos circuitos da carta eletrónica, baseando-se nos seus esquemas originais. Na plataforma digital Eeschema do KiCad obtiveram-se as *netlists* e, de seguida, foram exportadas para o *software* PCBnew de desenho KiCad, o que permitiu seguir para o desenho PCB da carta com os novos componentes SMD.

Este último passo foi feito em concordância com todas as regras elétricas dos desenhos do PCB, assim como as regras de segurança impostas pela CP - Comboios de Portugal.

De forma a finalizar a metodologia, procedeu-se à exportação de todos os ficheiros de materiais (BOM), ficheiros *gerber*, *footprints* e CNC (*Computer Numeric Control*) necessários para o envio ao fabricante.

1.4. Organização do relatório

Após as devidas notas introdutórias mencionadas no capítulo 1 deste relatório, iniciamos o capítulo 2, que, tal como descrito no próprio título, aborda o estado da arte.

Neste capítulo são aprofundados os temas relativos à história e evolução de circuitos impressos, sendo também descrita a modernização das tecnologias de fabrico dos componentes e as novas ferramentas avançadas de desenho e simulação de esquemas e placas eletrónicas de circuito impresso.

O capítulo 3 aborda o desenvolvimento da metodologia de teste e as medições da carta eletrônica. É descrita a carta eletrônica original, os seus componentes e ligações, bem como todas as simulações em *software* LTspice e todos os ensaios da carta eletrônica em laboratório, onde se criaram tabelas e registaram as suas características de funcionamento.

O capítulo 4 detalha as diversas ferramentas de desenho dos esquemáticos e da placa de circuito impresso utilizados neste projeto, assim como os processos de desenho aplicados no desenvolvimento do esquemático e do circuito impresso.

O capítulo 5, originalmente reservado para a descrição dos testes da carta eletrônica com os componentes SMD, processos e metodologias de validação, encontra-se em suspenso devido à atual conjuntura global.

Por fim, no capítulo 6, foram expostas as conclusões e algumas ideias para projetos futuros, que poderão levar ao desenvolvimento das metodologias utilizadas nos capítulos anteriores.

2. Estado da Arte

2.1. Breve História e Evolução de Circuitos Impressos

A placa de circuito impresso foi introduzida no mercado com o intuito de substituir os circuitos de cablagem, há quase um século. Não foi propriamente bem recebida no mundo tecnológico da altura, mas a nova técnica forneceu resultados fiáveis. Por conseguinte, os governos dos EUA e da Grã-Bretanha usaram PCBs para desenvolver circuitos de fusíveis de proximidade em cartuchos de artilharia e bombas durante a Segunda Guerra Mundial [5].

Em seguida, os componentes de montagem em superfície (SMT) tornaram-se populares durante a década de 1980. A tecnologia de montagem em superfície permitiu a automatização do processo de montagem e melhorou significativamente o desempenho do circuito, otimizando o consumo de energia. Os custos de fabrico também desceram com os métodos de montagem SMT, em comparação com a técnica de montagem através de furo passante (*through-hole*) [5].

Além disso, durante a década de 1980, os *designers* de PCB desenhavam manualmente os circuitos, utilizando *stencils* como apoio. Com o desenvolvimento dos sistemas computacionais, foram introduzidos métodos de automação eletrónica de *design* (EDA). Assim, os *designers* de PCB rapidamente se adaptaram aos métodos de *design* assistidos por computador, o que veio a melhorar e facilitar o desenho destes circuitos complexos. Além disso, os fabricantes de componentes focaram-se na construção de componentes mais pequenos a custos mais baixos para suportar as produções de PCB em escalas de medida cada vez menores [5].

As técnicas de desenvolvimento de *layout* tornaram-se rigorosas à medida que as complexidades do circuito evoluíram. Por conseguinte, as micro vias foram introduzidas nos desenhos PCB de alta densidade. Como resultado, os PCBs flexíveis tornaram-se comuns em aplicações que envolviam uma larga amplitude de movimentos. Em seguida, cada camada da técnica de interligação de camadas (ELIC), um dos tipos mais complexos de PCBs de interligação de alta densidade (HDI), foi desenvolvida em 2006, no entanto apenas iniciou o seu uso amplo no início da década de 2010 [5].

Posteriormente, dispositivos portáteis com capacidades alargadas, como *tablets* e *smartphones*, conquistaram uma grande quota de mercado assim como o uso de PCBs no mercado automóvel. Consequentemente, uma das maiores alterações registadas durante 2017 foi o aumento da aplicação do material do substrato nos PCBs, HDI (*high density interconnection*) para importar a tecnologia SIP (*system in package*) que demonstra um enorme progresso na indústria de PCBs, tendo como ponto de partida a escolha do substrato do PCB, do revestimento de superfície aplicado, dos métodos de perfuração e do próprio processo geral de fabrico. Anteriormente, eram utilizados substratos fenólicos de vidro ou de papel. Agora, dependendo da aplicação final, os fornecedores de PCB oferecem uma vasta gama de substratos como polímero, acrílico, adesivo *epoxy* e polietileno tereftalato (PET). Para aplicações de alta velocidade, são utilizadas placas rígidas feitas de adesivos termofixos de baixa perda, enquanto substratos de núcleo metálico são utilizados em aplicações LED (*Light Emitter Diode*) para uma dissipação eficaz do calor.

Atualmente, os PCBs com este tipo de tecnologia constituem o núcleo da indústria eletrónica, apoiando os mais recentes projetos como *IoT*, *IA* e *5G*. A evolução do PCB a partir de um simples circuito de rádio com camadas de cobre em ambos os lados isolados entre eles para PCBs flexíveis de várias camadas utilizados em aplicações de satélite, de defesa, transportes e em todo o tipo de tecnologia, marca um caminho de grande progresso tecnológico [5].

Só o futuro pode dizer se as tendências crescentes que vemos hoje na indústria de PCBs se tornarão no próximo grande passo da indústria eletrónica, ou talvez vejamos a indústria a prosseguir noutras direções [5].

PCBs flexíveis:

A indústria de PCBs é uma indústria em rápido crescimento e a divisão que mais cresce nos últimos anos é a de PCBs flexíveis. A eletrónica maleável (*wearable*), os ecrãs flexíveis e as aplicações médicas são apenas algumas das indústrias que geram esta crescente procura de PCBs flexíveis. À medida que as capacidades tecnológicas dos PCBs flexíveis se tornam mais sofisticadas, as oportunidades de *design* de produto também aumentam, e ainda estamos para perceber o potencial deste setor da indústria de PCBs nos próximos anos [6].

High Power Boards:

Há um aumento significativo de PCBs para tensões superiores (48V e superior), impulsionados especialmente por indústrias de energia solar de rápido crescimento e indústrias de veículos elétricos (EV). Estas placas de alta potência requerem que os PCBs permitam montar componentes maiores, como baterias, enquanto são capazes de lidar com problemas de interferência eficazmente [6].

Tecnologia de impressão 3D:

A impressão 3D já se tornou uma realidade em muitas indústrias e departamentos de pesquisa e desenvolvimento (R&D). No entanto, quando se analisa a impressão de uma mistura de materiais condutivos e não condutivos, com a complexidade e fragilidade das *boards* modernas, ainda existem grandes desafios para esta indústria, antes de atingir as capacidades atuais da indústria convencional de PCBs. Fazer a impressão 3D de PCBs com uma boa relação custo-eficácia é outro enorme desafio a ultrapassar, especialmente para a produção em massa [6].

2.1.1. Tecnologias SMD/SMT

Foram investigadas as novas tecnologias (SMD/SMT) de processos avançados de fabrico de circuitos impressos (PCB), tal como vários *softwares* existentes no mercado de desenho e simulação de circuitos eletrónicos, como também *softwares* de automação de *design* eletrónico (EDA) para conceber o desenho do (PCB).

2.1.2. SMT (*Surface Mount Technology*)

É uma nova geração de tecnologia de montagem eletrónica na qual dezenas de componentes ocupam o espaço de um componente eletrónico de tecnologia antiga, de modo que a montagem de produtos eletrónicos possa alcançar alta densidade, alta fiabilidade, miniaturização, baixo custo e automação da sua produção. Este componente miniaturizado

é denominado dispositivo SMD (ou SMC, dispositivo de *chip*). O processo de montagem de componentes numa placa de circuito impresso é chamado de processo SMT [7].

2.1.3. SMD (*Surface mount device*)

A introdução de componentes de montagem em superfície existe há cerca de duas décadas e deu início a uma nova era de componentes passivos, ativos e circuitos integrados, que eventualmente se tornaram dispositivos de montagem em superfície SMDs, substituindo a tecnologia de furo passante THT (*through-hole technology*) [7].

2.1.4. Comparação entre as tecnologias SMT e THT

Na seguinte tabela pode-se comparar as principais diferenças entre as duas tecnologias de montagem de PCB.

Tabela 1 - Tabela comparativa de tecnologias SMD/THT, (Fonte: [7])

	SMT (<i>Surface Mount Technology</i>)	THT (<i>Through Hole Technology</i>)
Componentes	SOIC, SOT, LCC, QFP, BGA, CSR, <i>Chip</i> resistências/condensadores	DIP, PGA, <i>Lead</i> Resistências/Condensadores
Base dos Componentes	1.27mm - placa de base da grelha, diâmetro do furo 0.3-0.5mm	2.54mm - placa de base da grelha, diâmetro do furo 0.8-0.9 mm
Tipo de soldadura	Soldadura por refluxo / Soldadura por onda	Soldadura por refluxo / Soldadura por onda
Área	Pequena	Grande
Tecnologia de Montagem	Montagem de superfície	Através da tecnologia de furação

Automação	Montagem Automática	Montagem Automática/Manual
Vantagens	Permite tamanho de PCB menor	Fornece ligações mais fortes
	Maior densidade de componentes	Ideal para componentes que estarão sob <i>stress</i>
	São necessários menos furos, o que o torna mais acessível	Bom para prototipagem rápida
	Tempo de produção mais rápido	
	Os componentes SMT são colocados a taxas de 1000 unidades/hora	
	A soldadura é mais fiável	
	Comprovou ser mais fiável quando submetido a condições de vibração e agitação	
Desvantagens	Para os componentes que estarão sob <i>stress</i> mecânico (por exemplo, conectores), o SMT pode não ser fiável quando utilizado como o único método para fixar componentes num PCB	Requer furos nos PCBs
		Fazer furos num PCB é caro
		Aumento do tempo de fabrico devido a furações

		Limita a área de encaminhamento em placas de várias camadas
		Através do furo requer soldura em ambos os lados do PCB, tornando o processo mais longo

2.2. Ferramentas de desenho e simulação de esquemas eletrônicos

Os *softwares* de simulação de circuitos eletrônicos são excelentes ferramentas para conceber e testar sistemas complexos de forma rentável. No entanto, é um desafio escolher o melhor *software* de simulação de circuito, dado o vasto número de opções que vão desde *software* gratuito a pago. Neste subcapítulo serão mostrados alguns dos melhores *softwares* de simulação de circuitos existentes no mercado, com os prós e contras de cada *software*.

2.2.1. NI MultiSim

Este *software* é utilizado principalmente pelas instituições escolares para o ensino e investigação de circuitos eletrônicos analógicos, digitais e de potência. Utiliza o *software* de simulação original baseado em SPICE, que proporciona resultados altamente precisos, que são comparáveis aos testes no mundo real. A sua *interface* pode ser visualizada na seguinte Figura.

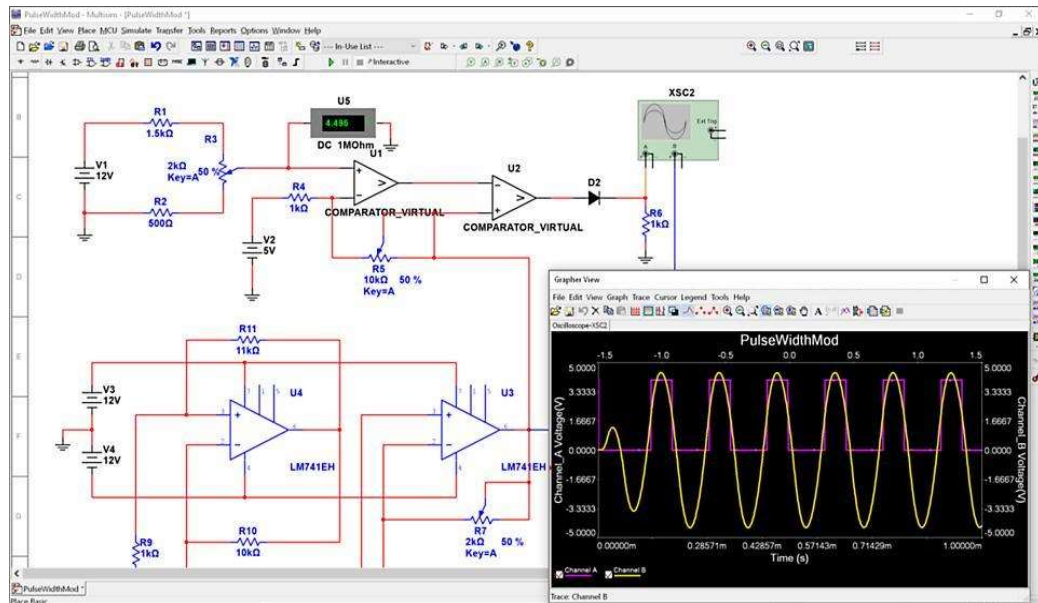


Figura 1 - Interface da plataforma MultiSim, (Fonte: [8])

Prós:

- Os resultados da simulação são muito precisos.
- Um elevado número de instrumentos de teste.
- Mais de 35 instrumentos virtuais.
- Mais de 55.000 componentes.
- A simulação *online* está disponível.

Contras:

- A *interface* é difícil de navegar e parece ultrapassada.
- É dispendioso.
- Muitos microcontroladores estão obsoletos.
- Apenas 4 instrumentos virtuais estão disponíveis na opção mais económica.

2.2.2. Autodesk Eagle

Eagle (*Easily Applicable Graphical Layout Editor*). O *software* utiliza as ferramentas *Ngspice* para executar as suas simulações de circuito. Além das capacidades de simulação, este *software* oferece um editor de PCB capaz de desenhar até 16 camadas de PCB com tamanhos de placa até $4m^2$.

Este *software* é geralmente utilizado por pequenos fabricantes eletrônicos, entusiastas e especialistas do setor. O *layout* é fácil de utilizar, uma vez que existe uma grande comunidade, recursos e tutoriais sobre como utilizá-lo. A sua *interface* pode ser visualizada na seguinte Figura.

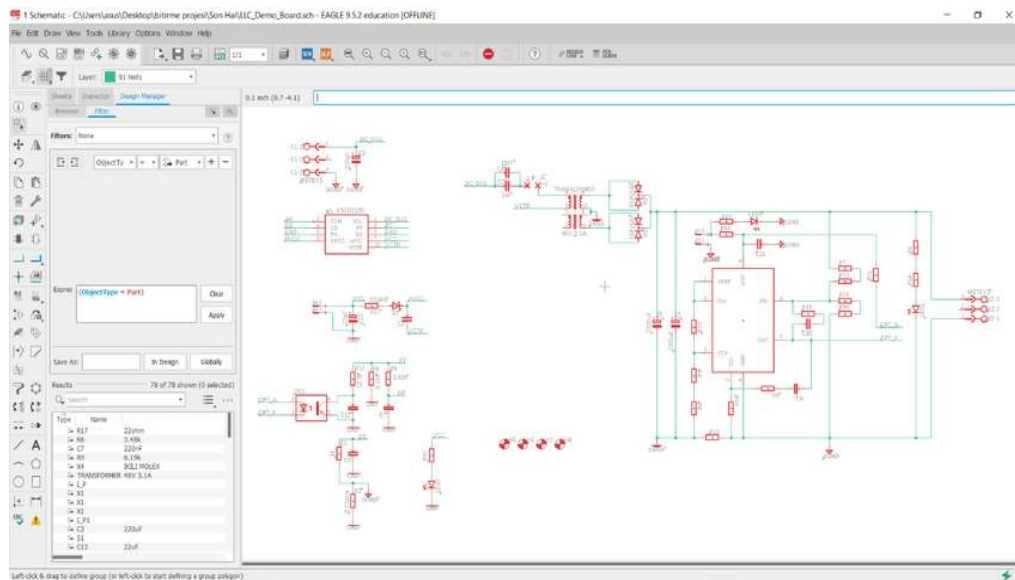


Figura 2 - Interface da plataforma Eagle , (Fonte: [9])

Prós:

- Está disponível uma versão gratuita com capacidades limitadas.
- Fácil de utilizar e muitos recursos e tutoriais.
- Capaz de ser modelo em 3-D.

Contras:

- Criar componentes personalizados é um desafio.
- Falta de componentes e a navegação na biblioteca é difícil.

2.2.3. EasyEDA

Este é um *kit* de ferramentas EDA baseado numa simulação *web*, e está totalmente funcional. É ideal para estudantes e entusiastas, uma vez que não tem licenças comerciais. Pode gerar um ficheiro (BOM), tem um editor de PCB e é capaz de converter esquemas

para PCB. É um dos *softwares* de simulação mais baratos que oferece três pacotes. A sua *interface* pode ser visualizada na seguinte Figura.

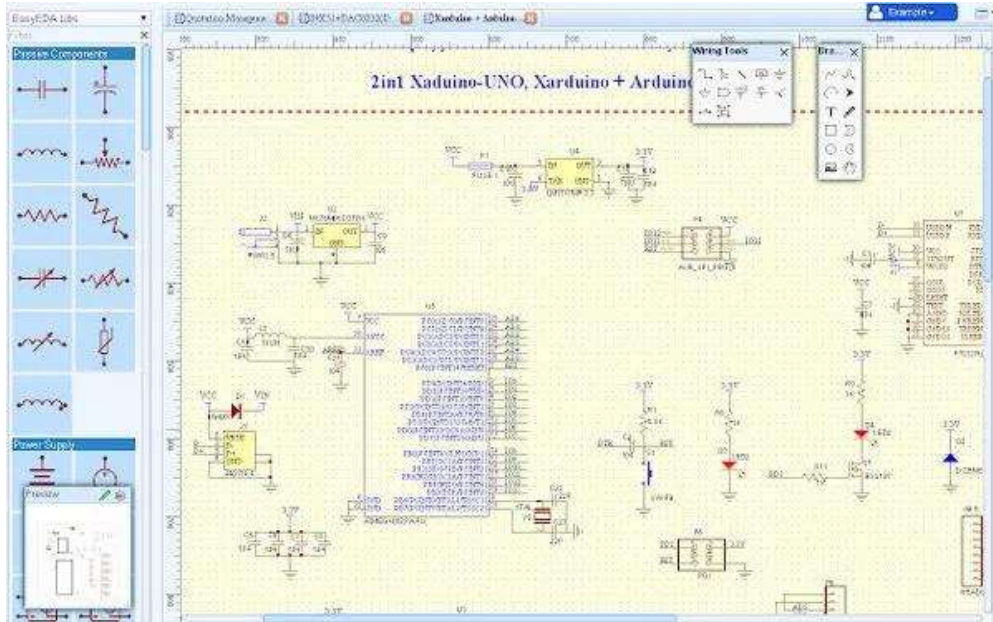


Figura 3 - Interface da plataforma EasyEDA, (Fonte: [10])

Prós:

- O preço é menor em comparação com outros.
- Sem licenciamento não comercial.
- Projetos privados ilimitados.
- Não há necessidade de instalar qualquer *software*.

Contras:

- Componentes limitados.
- É necessária uma ligação à Internet.
- Tem características limitadas.

2.2.4. Proteus

É o melhor *software* de simulação de circuito disponível. Dispõe de mais de 15 milhões de peças na sua biblioteca de componentes, bem como funcionalidades como microcontroladores *Raspberry Pi*, *design* remoto do painel frontal para *Arduino* entre outros.

Este *software* é capaz de lidar com *design* e simulações com facilidade devido às suas características, otimizadas ao longo dos anos. A sua *interface* pode ser visualizada na seguinte Figura.

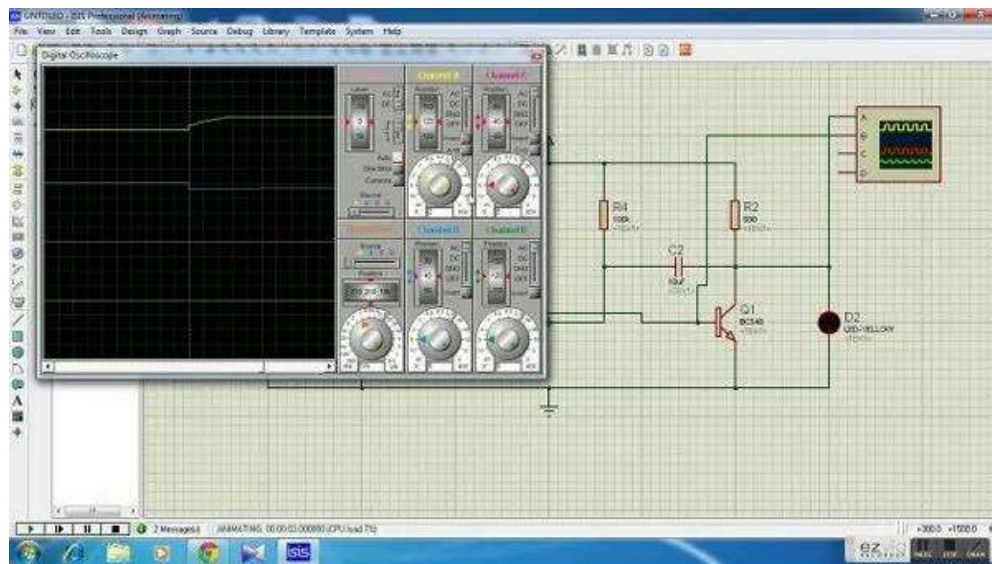


Figura 4 - Interface da plataforma **Proteus**, (Fonte: [10])

Prós:

- Mais de 15 milhões de componentes estão presentes na biblioteca.
- Disponibilidade de microcontroladores como *Raspberry Pi*, PIC, *Arduino*.
- Uma grande variedade de ferramentas de análise.
- *Interface* fácil de aprender.

Contras:

- Os pacotes são extremamente caros.
- Não está disponível nenhuma versão gratuita do *software*.

2.2.5. LTspice

Este *software* vem com um simulador SPICE altamente conceituado acoplado a uma plataforma de captura de formas de onda e de captura esquemática. É um *software* gratuito sem custos ocultos. LTspice é um *software* simulador SPICE de alto desempenho, incluindo uma *interface* gráfica de captura esquemática. Os esquemas podem ser analisados para produzir resultados de simulação - facilmente explorados através do visualizador de formas de onda integrado no LTspice. Este *software* vem equipado com um algoritmo avançado que lhe permite realizar simulações mais rapidamente do que a maioria dos *softwares* de simulação de circuitos pagos. A sua *interface* pode ser visualizada na seguinte Figura.

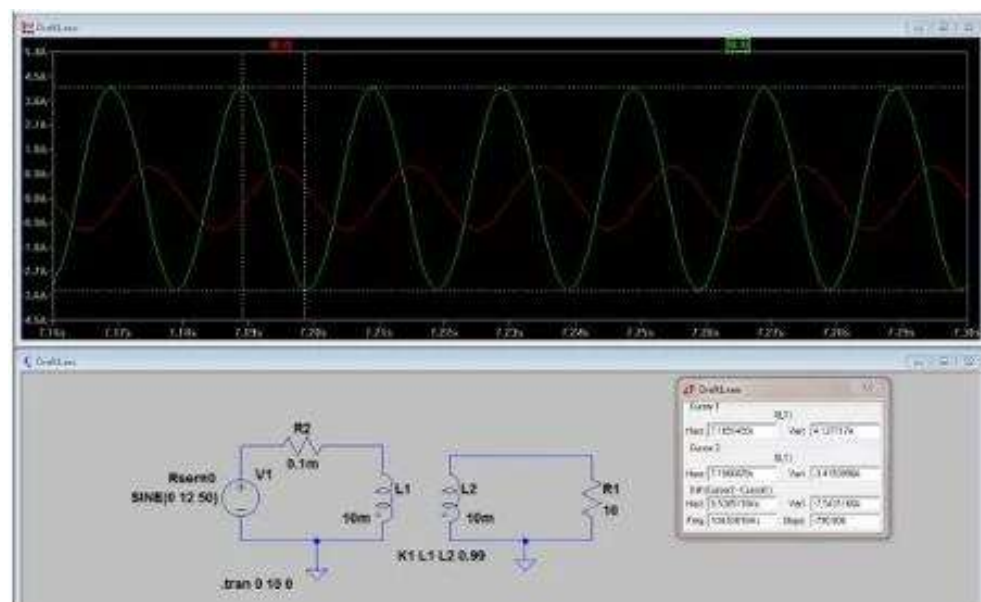


Figura 5 - Interface da plataforma LTspice, (Fonte: [10])

Prós:

O *software* é gratuito, sem qualquer limitação à sua utilização.

Dá resultados precisos.

Tem simulações rápidas.

Contras:

Não possui um editor de PCB.

Em conclusão, escolher o *software* adequado de simulação de circuito não é fácil. Cada um tem as suas próprias vantagens e desvantagens. A partir da discussão, podemos concordar que não existe tal *software* que se adapte a todas as necessidades do utilizador. Consoante os seus requisitos, pode seleccionar entre *software* caro com vários pacotes de bibliotecas e utilidades, ou por funcionalidades e soluções gratuitas/baratas com capacidades limitadas.

2.3. Software de desenho PCB

2.3.1. Altium Designer

O Altium *Designer* supera outras ferramentas de *software* em termos de desenho do sistema por várias razões. Esta ferramenta abrangente contém funcionalidades que podem auxiliar na criação, simulação e desenvolvimento de produtos eletrónicos de qualidade. Dito de forma simples, a Altium combina todas as ferramentas de *design* num único local, tornando-as simples e poupando tempo aos engenheiros.

Os engenheiros podem utilizá-lo para criar e documentar todos os aspetos do seu *design*, desde esquemas eléctricos a dados CAD.

A Altium disponibiliza uma versão gratuita e uma opção paga. A sua *interface* pode ser visualizada na Figura 6.

Prós:

- Plataforma fácil de utilizar.
- Concede fácil acesso aos utilizadores.
- Apresenta uma conversão fácil de ficheiros de outras plataformas.
- É altamente eficiente.
- Apresenta um desenho de PCB de alta qualidade.
- Não é necessário adicionar um sistema de armazenamento para cada elemento.
- Resultado rápido.

- Desenho compacto.
- Mecanismo de verificação rápida de erros.

Contras:

- Suporta apenas o *Windows*.
- Os custos são elevados para os utilizadores comuns.

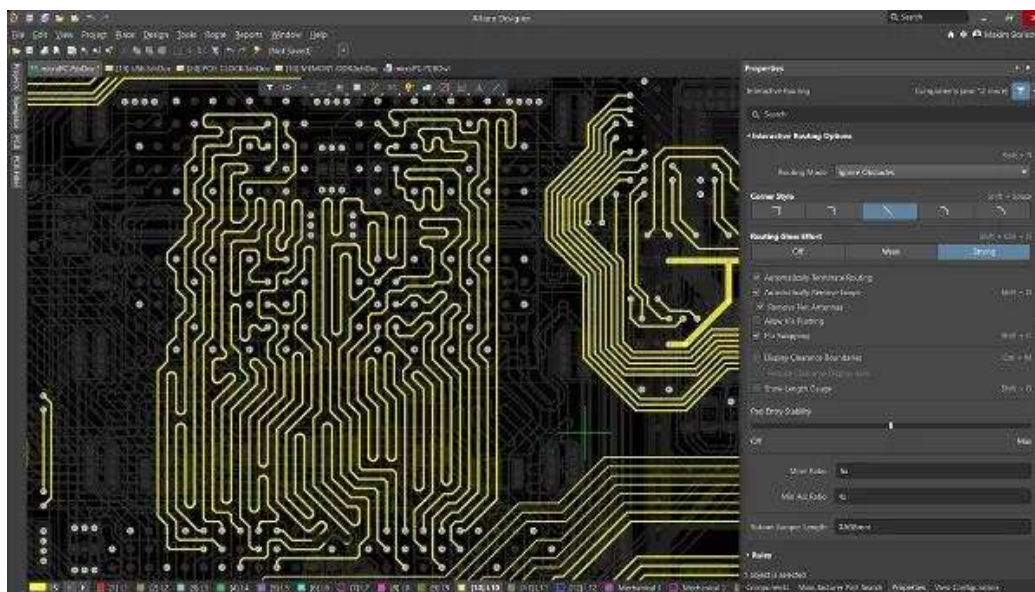


Figura 6 - Interface da plataforma Altium Designer, (Fonte: [11])

2.3.2. Eagle

O Eagle é um *software* de desenho de PCB que é utilizado principalmente por profissionais para criar desenhos eletrónicos e esquemas. Oferece muitas funcionalidades que facilitam a conceção de circuitos complexos.

A vantagem do Eagle é a disponibilização de uma versão gratuita que pode ser utilizada para pequenos projetos.

Este *software* é um amplo programa de desenho de PCB que facilita aos utilizadores testar procedimentos de circuito e verificar as suas saídas, utilizando simulação SPICE. A sua *interface* pode ser visualizada na seguinte Figura.

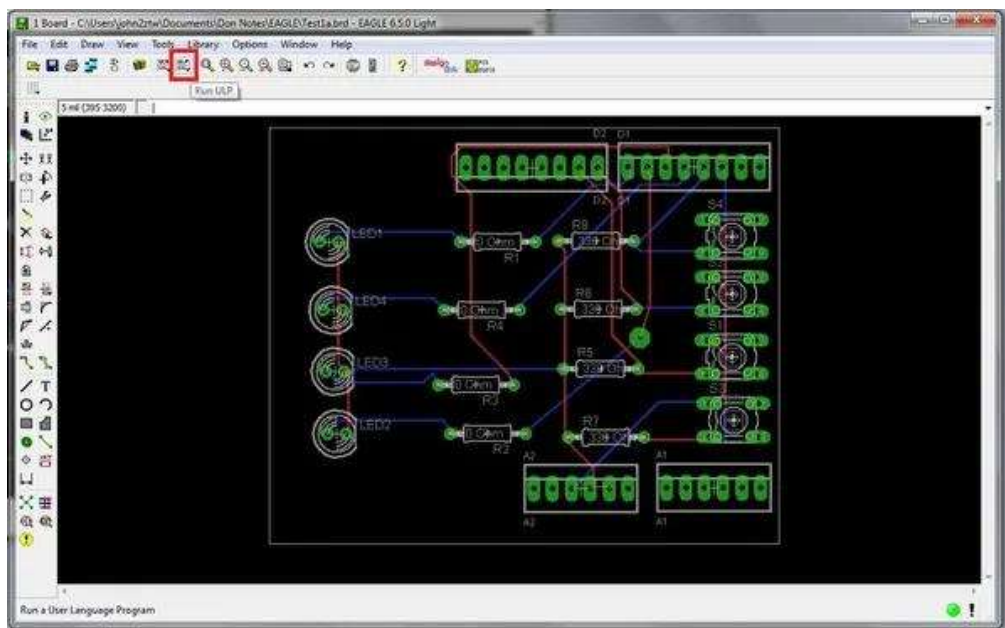


Figura 7 - Interface da plataforma Eagle, (Fonte: [11])

Prós:

- Apresenta bibliotecas *online* que podem ser geridas.
- Inclui modelos 3D de uma placa de circuito impresso.
- É uma ferramenta de desenho de PCB de sincronização em tempo real.

Contras:

- A versão gratuita tem muitas limitações.

2.3.3. PCBWeb Designer

O PCBWeb Designer é um *software* de desenho de múltiplas páginas que disponibiliza um programa de *design* gratuito assistido por computador, ideal para o desenvolvimento e fabrico eletrónico. Este *software* fornece suporte abrangente para PCBs

2.3.4. Solidworks PCB

O Solidworks, uma integração bidirecional a pedido da CAD SOLIDWORKS, é um poderoso *software* para a criação de projetos eletrônicos de alta qualidade. Este *software* fornece a solução certa para projetos de desenho de PCB através da colaboração perfeita de conceção CAD e PCB. A *interface* é bem projetada e fácil de navegar, e os tutoriais são muito úteis para começar a utilizar o programa. Embora tenha uma ampla gama de funcionalidades e opções, é relativamente simples de usar. A sua *interface* pode ser visualizada na seguinte Figura.

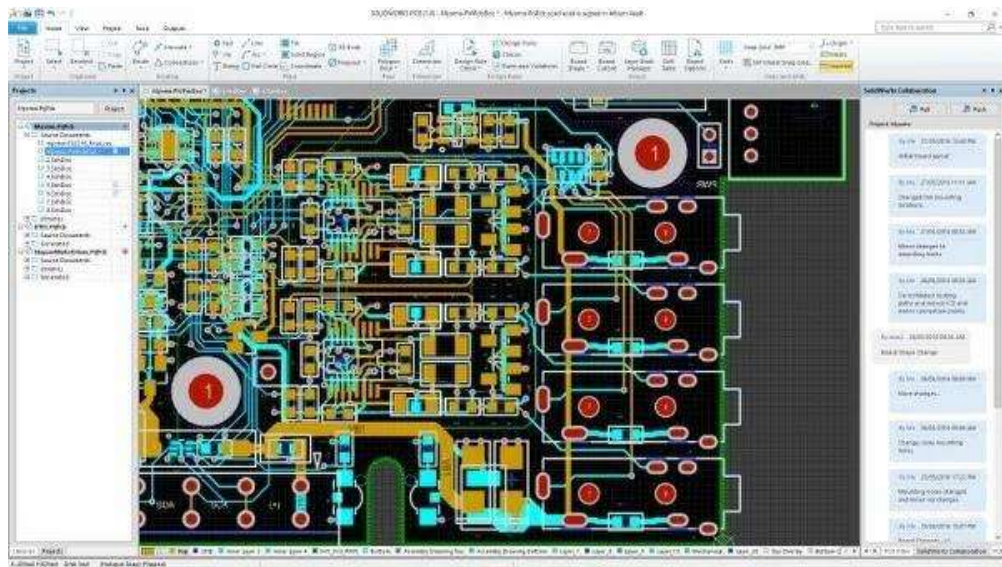


Figura 9 - Interface da plataforma Solidworks PCB, (Fonte: [11])

Prós:

- O fluxo de trabalho é elevado devido à eficiência total de desenho do PCB.
- Experiência melhorada do utilizador devido à interligação do *software* CAD SOLIDWORKS.

Contras:

- Difícil de aprender no início.
- Os custos anuais de manutenção são elevados.

- Os programas podem consumir muitos recursos, pelo que podem não funcionar bem em computadores mais antigos.

2.3.5. ExpressPCB

O ExpressPCB é outra ferramenta gratuita de desenho de PCB. Oferece duas variantes: *Express PCB Plus* e *Express PCB Classic*. A versão clássica é o seu *software* original e permanece gratuita desde 1998. O *Link Schematic* permite ligar o *design* de forma rápida e simples, poupando tempo e dinheiro. Para avançar no desenho e entrar em produção, o caminho de configuração é mínimo.

A edição *Plus* adiciona um conjunto de ferramentas mais complexo, com opções de fabrico adicionais, ao *software* existente. Para reduzir o tempo desde o planeamento até ao *design*, têm uma parceria com o SnapEDA para proporcionar o acesso integrado a uma grande biblioteca de componentes *online* com símbolos e *footprints* verificados. A sua *interface* pode ser visualizada na seguinte Figura.

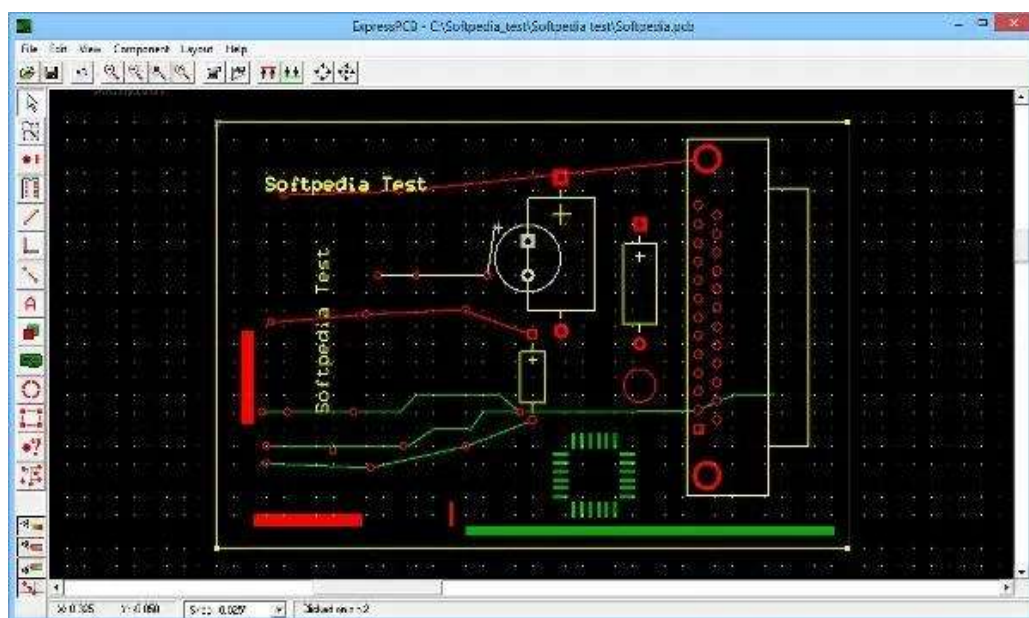


Figura 10 - Interface da plataforma ExpressPCB, (Fonte: [11])

Prós:

- Grátis.
- Suporta PCBs multicamadas.
- Suporte técnico rápido.
- Dispõe de um blogue de formação com tutoriais detalhados em vídeo.

Contras:

- Funciona apenas com *Windows*.

2.3.6. KiCad

O KiCAD é um pacote de *software* gratuito e de código aberto para a automatização do desenho eletrónico (EDA). O KiCAD tem uma série de características que o tornam uma excelente escolha para o *design* PCB, incluindo um editor de esquemas, um editor de *layout* PCB, e suporte para múltiplos idiomas. Está disponível para *Windows*, *Linux* e *OS X*. O KiCAD tem também uma vasta gama de bibliotecas disponíveis, tornando mais fácil encontrar os componentes certos para o projeto. A sua *interface* pode ser visualizada na Figura 11.

Prós:

- Exporta as listas de rede (*netlists*) em diferentes formatos.
- Verificação automática das opções de controlo elétrico.

Contras:

- Organização de bibliotecas de baixo nível.
- Pode ser confuso para principiantes.

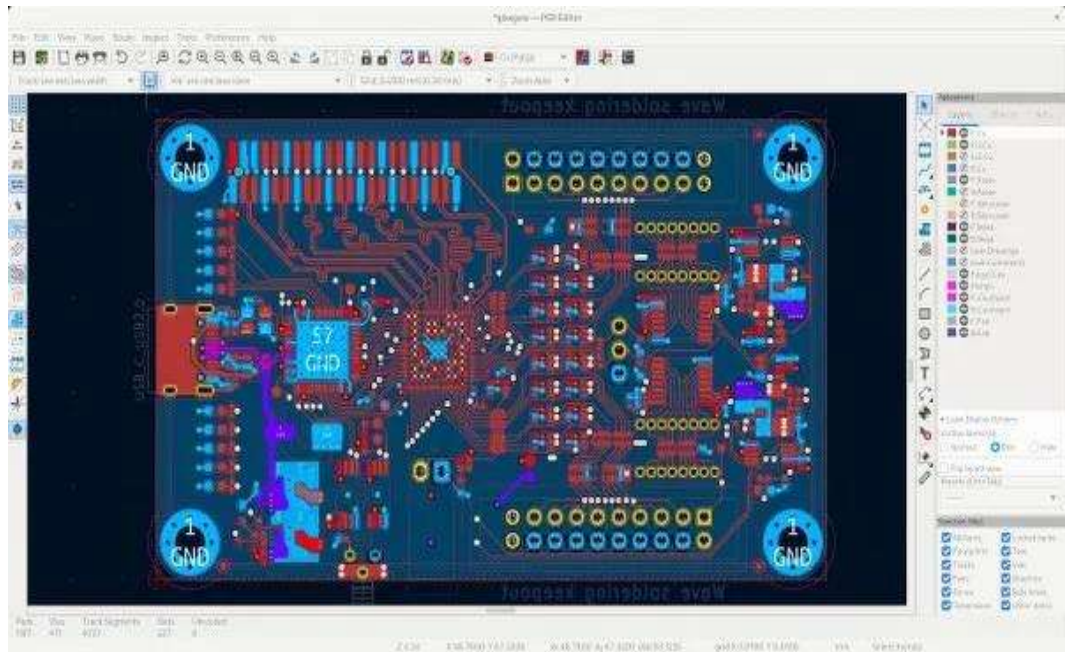


Figura 11 - Interface da plataforma KiCad, (Fonte: [11])

3. Testes e Simulações

Na sua fase inicial, este trabalho consistiu em criar vários modelos LTspice simulando as montagens dos circuitos da carta eletrónica original, com as características reais dos componentes para se obter uma ideia o mais aproximado possível, das formas de onda e do comportamento de cada circuito no seu estado normal de funcionamento.

Nos testes da carta original foram analisados vários parâmetros de tensão e frequência no intuito de observar o funcionamento dos circuitos nos seus limites máximos e mínimos de frequência e tensão.

Foram abordados alguns conceitos de eletrónica básica partindo das montagens dos circuitos da carta eletrónica, incluindo uma breve descrição dos componentes principais e dos seus funcionamentos básicos.

3.1. Descrição da carta e seus componentes

Este módulo destina-se a medir sinais analógicos, por exemplo: sinais com valores reais, valores nominais, etc. Os sinais encontram-se desacoplados por intermédio de Amplificadores Operacionais.

A carta é constituída por uma placa de circuito impresso de formato Eurocard (160 mm x 100 mm), com grau de estanqueidade da classe F, segundo DIN 40040, classe de isolamento C, segundo VDE 0110.

As gamas de temperatura de funcionamento situam-se entre -25°C e $+75^{\circ}\text{C}$ valores mínimos de segurança dos circuitos eletrónicos de material circulante CP - Comboios de Portugal.

As ligações da placa são feitas por duas fichas encastráveis com placa de pinos macho, ficha frontal tipo F codificável por furo com codificação de cobertura e codificação com perda de contactos, de 48 pinos com 32 ligados em metal nobre sobre Ni lado de conexão, Sn sobre Ni lado da terminação, nível de desempenho 1, conforme IEC 60603-2, de resina termoplástica, preenchida com fibra de vidro, flange de fixação ao PCB, corrente nominal 6A.

A ficha de ligação ao *rack* do processador feita por ficha encastrável tipo G, de 64 pinos em metal nobre sobre Ni lado de conexão, Sn sobre Ni lado da terminação, nível de desempenho 1, conforme IEC 60603-2, de resina termoplástica, preenchida com fibra de vidro, flange de fixação ao PCB, corrente nominal 6A.

A carta é constituída por 14 tipos de integrados diferentes, diversas resistências de diversos valores e condensadores. Durante o processo de seleção dos componentes SMD teve-se em conta as suas características originais, pesquisando-se pelas suas referências. Adquiriram-se todos os seus *datasheets* originais, analisando-se consoante o tipo de componente, as suas características de funcionamento como: ganhos, frequências, velocidade de comutação, temperaturas de funcionamento, etc. Foram então seleccionadas as características dos componentes SMD, onde se constatou que o funcionamento destes segundo os seus *datasheets*, é sem dúvida muito mais eficiente em termos de desempenho.

Na tabela seguinte pode-se observar a descrição dos componentes as suas referências originais, e as referências dos integrados SMD.

Tabela 2 - Referências e descrição dos componentes, (Fontes: própria)

Referência	Descrição	Referência SMD
LM148	<i>Quadruple Operational Amplifiers</i>	LM248D
SN74HC14	<i>HEX SCHMITT-TRIGGER INVERTERS</i>	SN74HC14DR
SN74HC132	<i>schmitt-trigger Quadruple positive-Nand gates</i>	SN74HC132D
SN5407	<i>hex buffers/drivers with open-collector high-voltage outputs</i>	HEF4050BT
74HC08AN	<i>Quadruple two inputs and gate</i>	SN74HC08DR
74HC112N	<i>Dual J-K Flip-Flop with Set and Reset</i>	74HC112D
MM74HC123AN	<i>Dual Retriggerable Monostable Multivibrator</i>	74AHC123AD-Q100J
AD7512DISQ	<i>DI Cmos Protected Analog switches</i>	TMUX6136PWR
219-6LPST	<i>DIP Switches/SIP Switches SPST 6</i>	219-6LPST
QTC CNY17F2Z	<i>6-PIN DIP OPTOCOUPERS</i>	CNY17F-3X007

C337	<i>NPN TRANSISTOR</i>	BC817K-25R
BSV 16/16 M9033	<i>PNP SILICON TRANSISTOR</i>	BCP53-10HX
BSX 46/16 K9231	<i>NPN TRANSISTOR</i>	BCP56-10HX
BSX 46/16 98323	<i>NPN TRANSISTOR</i>	BCP56-10HX
Condensadores		
1uf		ECW-U1105KCV
100nf		ECH-U1H104JB9
220nf		ECH-U1H224JX9
Díodos		
1N6283	<i>Transient Voltage Suppressors</i>	625-1.5SMC33A-E3/9AT
baw76 tfk	<i>Small Signal Diode 1N4148</i>	621-BAV16W-F
HP 2800	<i>Schottky Diodes 1N5711</i>	610-CMOD6263
Resistências		
50 ohm	50 ohm 0,5W 0,25% 25PPM	PCAN0603E49R9BST5
56ohm	56 ohm 0,5W 1%	RCS120656R0FKEA
82ohm	82 ohm 2W 5%	279-352282RJT
240ohm	240 ohm 0,5W 1%	TNPW1206240RBEEN
1k	1 kohm 0.25W 1%	RT2010FKE071KL
3,3k	3,3 kohm 0,5W 1%	TNPW12063K30BEEA
4,7k	4,7 kohm 0.25W 1%	RCC08054K70FKEA
4,7k Array	4,7 kohm 0.25W 1% Array	EXB-A10P472J
10k	10 kohm 0,25w 0,1%	RN73R2ETTD1002B25
10K	10 kohm 0,25w 1%	CRT1206-FZ-1002ELF
10K	10 kohm 0,5w 0,1% 25PPM	TNPW121010K0BEEN
20k	20 kohm 0,5w 0,1% 25PPM	PCAN0603E2002BST5
200k	200 kohm 0,25w 0,1%	RN73R2ETTD2003B25

3.2. Simulações e Testes Laboratoriais

As simulações foram realizadas com o LTspice que é um *software* de simulação de circuitos eletrônicos analógicos baseado no SPICE, produzido pelo fabricante de semicondutores Analog Devices. É o *software* SPICE mais amplamente distribuído e usado na indústria. Embora seja *freeware*, o LTspice não tem restrições a nível de *software* que limitem as suas capacidades. Os modelos SPICE que não existem na biblioteca do programa foram adquiridos através das bibliotecas providenciadas pelos fabricantes dos respetivos semicondutores utilizados na carta, existem vários tipos de ficheiros da própria Analog Devices que são do tipo *.cir*, mas podendo ser também ficheiros do tipo *.Lib*, estes normalmente elaborados pelos fabricantes. Posteriormente, no decorrer dos testes em laboratório, elaboraram-se várias tabelas para as diversas montagens com o intuito de analisar os funcionamentos limites dos circuitos, registando-se os valores de tensão e corrente de entrada, frequências de funcionamento e tensões de saída, e como metodologia futura de comparação com o novo protótipo. Todos os valores registados de V_{in} e V_{out} nas tabelas são os valores de pico medidos pelo osciloscópio. Consequentemente, para servir de base para teste da carta SMD nos seus processos de validação, pode-se visualizar alguns exemplos dos testes no subcapítulo seguinte.

3.2.1. Circuito com Optocoupler

Esta montagem consiste na montagem de um componente Schmitt-trigger inversor (A2) que desempenha a função booleana $Y = \bar{A}$ em lógica positiva. Ligado em série com *buffers/drivers* hexadecimais TTL (A1) que apresentam saídas de alta voltagem de coletor aberto para *interface* com circuitos de alto nível (como o MOS) ou para condução de cargas de alta corrente, também são caracterizados por serem utilizados como *buffers* para a condução de entradas TTL. O SN5407 tem tensões mínimas de rutura de 30 V. A corrente máxima de é de 30 mA. Estes dispositivos executam a função booleana $Y = A$ em lógica positiva e estão ligados a entrada da série CNY17F que é constituída por um semiconductor de Arsenieto de Gálio acoplado a um foto-transistor NPN, mantendo o isolamento galvânico entre os diferentes circuitos. A saída o Optocoupler está ligado a base de um transistor NPN (Q1) que amplifica a corrente.

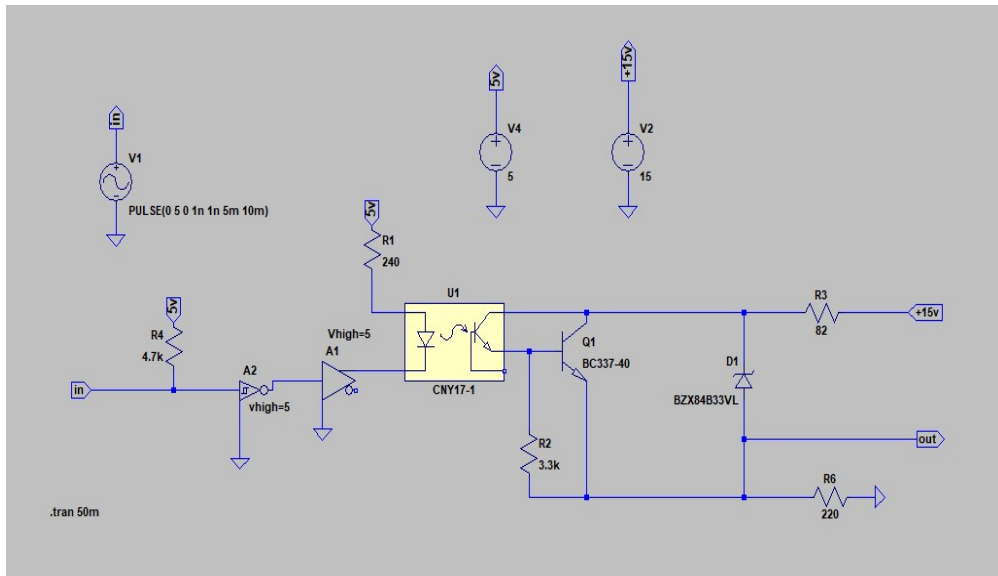


Figura 12 - Circuito com Optocoupler, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação em LTspice, onde se aplicou uma onda quadrada V_{in} (vermelho), e sua onda de saída V_{out} (azul).

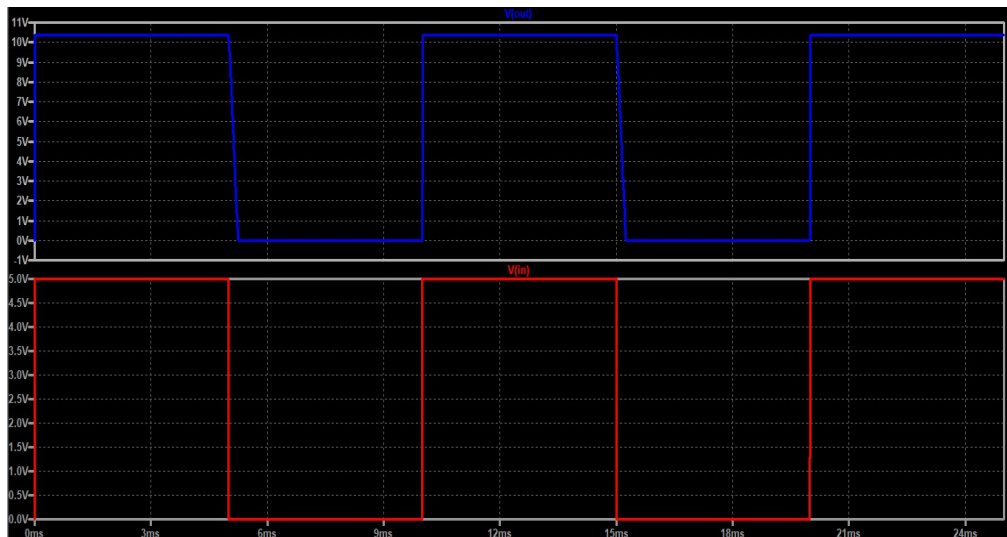


Figura 13 - Simulação LTspice Optocoupler, (Fonte: própria)

Para os testes de laboratório desta montagem elaborou-se a tabela seguinte para analisar o comportamento do circuito oscilando entre os diversos níveis de frequência e de

sinal. Todos os valores registados de V_{in} e V_{out} são os valores de pico medidos pelo osciloscópio, como se pode analisar na tabela 3:

Tabela 3 - Teste em laboratório do circuito Foto-transistor, (Fonte: própria)

Teste	V_{in}	I_n	V_{out}	Frequência	Observações
1	2.6V	0.010A	12.20V	10Hz	Início de condução
2	3.4V	0.020A	12.60V	10Hz	Estável
3	5V	0.048A	12.60V	10Hz	Máximo de condução
4	4.99V	0.048A	11.80V	100Hz	Limite de funcionamento estável em frequência
5	4.9V	0.040A	11.20V	1KHz	100 μ s de atraso
6	4.9V	0.044A	11.00V	2.5KHz	50 μ s de atraso (50%)

Na figura seguinte visualiza-se um dos testes em laboratório da carta eletrónica, com o funcionamento no limite máximo estável dos componentes, realizado no teste n.º 3 da tabela anterior, com V_{in} (amarelo) e V_{out} (vermelho).



Figura 14 - Simulação laboratório Optocoupler, (fonte: própria)

3.2.2. Circuito *push-pull*

Um amplificador *push-pull* é um tipo de circuito eletrônico que utiliza um par de dispositivos ativos PNP e NPN que fornecem alternadamente corrente para, ou absorvem corrente de uma carga conectada, ou seja, conduzem alternadamente, enquanto o transistor NPN conduz para a metade positiva do ciclo, o PNP conduz para a metade negativa do ciclo. Este tipo de amplificador pode aumentar tanto a capacidade de carga como a velocidade de comutação.

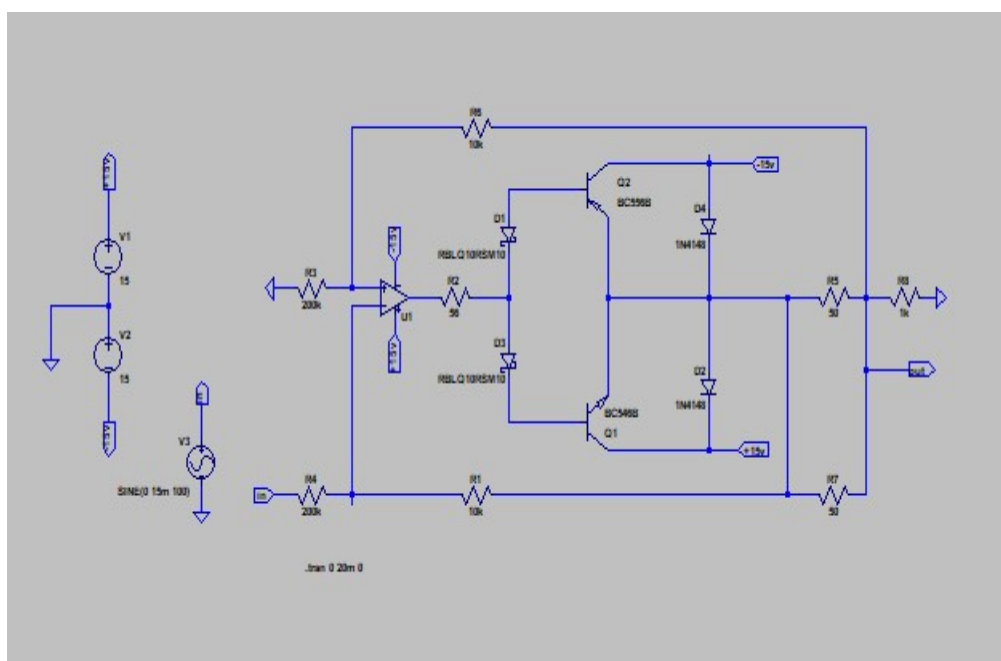


Figura 15 - Circuito *push-pull*, (Fonte: própria)

Devido ao seu tipo de construção de dois estágios, o *push-pull* apresenta uma distorção no ponto zero ou no ponto de comutação dos dois transistores, esta designada por *crossover*, devido à comutação dos dois transistores não variar linearmente com o sinal de entrada no circuito, o que será uma desvantagem para este tipo de circuito. Pode-se visualizar este efeito na figura 16.

Nesta simulação (Figura 17) analisa-se as tensões de entrada no amplificador operacional e saída do circuito na simulação em LTspice, onde se aplicou uma onda V_{in} (azul), e a sua onda de saída V_{out} (vermelho).

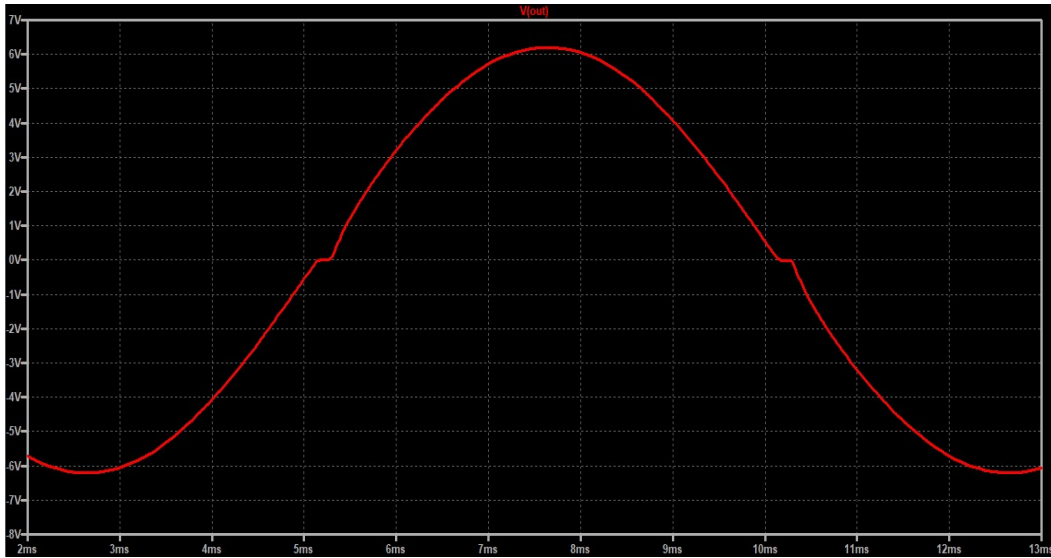


Figura 16 – Efeito *crossover* do *push-pull*, (Fonte: própria)

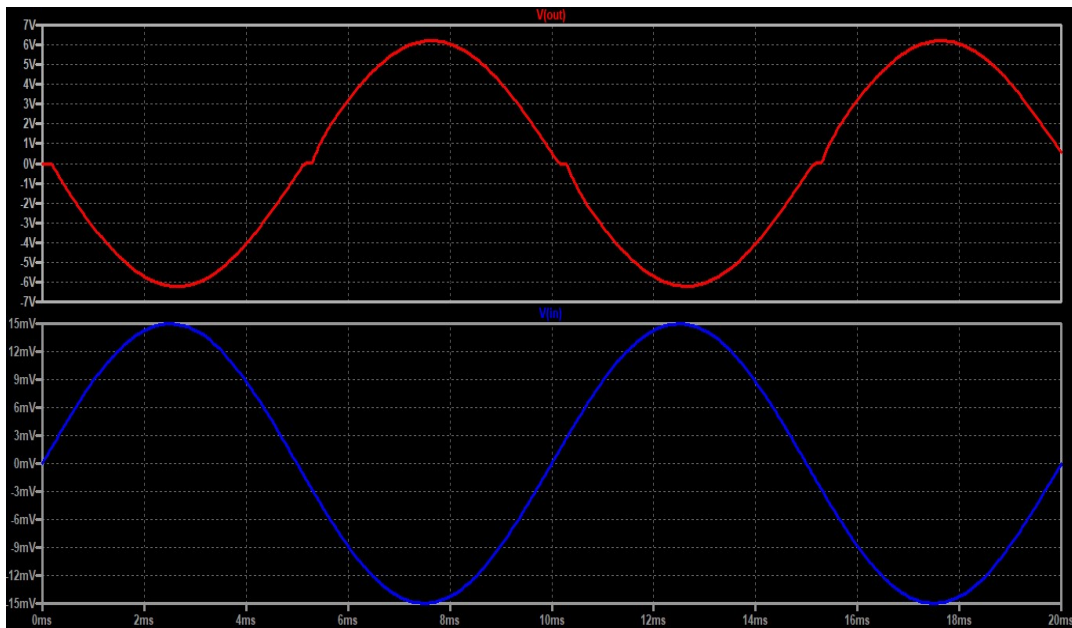


Figura 17 - Simulação LTspice, (Fonte: própria)

Para os testes de laboratório desta montagem foi construída a tabela seguinte para analisar o comportamento do circuito, oscilando entre os diversos níveis de frequência e de sinal:

Tabela 4 - Teste em laboratório do circuito *push-pull*, (Fonte: própria)

Teste	Vin	In	Vout	Frequência	Observações
1	50mV	0.013A	27.20V	10Hz	Condução
2	50mV	0.014A	20.80V	10Hz	Condução máx. frequência
3	50mV	0.011A	2.40V	700Hz	Atenuação da saída
4	50mV	0.014A	14.80V	100Hz	Zona de corte

Na figura seguinte visualiza-se o funcionamento no limite estável dos componentes, com Vin (amarelo), e Vout (vermelho), analisa-se as seguintes ondas do funcionamento do circuito, realizado no teste n.º 2.



Figura 18 - Simulação laboratório, (Fonte: própria)

3.2.3. Circuito Retificador de meia onda

Esta montagem consiste num circuito não-inversor com realimentação negativa: na carga temos uma montagem de díodos 1N4148, onde o diodo D3 no semiciclo positivo está polarizado diretamente e permite a passagem de corrente, já no semiciclo negativo o diodo está polarizado inversamente e bloqueia a passagem de corrente, formando um retificador

de meia onda. Este tipo de montagem consiste num circuito cujo objetivo será remover metade da onda de corrente alternada do sinal de entrada, transformando-o num sinal de corrente contínua na saída.

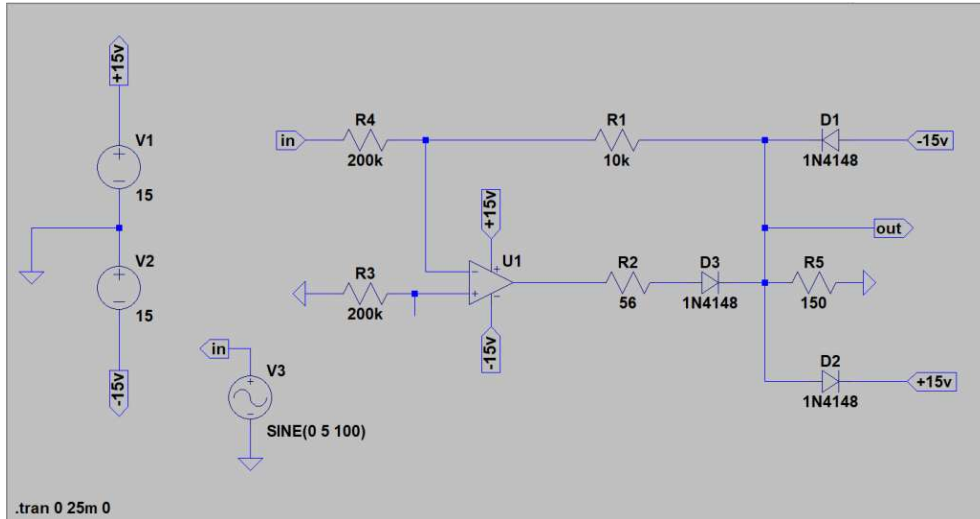


Figura 19 - Circuito retificador de meia onda, (Fonte: própria)

Na figura seguinte visualiza-se as formas de onda de entrada a vermelho e saída do retificador de meia onda a azul.

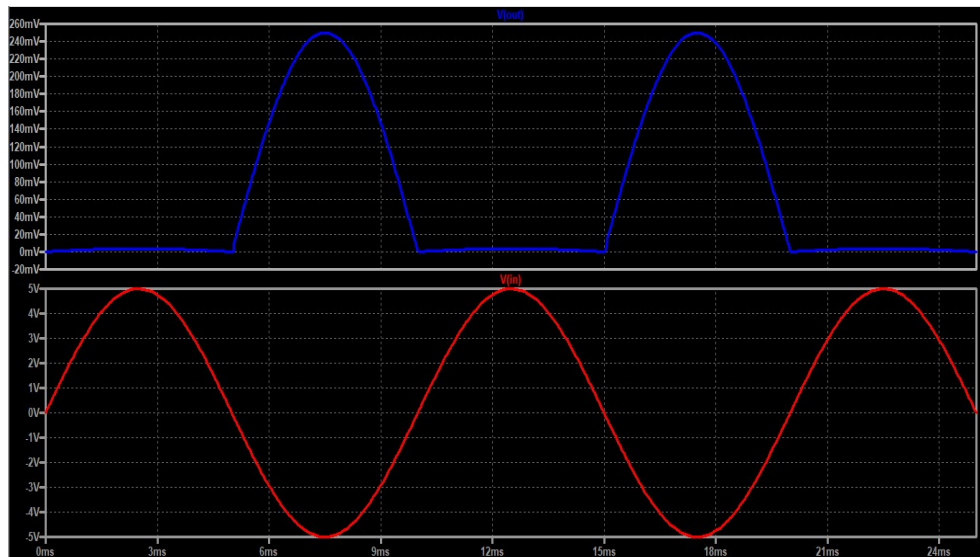


Figura 20 - Simulação LTSpice, (Fonte: própria)

Na tabela em baixo analisa-se os valores registados em laboratório do funcionamento do circuito retificador de meia onda, tensão e corrente de entrada.

Tabela 5 - Teste em laboratório do Circuito retificador de meia onda, (Fonte: própria)

Teste	Vin	In	Vout	Frequência	Observações
1	30mV	0.014A	44mV	60Hz	
2	1.3V	0.014A	40mV	100Hz	
3	10V	0.014A	264mV	100Hz	Funcionamento normal
4	10V	0.014A	200mV	1KHz	
5	10V	0.014A	200mV	5KHz	

Na figura seguinte visualiza-se o funcionamento no limite estável dos componentes, com Vin (amarelo), Vout (vermelho), realizado no teste n.º 3.



Figura 21 - Simulação laboratório, (Fonte: própria)

3.2.4. Circuito seguidor

Um seguidor de tensão (também chamado de amplificador de *buffer*, amplificador de amplificação unitária ou amplificador de isolamento) é um circuito amplificador operacional que possui um ganho de tensão de 1.

Isso significa que o amplificador operacional não fornece nenhuma amplificação de tensão ao sinal. A razão pela qual ele é chamado de seguidor de tensão é porque a tensão de saída segue diretamente a tensão de entrada, o que significa que a tensão de saída é igual à tensão de entrada.

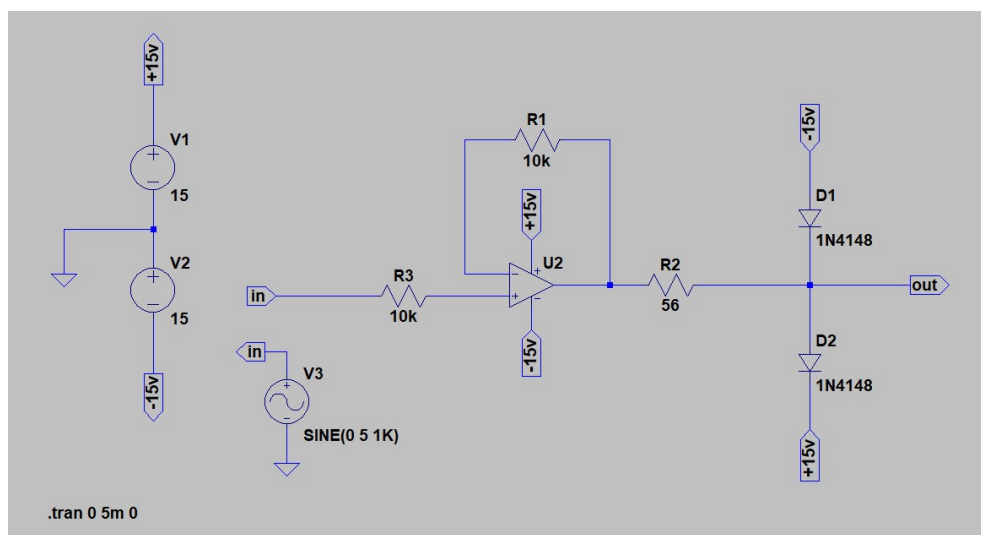


Figura 22 - Circuito seguidor, (Fonte própria)

Na figura 23 visualiza-se a forma de onda de saída do circuito seguidor (azul) e respectivo V_{in} (vermelho), realizado no simulador LTspice.

Na tabela 6, analisa-se os valores registados em laboratório do funcionamento do circuito seguidor, tensão e corrente de entrada aos terminais, como tensão de saída. Na prática este circuito tem algumas limitações de funcionamento, embora nas suas aplicações usuais permita o seu funcionamento sem maiores problemas. É importante analisar algumas características dos amplificadores operacionais para entender os valores registados.

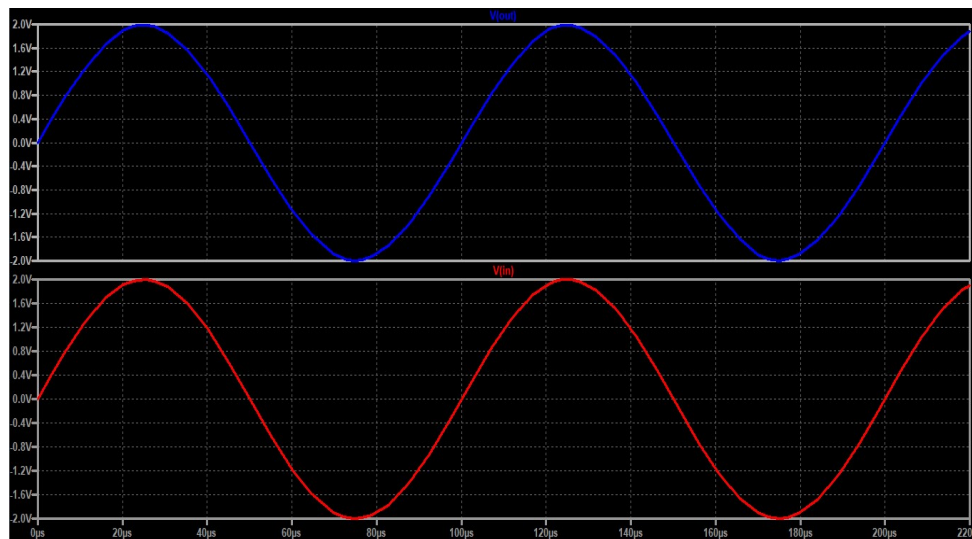


Figura 23 - Simulação LTspice, (Fonte: própria)

Essas características determinam qual a tensão e corrente mínima entre a entrada necessária para o funcionamento do amplificador. Abaixo do valor de tensão mínima, não há garantias de funcionamento do processo de amplificação.

Outra característica fundamental para nosso sistema é o *Slew Rate* (velocidade com que a resposta é dada na saída de acordo com o sinal de entrada). Essa característica não apenas aplica um atraso entre a entrada e a saída do sinal, como também interfere na frequência máxima do dispositivo.

A informação de *Output Voltage* é a tensão de saída máxima e mínima (para V^+ e V^- respectivamente). O amplificador não poderá fornecer uma tensão de saída igual à tensão de alimentação, pois é esperada uma queda de tensão interna no circuito. Logo, a diferença entre a tensão de alimentação positiva (V^+) e a tensão máxima de saída (V_{out+}), e a tensão de alimentação negativa (V^-) e a tensão mínima de saída (V_{out-}), devem ser conhecidas para calcular as suas perdas.

A largura de banda (*Bandwidth*) é a faixa de frequência onde o amplificador trabalha sem gerar distorções, assim o circuito seguidor possui os seus limites. A tensão de saída não conseguirá atingir a tensão de alimentação e a banda do sinal de saída não responderá bem para altas frequências.

Tabela 6 - Teste em laboratório do Circuito seguidor, (Fonte: própria)

Teste	Vin	In	Vout	Frequência	Observações
1	5.0V	0.015A	5.0V	100Hz	Condução normal
2	5.0V	0.015A	5.1V	1KHz	
3	4.9V	0.015A	5.0V	13KHz	Atraso na saída pela freq.
4	5.0V	0.015A	5.1V	40 KHz	Saturação do sinal de saída
5	5.0V	0.015A	4.5V	70 KHz	Limite máximo de frequência

Na figura seguinte visualiza-se teste laboratorial onde se verifica o funcionamento no limite estável dos componentes, com Vin (Azul), e Vout (Vermelho), analisa-se o funcionamento do circuito realizado no teste n.º 2.

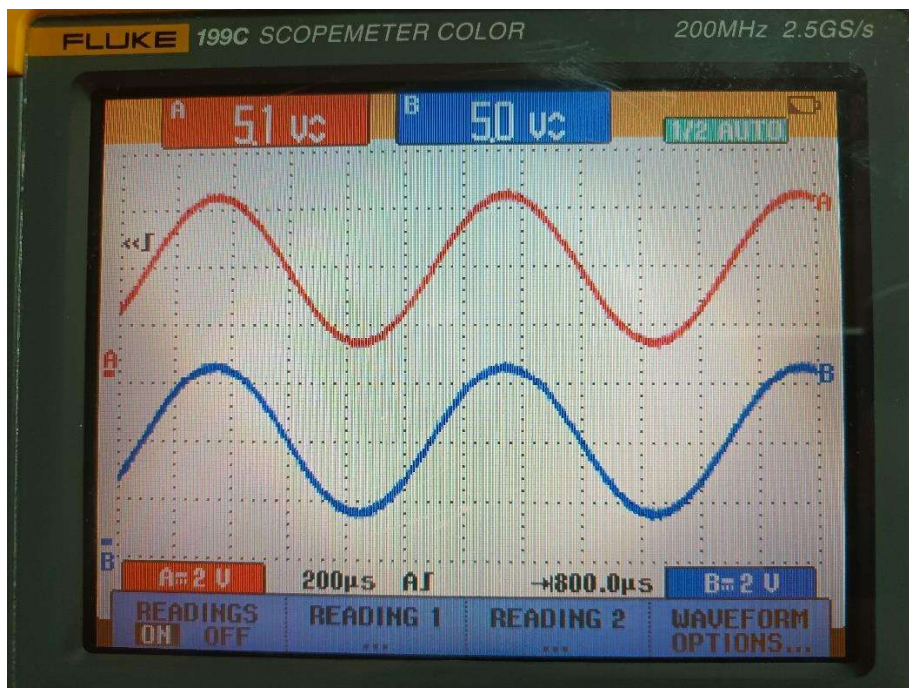


Figura 24 - Simulação laboratório, (Fonte: própria)

3.2.5. Circuito Schmitt trigger inversor

Esta montagem simples consiste em dispositivos Schmitt-trigger inversores que desempenham as funções booleanas $Y = \bar{A}$ em lógica positiva. Pode-se visualizar a montagem no simulador, na figura 25.

O modelo spice foi adquirido na página da Analog Devices, podemos analisá-lo no anexo “A”. Estes modelos *.cir*, são elaborados pelos fabricantes dos componentes.

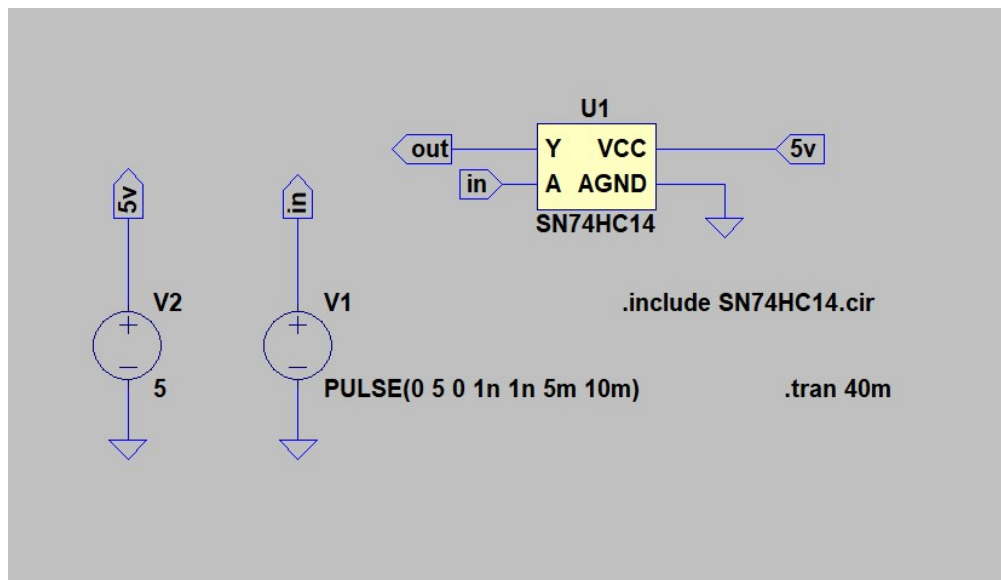


Figura 25 - Circuito Schmitt trigger inversor, (Fonte: própria)

Em baixo na figura 26 observa-se a onda do Schmitt trigger inversor, sn74hc14 no seu funcionamento normal.

Na tabela 7 analisa-se os valores registados em laboratório do funcionamento do circuito inversor, tensão e corrente de entrada aos terminais, como a tensão de saída. As tensões registadas nesta tabela dizem respeito aos valores de pico, podendo-se analisar o funcionamento real da função inversa do circuito na figura 26.

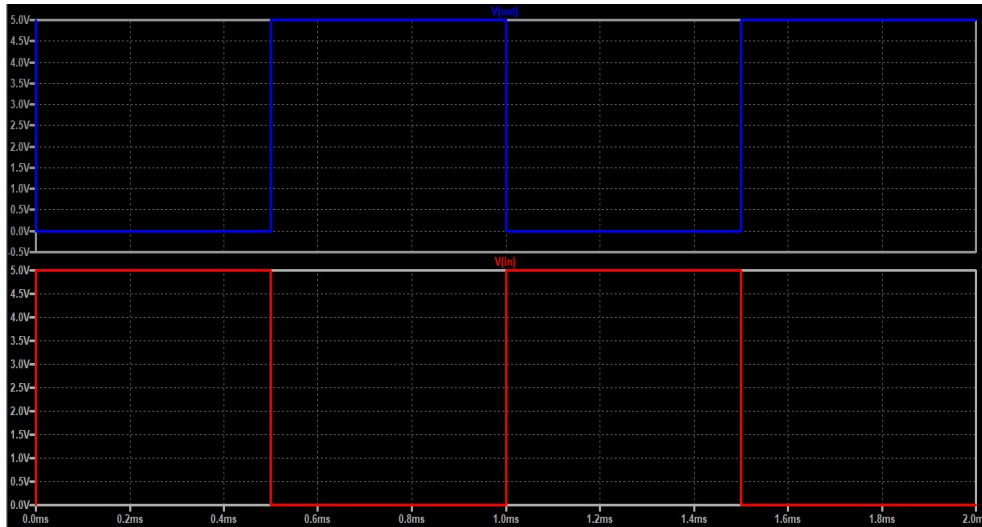


Figura 26 - Simulação LTspice, (Fonte: própria)

Tabela 7 - Teste em laboratório do Circuito Schmitt trigger inversor, (Fonte: própria)

Teste	Vin	In	Vout	Frequência	Observações
1	4.1V	0.04A	5.2V	200Hz	
2	4.2V	0.04A	5.3V	1KHz	Funcionamento estável
3	4.4V	0.04A	8.40V	400KHz	Começo da Saturação

Na figura seguinte visualiza-se o teste laboratorial onde se verifica o funcionamento no limite estável em frequência dos componentes, com Vin (amarelo), e Vout (vermelho).



Figura 27 - Simulação laboratório, (Fonte: própria)

3.2.6. Circuito Schmitt trigger positive-nand gates

Este dispositivo contém quatro NAND independentes de 2 entradas. Cada porta executa a função booleana $Y = \overline{A \times B}$ em lógica positiva.

O modelo spice foi adquirido na página da Analog Devices, podemos analisá-lo no anexo “B”. Estes modelos *.cir* são elaborados pelos fabricantes dos componentes.

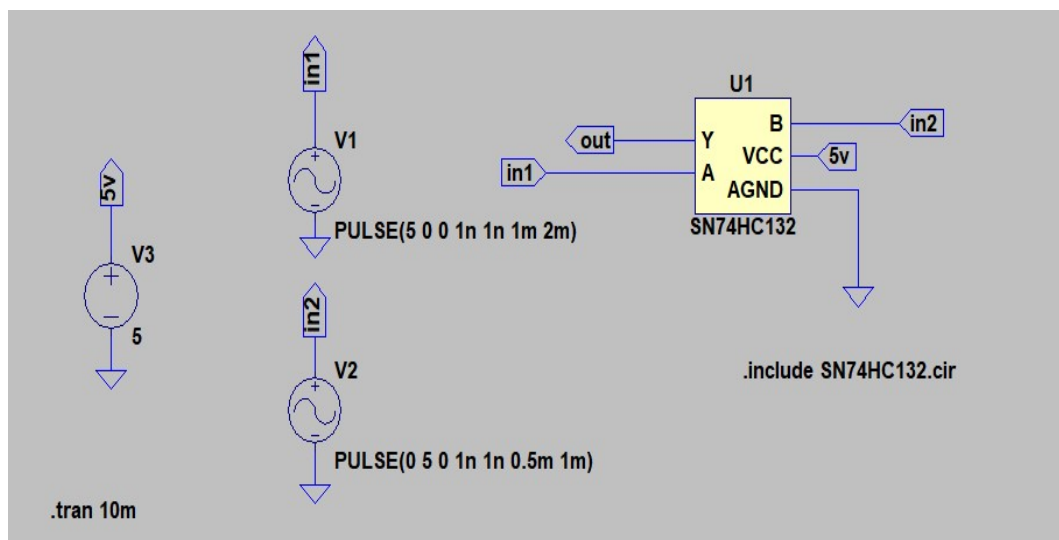


Figura 28 - Circuito Schmitt trigger positive-nand gates, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação em LTspice, onde se aplicou uma onda quadra Vin1 (azul), e uma segunda onda de entrada Vin2 (vermelho) com frequências diferentes para analisar os estados lógicos de saída, com a onda de Vout (verde).

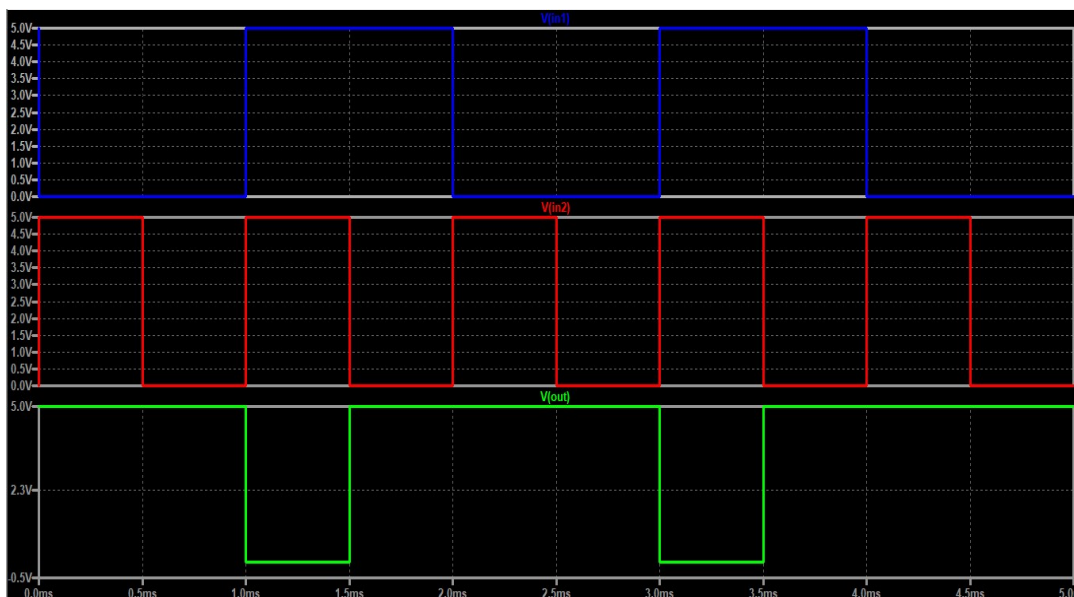


Figura 29 - Simulação LTSpice, (Fonte: própria)

Na tabela em baixo, analisa-se os valores de pico registados em laboratório do funcionamento das portas *nand*, tensão e corrente de entrada aos dois terminais de entrada do circuito, como a tensão de saída.

Tabela 8 - Teste em laboratório do Circuito Schmitt trigger positive-nand gates, (Fonte: própria)

Teste	Vin1	Vin2	In	Vout	Frequência	Observações
1	4.2V	4.2V	0.04A	5.4V	1KHz	
2	4.4V	4.8V	0.04A	7.6V	1KHz	
3	4.6V	4.8V	0.04A	8.4V	4KHz	
4	4.6V	4.8V	0.04A	8.4V	20KHz	Ruido na comutação

Na figura seguinte pode-se visualizar o resultado do teste em laboratório, onde se aplicou duas ondas quadradas nas entradas do circuito, Vin1 (amarelo), e uma segunda onda Vin2 (roxo) com frequências diferentes para analisar os estados lógicos de saída, da onda Vout (vermelho) respetiva saída do circuito.

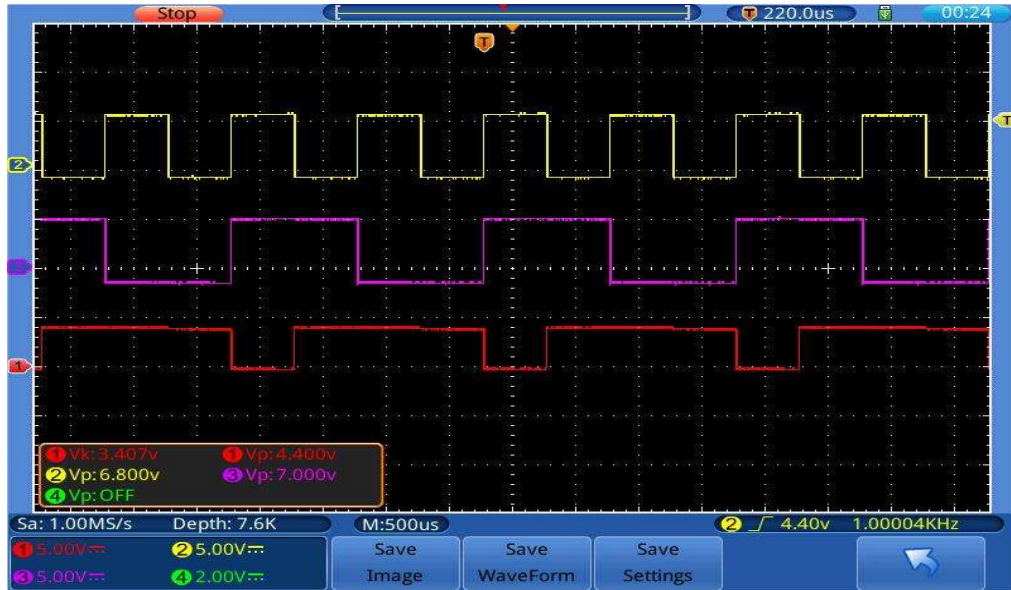


Figura 30 - Simulação laboratório, (Fonte: própria)

3.2.7. Circuito inversers/gate

Circuito com dois inversores *Schmitt-trigger* que desempenham as funções booleanas, $Y = \bar{A}$ em lógica positiva, em série com uma porta AND com funções booleanas, $Y = A \times B$ em lógica positiva.

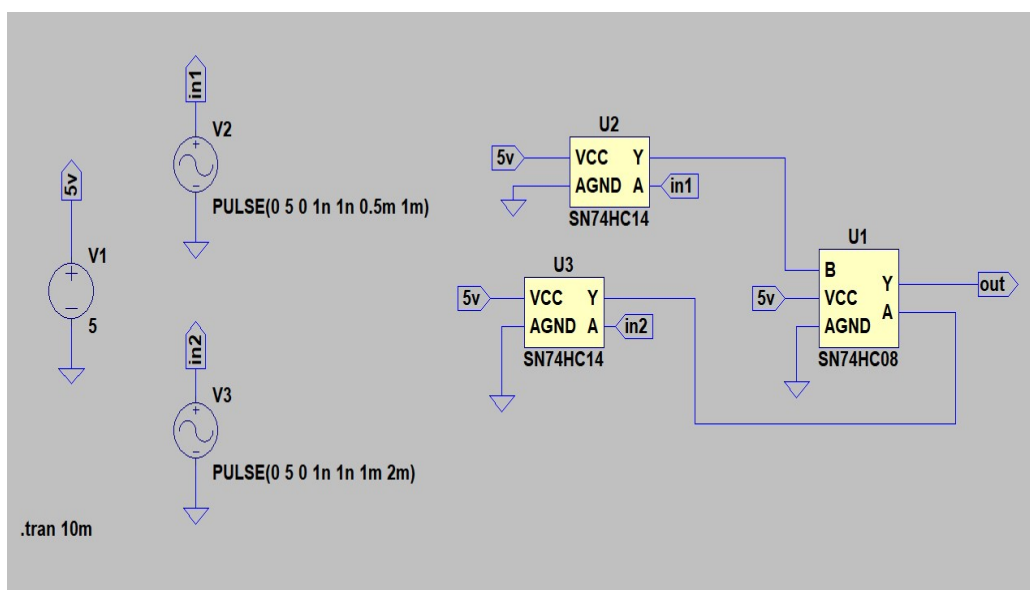


Figura 31 - Circuito inversers/gate, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação LTspice, onde se aplicou uma onda quadrada Vin1 (vermelho), e uma segunda onda de entrada Vin2 (azul) nas entradas do circuito, com frequências diferentes para analisar os estados lógicos de saída da onda de Vout (verde).

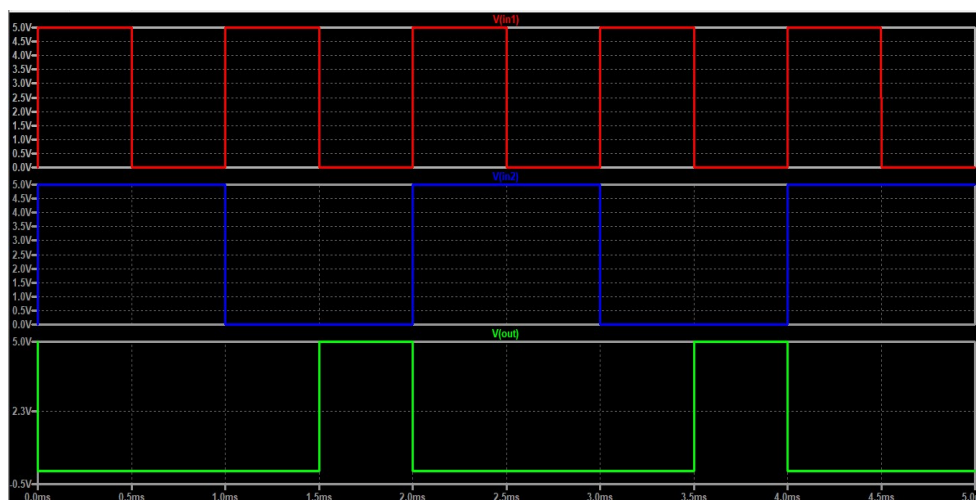


Figura 32 - Simulação LTspice, (Fonte: própria)

Na tabela em baixo analisa-se os valores registados em laboratório do funcionamento do circuito inverters/gate, tensão e corrente de entrada aos seus terminais, como tensão de saída, e suas frequências de funcionamento estáveis. Nesta tabela tal como nas anteriores dos circuitos inversores os valores, são referentes aos valores de pico registados pelo osciloscópio.

Tabela 9 - Teste em laboratório do Circuito inverters/gate, (fonte: própria)

Teste	Vin1	Vin2	In	Vout	Frequência	Observações
1	4.4V	4.6V	0.04A	5.4V	1KHz	
2	6.8V	7V	0.04A	4.6V	1KHz	
3	6.8V	6.8V	0.04A	4.6V	10KHz	

Na figura seguinte pode-se visualizar o resultado do teste em laboratório, referente ao teste 2 da tabela 9, onde se aplicou uma onda quadrada V_{in} (amarelo), e uma segunda onda de entrada V_{in2} (roxo) nas entradas, com frequências diferentes para analisar os estados lógicos de saída, onda de V_{out} (vermelho).



Figura 33 - Simulação laboratório, (Fonte: própria)

3.2.8. Circuito flip-flop j-k

Os dispositivos HC112 contêm dois J-K *negative-edge-triggered* independentes. Um nível baixo aos conjuntos de entradas *preset* (PRE) ou *clear* (CLR) repõe os estados lógicos, independentemente dos níveis dos outros impulsos. Quando PRE e CLR estão inativos neste caso (*High*), os valores nas entradas J e K que reúnem os requisitos de tempo configurados são transferidos para a saídas Q no bordo negativo do impulso *clock* (CLK). O disparo do relógio ocorre a um determinado nível de tensão e não está diretamente relacionado com o tempo de queda do impulso (CLK). Após o intervalo de tempo de espera, os sinais nas entradas J e K podem ser alterados sem afetar os estados das saídas.

O modelo spice foi adquirido na página da Analog Devices e podemos analisá-lo no anexo “C”. Estes modelos .cir são elaborados pelos fabricantes dos componentes.

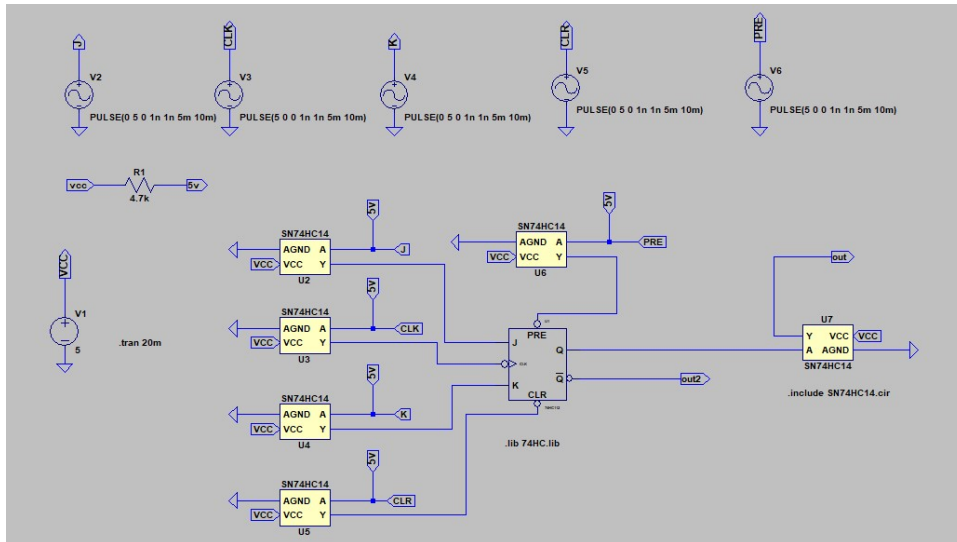


Figura 34 - Circuito flip-flop j-k, (Fonte, própria)

Na figura em baixo estão representados os estados lógicos possíveis do Circuito flip-flop j-k, baseado no seu *datasheet*.

FUNCTION TABLE

INPUTS					OUTPUTS	
$\overline{\text{PRE}}$	$\overline{\text{CLR}}$	CLK	J	K	Q	$\overline{\text{Q}}$
L	H	X	X	X	H	L
H	L	X	X	X	L	H
L	L	X	X	X	H↑	H↑
H	H	↓	L	L	Q ₀	$\overline{\text{Q}}_0$
H	H	↓	H	L	H	L
H	H	↓	L	H	L	H
H	H	↓	H	H	Toggle	
H	H	H	X	X	Q ₀	$\overline{\text{Q}}_0$

Figura 35 - Estados lógicos do flip-flop, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação LTspice, onde se aplicou uma onda quadrada V(pre) a verde, e uma segunda onda de entrada V(clr) a azul, com a mesma frequência de impulsos, com ângulos de fase diferentes, onde são analisados os estados lógicos de saída. Todos estes sinais são medidos nas entradas e saídas do circuito, estando todos os sinais invertidos pelos inversores Schmitt trigger, exceto a saída \bar{Q} , como se pode analisar pelos 1.º e 2.º estados lógicos da tabela anterior. O resultado é o esperado, mas neste caso com a saída Q(out) invertida pelo 74HC14.



Figura 36 - Simulação LTspice, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação LTspice, onde se aplicou uma onda quadrada V(pre) a verde, e uma segunda onda de entrada V(clr) a azul, com a mesma frequência de impulsos, e uma terceira a azul claro do V(clk) com uma frequência maior, para diferenciar o estado do bordo descendente do (clk), onde se analisa os estados lógicos de saída, todos estes sinais são medidos nas entradas e saídas do circuito, estando todos os sinais invertidos negados pelo Schmitt trigger inversor, exceto a saída \bar{Q} (out2) neste caso o bordo de disparo do (clk) será o ascendente. Como se pode analisar pelos 5.º e 6.º estados da tabela anterior o resultado esperado neste caso invertido como na experiência anterior.

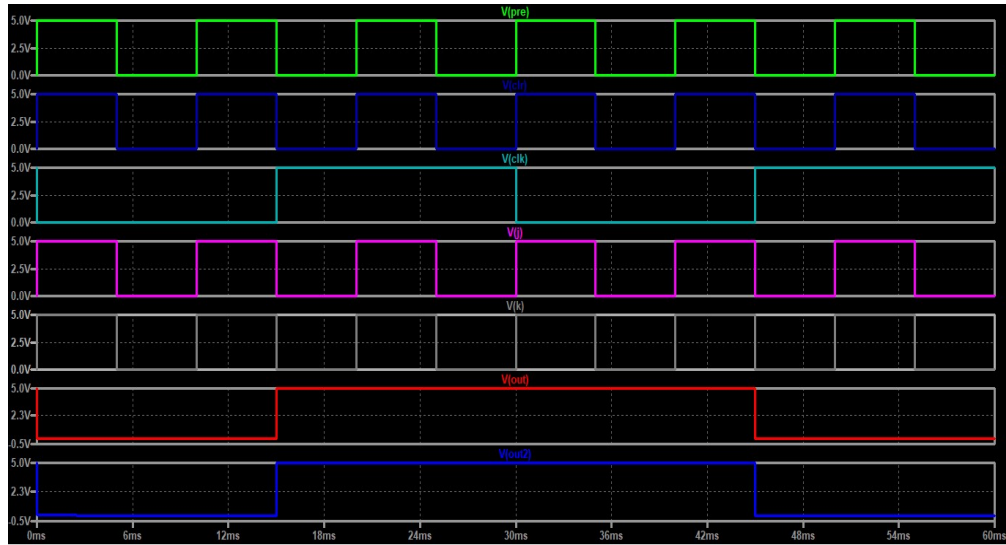


Figura 37 - Simulação LTSpice, (Fonte: própria)

Com os meios disponíveis no laboratório, analisou-se as comutações dos estados lógicos do *flip-flop* com entrada de sinal digital e observou-se os seus terminais de saída, onde temos o canal de entrada digital a amarelo, neste caso a entrada (CLR), e as saídas Q a verde e a \bar{Q} vermelho. Estes dados foram adquiridos na saída do *flip-flop* e não na saída do circuito, logo não estão invertidos como na simulação. Podemos visualizar um dos testes com as suas formas de onda na figura 38.

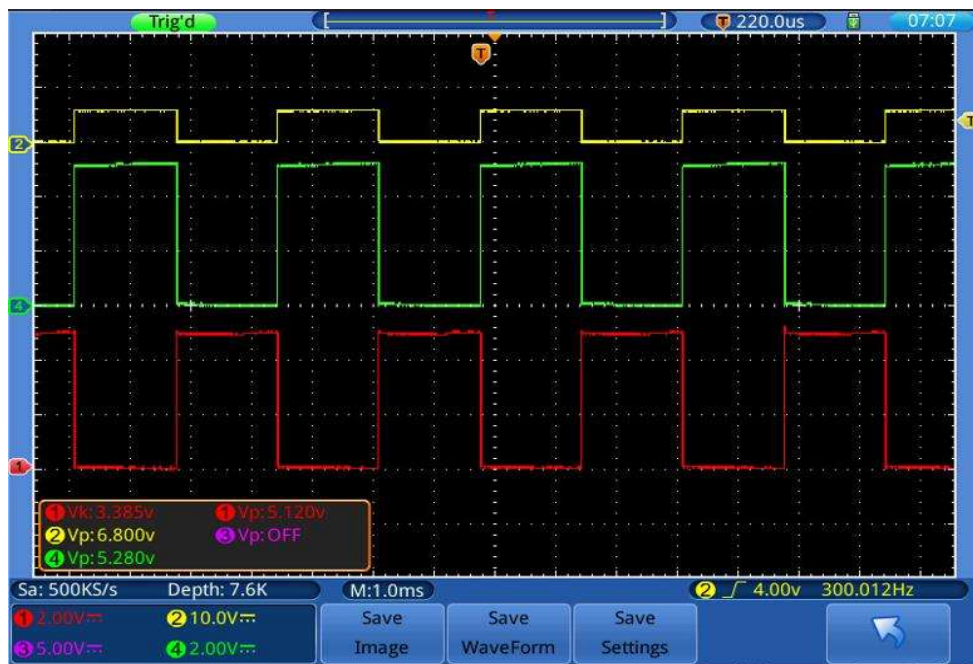


Figura 38 – Exemplo de um dos testes com o Flip-Flop, (Fonte: própria)

Na figura a baixo estão representados os estados lógicos do monoestável baseado no seu *datasheet*.

Inputs			Outputs	
$\overline{\text{Clear}}$	A	B	Q	$\overline{\text{Q}}$
L	X	X	L	H
X	H	X	L	H
X	X	L	L	H
H	L	↑	⌋	⌋
H	↓	H	⌋	⌋
↑	L	H	⌋	⌋

Figura 40 - Estados lógicos do monoestável, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação LTspice, onde se aplicou duas ondas quadradas uma na entrada do inversor Vin1 (verde), e outra no *reset* do monoestável, Vin2 (azul-claro), para se analisar os estados lógicos das saídas, ondas de Vout (vermelho) e Vout negado (azul). Pode-se visualizar no mesmo gráfico a onda do condensador C1 a (roxo) onde se verifica o tempo de descarga deste pela resistência R1. Esta constante de tempo (k) pode ser representada pela fórmula seguinte:

$$tw = K * R_{ext} * C_{ext}$$

Onde:

tw = largura típica de impulso de saída em ns

R_{ext} = resistência externa em $k\Omega$;

C_{ext} = condensador externo em pF;

K = constante = 0.45 para $VCC = 5.0$ V e 0.55 para $VCC = 2.0$ V

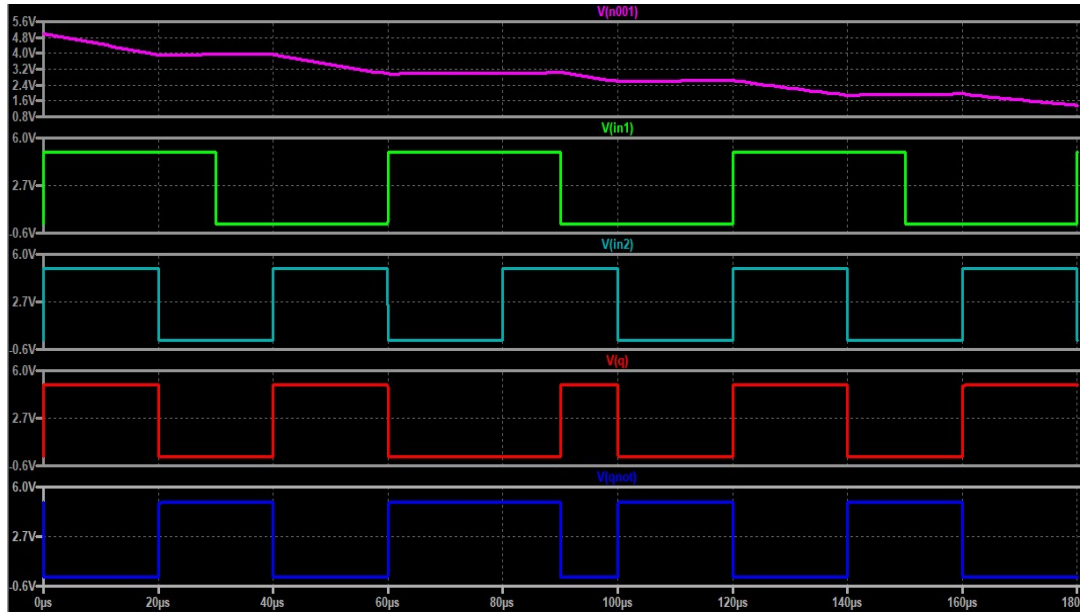


Figura 41 - Simulação LTspice, (Fonte: própria)

Na figura seguinte podemos analisar o impulso de entrada vin1 a roxo, e as duas saídas amarelo e a saída negada a vermelho. O circuito mantém o funcionamento estável a cerca 420Hz de frequência, Conforme analisamos na figura em baixo.

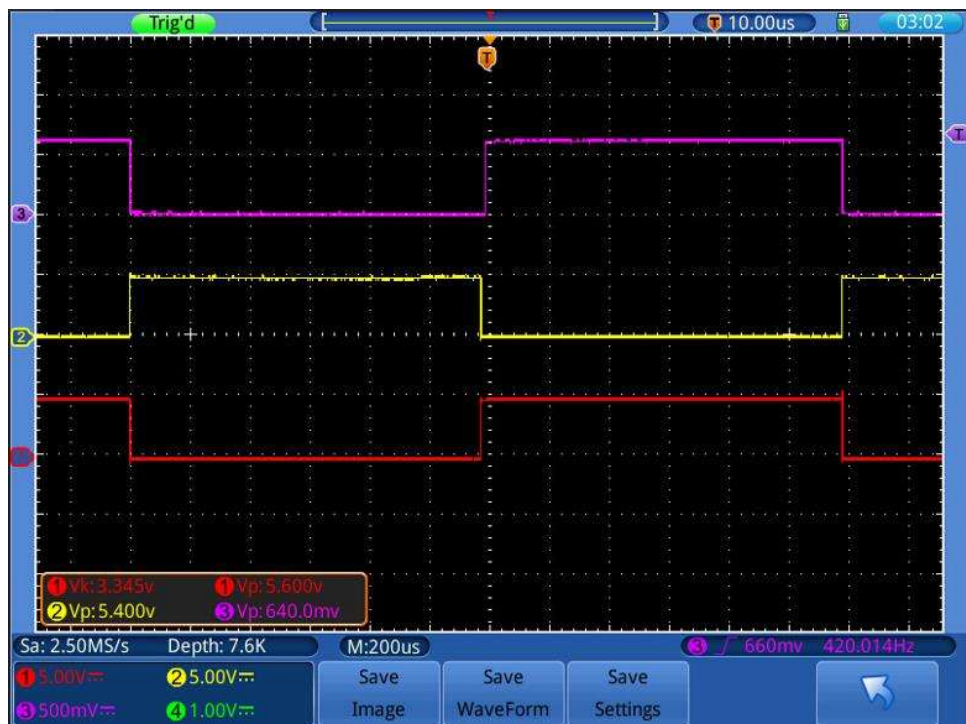


Figura 42 - Simulação do monoestável em laboratório, (Fonte: própria)

3.2.10. Circuito analog switches

O Analog switch é um dispositivo CMOS que contém dois interruptores de Pólo/duplo (SPDT) selecionáveis independentemente. Uma entrada IN ativa ou desativa o dispositivo. Quando desativado, todos os canais são desligados. Cada interruptor conduz igualmente bem em ambos os sentidos quando ligado e tem um alcance de sinal de entrada que se estende às fontes de alimentação. Na condição de desligado, os níveis de sinal até às fontes de alimentação são bloqueados. Ambos os interruptores exibem uma ação de comutação de rutura antes da realização da comutação, para utilização em aplicações de *multiplexer*.

O valor de resistência ao ligar é muito plano em toda a gama de entrada analógica, assegurando uma excelente linearidade e baixa distorção ao comutar.

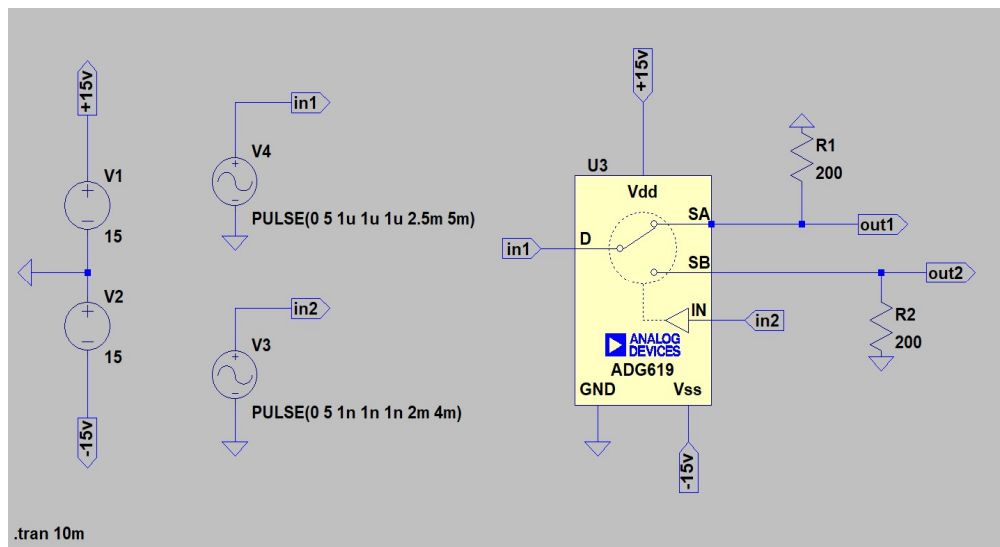


Figura 43 - Circuito analog switches, (Fonte: própria)

Estados de comutação alternando a frequência entre o sinal de entrada e o impulso que controla o *switch*, como se verifica na figura seguinte.

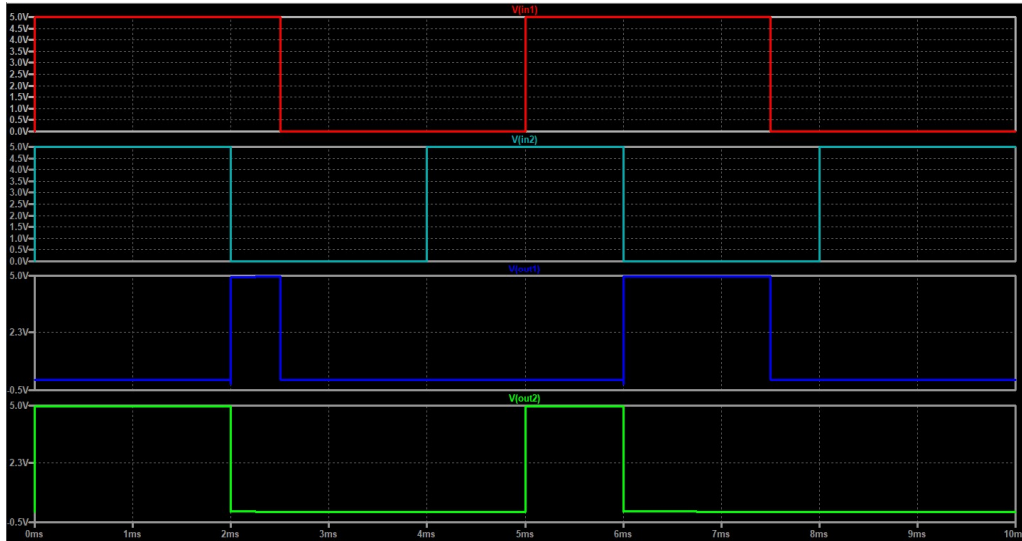


Figura 44 - Simulação LTspice, (Fonte: própria)

Estados de comutação alterando a onda quadrada da entrada, para onda sinusoidal à mesma frequência que o impulso de comutação, como se verifica na figura seguinte.

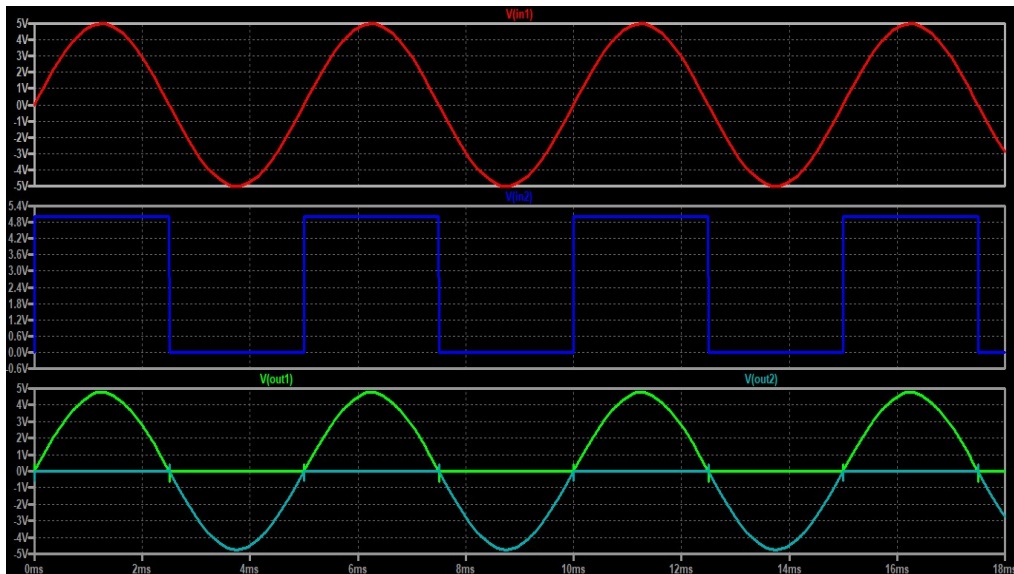


Figura 45 - Simulação LTspice, (Fonte: própria)

Com os meios disponíveis no laboratório, analisou-se as comutações do interruptor analógico com entrada de sinal digital, e analisou-se os seus terminais de saída, como se pode visualizar na imagem em baixo, onde temos o canal de entrada digital a verde, entrada do impulso a roxo, saídas a amarelo e a vermelho.



Figura 46 - Simulação do interruptor analógico em laboratório, (Fonte: própria)

3.2.11. Circuito inverter/buffers

Esta montagem simples consiste em dispositivos Schmitt-trigger inversores que desempenham as funções booleanas $Y = A^{-}$ em lógica positiva, em série com *buffers* hexadecimais TTL que apresentam saídas de alta voltagem de coletor aberto para *interface* com circuitos de alto nível (como o MOS) ou para condução de cargas de alta corrente (tais como lâmpadas ou relés) e também são caracterizados por serem utilizados como *buffers* para a condução de entradas TTL. O SN5407 tem tensões mínimas de ruptura de 30 V, e o SN5417 tem tensões mínimas de ruptura de 15 V. A corrente máxima é de 30 mA para o SN5417 e 40 mA para o SN7407 .

Estes dispositivos executam a função booleana $Y = A$ em lógica positiva.

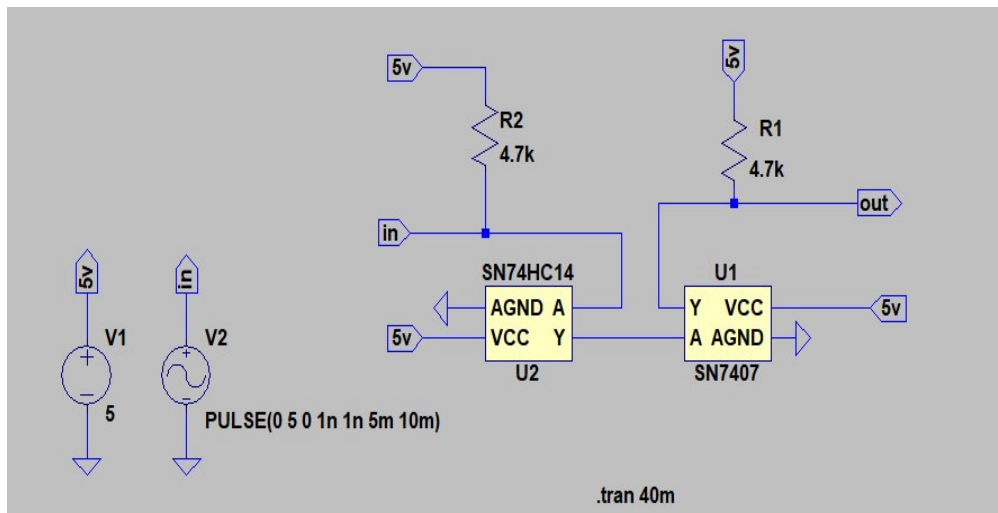


Figura 47 - circuito inverter/buffers, (Fonte: própria)

Na figura seguinte pode-se visualizar o resultado da simulação LTspice, onde se aplicou uma onda quadrada V_{in} a vermelho, para analisar os estados lógicos de saída de V_{out} a azul.

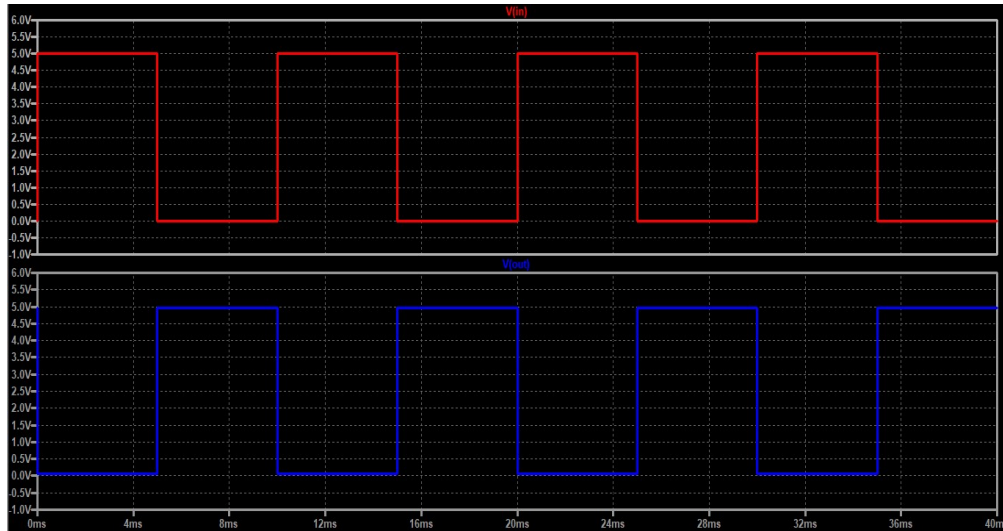


Figura 48 - Simulação LTspice, (Fonte: própria)

Na tabela em baixo analisa-se os valores registados em laboratório do funcionamento do circuito *inverter/buffers*, tensão e corrente de entrada aos seus terminais, como tensão de saída e frequências de funcionamento estáveis.

Tabela 10 - Teste em laboratório do circuito inverter/buffers, (Fonte: própria).

Teste	V_{in}	I_{in}	V_{out}	Frequência	Observações
1	4.1V	0.049A	4.8V	200Hz	Início de comutação
2	4.4V	0.049A	5.28V	1KHz	
3	4.4V	0.049A	5.30V	100KHz	Começo de saturação por frequência
4	4.4V	0.049A	5.30V	300KHz	
5	4.4V	0.049A	5.30V	1MHz	

Na figura seguinte pode-se visualizar o resultado do teste em laboratório, onde se aplicou uma onda quadrada V_{in} a amarelo, onde se analisa os estados lógicos de saída, da onda V_{out} a vermelho, realizado no teste 2 da tabela anterior.



Figura 49 – Simulação em laboratório, (Fonte: própria)

4. Desenho do Esquemático e PCB

Para executar os desenhos esquemáticos e o desenho do PCB a partir da análise física da carta eletrônica e dos esquemas originais desta, decidiu-se utilizar o programa KiCad, que por diversos motivos em seguida explicados, facilitou consideravelmente a realização dos desenhos esquemáticos, como a criação do desenho de PCB, implementado neste trabalho.

4.1. Descrição do KiCad

Apesar das suas semelhanças com outros *softwares* de desenho de PCB, o KiCad caracteriza-se por um fluxo de trabalho único, em que componentes e *footprints* esquemáticos são separados. Só depois de criar um esquema são atribuídos os *footprints* aos componentes. Neste caso, os *footprints* foram adquiridos nas bibliotecas dos fabricantes a partir da página da Mouser [12].

O fluxo de trabalho KiCad é composto por duas tarefas principais: desenhar o esquema e definir a placa (*board*). Tanto uma biblioteca de componentes esquemáticos como uma biblioteca de *footprints* PCB são necessárias para estas duas tarefas. O KiCad inclui uma extensa biblioteca de componentes e *footprints*, e também possui as ferramentas para conceber o desenho dos componentes, gerando os ficheiros que se podem enviar para fabrico [12].

Na imagem abaixo, apresenta-se um fluxograma que representa o fluxo de trabalho KiCad. O fluxograma explica quais os passos necessários a tomar e em que ordem. Quando aplicável, o ícone existente no programa é adicionado por conveniência [12].

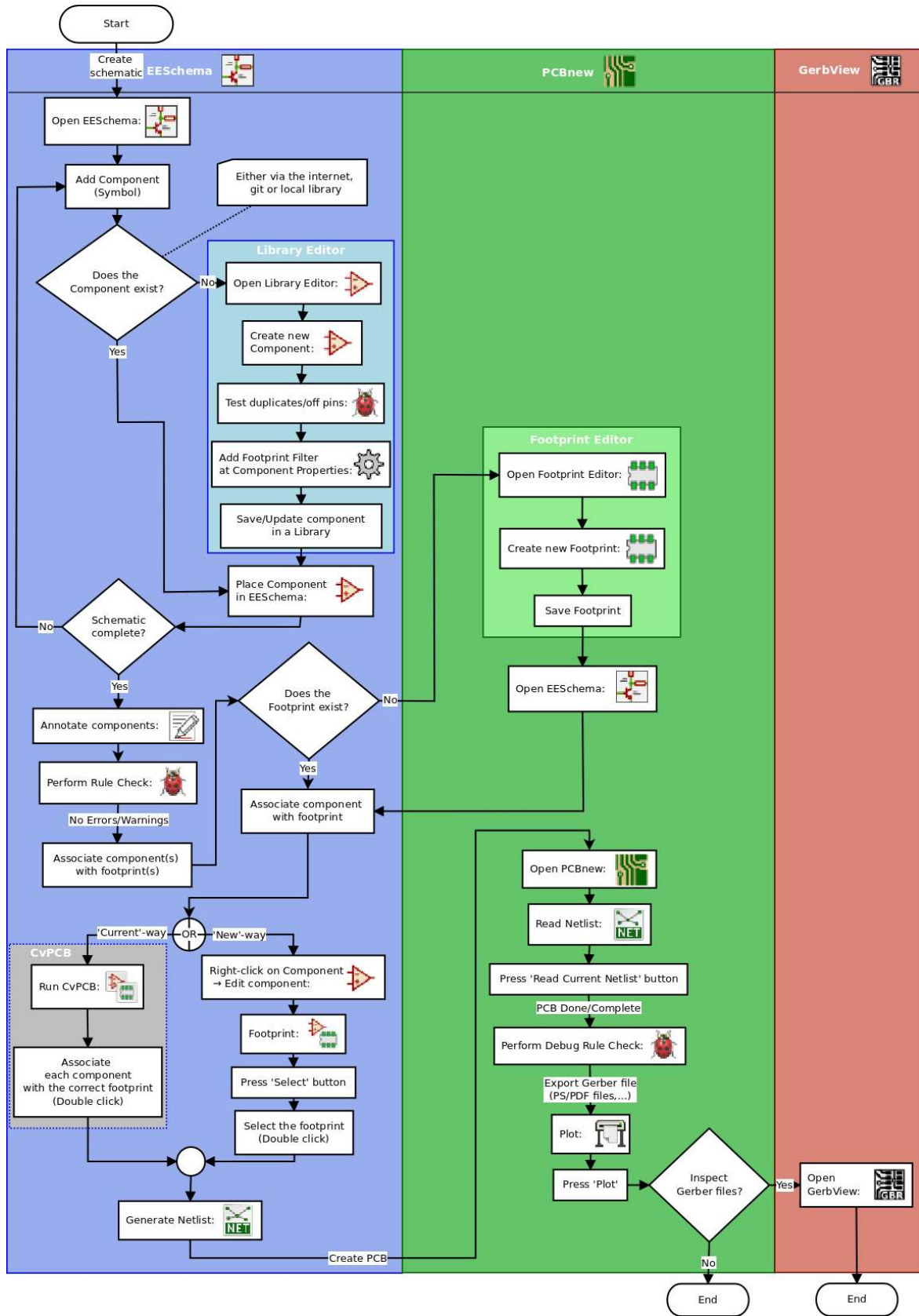


Figura 50 - fluxograma representativo do fluxo de trabalho KiCad, (Fonte: [12])

O KiCad é uma ferramenta de *software* de código aberto para a criação de diagramas esquemáticos eletrónicos e desenho de PCB. Sob a sua superfície singular, o KiCad incorpora um sofisticado conjunto das seguintes ferramentas de *software* autónomas representadas na tabela abaixo:

Tabela 11 - Ferramentas e tipo de extensões dos ficheiros KiCad, (Fonte: [12])

Nome do Programa	Descrição	Extensão do ficheiro
<i>KiCad</i>	Gestor de projetos	*.pro
<i>Eeschema</i>	Editor de placas de circuitos e <i>footprints</i>	*.sch, *.lib, *.net
<i>Pcbnew</i>	Editor de placas de circuitos e <i>footprints</i>	*.kicad_pcb, *.kicad_mod
<i>GerbView</i>	Visualizador de ficheiros <i>Gerber</i> e de perfuração	*.g*, *.drl, etc.
<i>Bitmap2Component</i>	Converter imagens <i>bitmap</i> para componentes ou <i>footprints</i>	*.lib, *.kicad_mod, *.kicad_wks
<i>PCB Calculator</i>	Calculadora para componentes, largura da via, espaçamento elétrico, códigos de cores, etc.	Nenhuma
<i>Pl Editor</i>	Editor de <i>layout</i> da página	*.kicad_wks

O KiCad é uma ferramenta tecnologicamente avançada, sendo adequada ao desenvolvimento e manutenção de placas eletrónicas complexas.

O KiCad não apresenta qualquer limitação do tamanho da placa e pode facilmente gerir até 32 camadas de cobre, até 14 camadas técnicas e até 4 camadas auxiliares. O KiCad pode criar todos os ficheiros necessários para a construção de placas impressas, ficheiros *Gerber* para plotagem, ficheiros de perfuração, ficheiros de localização de componentes, etc.

Tem como vantagem o funcionamento em software de código aberto, ideal para projetos orientados para a criação de *hardware* eletrónico [12].

O KiCad Project Manager (*kicad* ou *kicad.exe*) pode facilmente executar as outras ferramentas (editores esquemáticos e PCB, visualizadores *Gerber* e ferramentas utilitárias) quando se cria um desenho, o que traz algumas vantagens:

- Pesquisa cruzada entre editor esquemático e editor de placas.
- Pesquisa cruzada entre editor esquemático e seletor de *footprints* (CvPcb).

No entanto, só é possível editar os ficheiros dos projetos atuais. Quando estas ferramentas são executadas em modo autónomo, podemos abrir qualquer ficheiro em qualquer projeto que já se tenha executado, mas a pesquisa cruzada entre ferramentas pode originar resultados inusitados no seu editor [12].

A janela principal do KiCad é composta por uma vista de árvore de projeto, um painel principal que contém os botões utilizados para executar as várias ferramentas de *software* e uma janela de mensagem. O menu e a barra de ferramentas podem ser utilizados para criar, ler e guardar ficheiros de projetos, como se pode visualizar na seguinte figura:

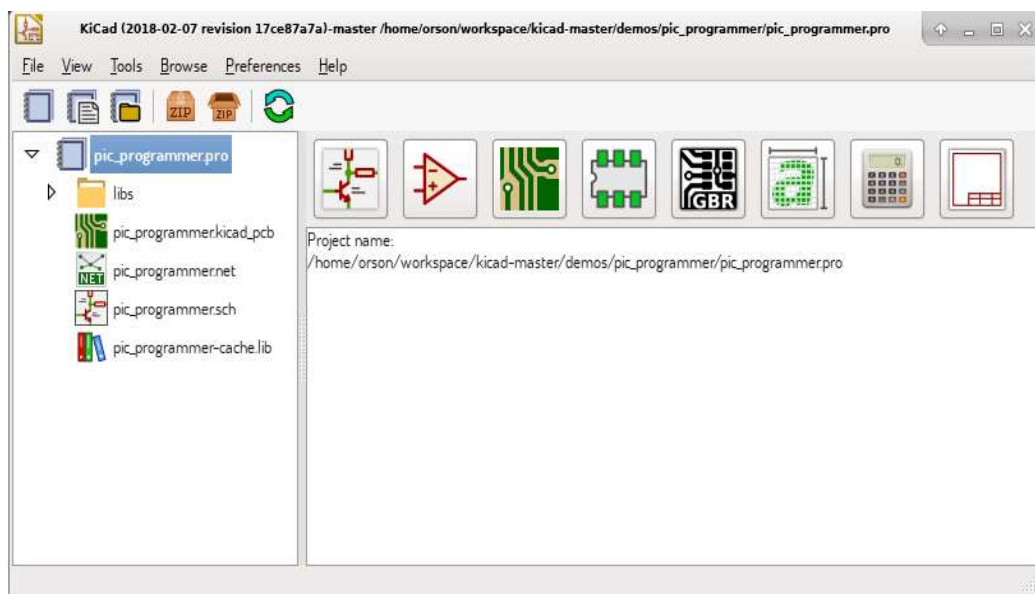


Figura 51 - Janela principal do KiCad, (Fonte: [12])

Na janela principal, o KiCad permite executar todas as ferramentas de *software* autónomas que o acompanham.

O painel principal é constituído pelos 8 botões abaixo, que correspondem aos seguintes comandos (1 a 8, da esquerda para a direita), como se pode visualizar na figura e tabelas seguintes:



Figura 52 - Painel principal do KiCad, (Fonte: [12])

Tabela 12 - Designação dos botões do painel principal, (Fonte: [12])

1	<i>Eeshema</i>	Editor esquemático.
2	<i>LibEdit</i>	Editor e gestor de biblioteca de componentes.
3	<i>Pcbnew</i>	Editor do <i>layout</i> da placa.
4	<i>FootprintEditor</i>	Editor de <i>footprint</i> e gestor de biblioteca de <i>footprints</i> .
5	<i>Gerberview</i>	Visualizador de ficheiros <i>Gerber</i> . Também pode exibir ficheiros de perfuração.
6	<i>Bitmap2component</i>	Ferramenta para construir um <i>footprint</i> ou um componente a partir de uma imagem <i>bitmap</i> a P&B para criar logótipos.
7	<i>Pcb Calculator</i>	Ferramenta para calcular larguras de via.
8	<i>PL Editor</i>	Editor de <i>layout</i> da página, para criar/personalizar referências de molduras.

4.2. Desenho Esquemático

A partir da análise dos *datasheets* dos componentes e da pesquisa por equivalentes SMD, tendo em atenção que estes possuem os respetivos símbolos com todas as características físicas dos mesmos para inserir na biblioteca do KiCad, avançou-se para a seguinte fase de construir, em primeiro lugar, uma biblioteca com todos os componentes necessários ao projeto, de modo a proceder ao desenho do esquema.

4.2.1. Importar componentes para o Eeschema

Para importar bibliotecas dos componentes, a SamacSys e a Mouser disponibilizam uma solução gratuita, no estilo "clique e arraste" para Símbolos esquemáticos, pinagens e modelos 3D para milhões de componentes, para que todos os engenheiros e estudantes as possam usar. Esta solução pode ser instalada nas principais ferramentas ECAD.[6]

Símbolos Esquemáticos, Pinagens e Modelos 3D da SamacSys e Mouser são compatíveis com a maioria das ferramentas ECAD tais como Altium, Cadence, Mentor Graphics, KiCad, Zuken e muito mais outras ferramentas [13][14].

A figura seguinte mostra a janela da página da Mouser onde se pode observar o integrado pronto para *download* com os seus símbolos, *footprints* e 3D já concebidos.

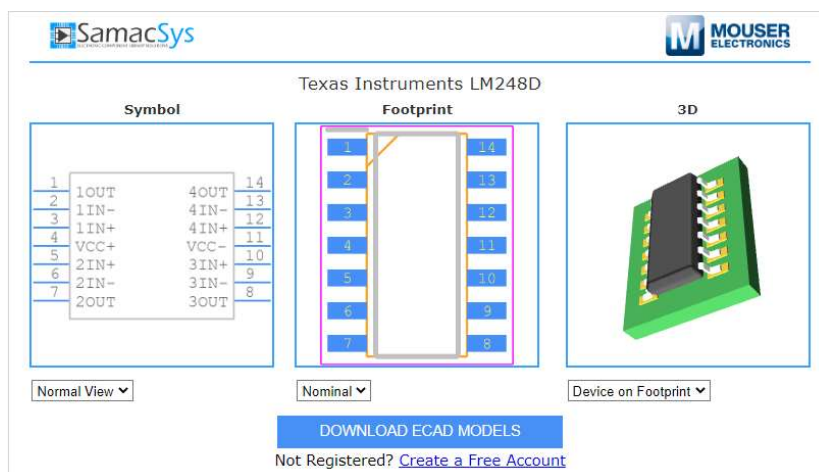


Figura 53 - Janela da página Mouser onde se acede aos componentes da SamacSys, (Fonte: [15])

Se algum destes símbolos não existirem ainda nestas bibliotecas podem-se sempre solicitar ao fabricante, através da seleção das suas características físicas, pinagens e encapsulamento, através do seu datasheet. A janela do pedido de desenho pode ser visualizada na seguinte Figura.

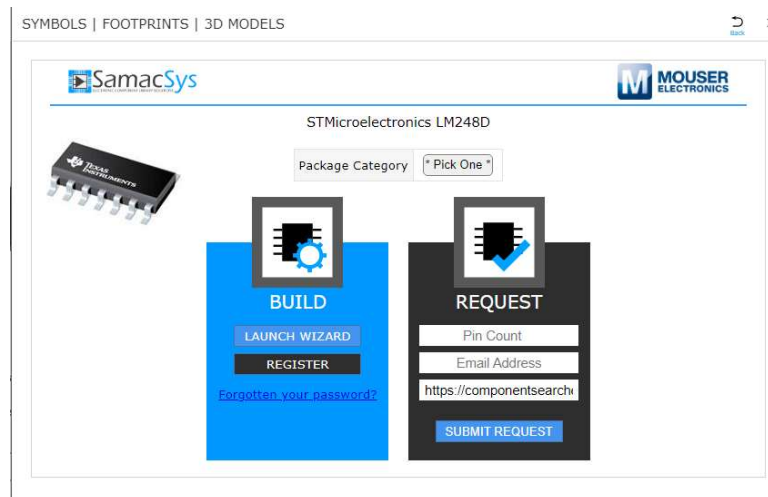


Figura 54 - Janela da página mouser na qual se solicita os componentes aos seus fabricantes, (Fonte: [15])

Durante o processo de aquisição de componentes, a ferramenta Library Loader, disponibilizada pela SamacSys, tem de estar com a sua interface em funcionamento no ambiente de trabalho ou a trabalhar em terceiro plano para executar as suas funções corretamente. Esta ferramenta funciona como administrador dos ficheiros ECAD. A sua janela pode ser visualizada na seguinte Figura.

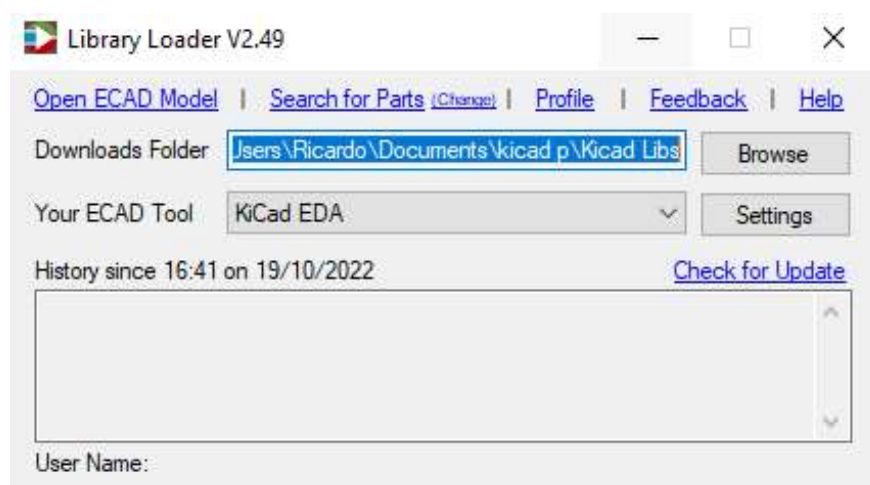


Figura 55 - Janela do Library loader, (Fonte: própria)

Ao carregar os modelos ECAD dos *sites*, por exemplo, como da Mouser para o PC, estes são gravados nas pastas como, por exemplo, C:\Users\Ricardo\Documents\kicad p\Kicad Libs, na mesma pasta onde o programa grava o projeto C:\Users\Ricardo\Documents\kicad \Carta. Todos os ficheiros têm de ter o mesmo endereço, e só deste modo os modelos são descarregados automaticamente através do Library Loader após *download* dos mesmos, ficando assim disponíveis nas bibliotecas do KiCad, permitindo o desenho imediato com os componentes recentes.

Na tabela 13 pode-se observar o tipo de ficheiro gerado pelo editor do esquemático do KiCad:

Tabela 13 - Tipo de ficheiro gerado pelo KiCad, (Fonte: [12])

Arquivo de gestor de projeto:	Descrição
<i>*.pro</i>	Pequeno ficheiro com alguns parâmetros para o projeto atual, incluindo a lista de componentes da biblioteca.
Editor de ficheiros do esquema:	
<i>*.sch</i>	Ficheiros esquemáticos, que não contêm os próprios componentes.
<i>*.lib</i>	Ficheiros da biblioteca dos componentes esquemáticos, com as descrições dos componentes: forma gráfica, pinos, campos.
<i>*.dcm</i>	Documentação da biblioteca de componentes esquemáticos, contendo algumas descrições dos componentes: comentários, palavras-chave, referência às folhas de dados.
<i>*_cache.lib</i>	Ficheiro de cache da biblioteca de componentes esquemáticos, contendo uma cópia dos componentes utilizados no projeto esquemático.

<i>sym-lib-table</i>	Lista de bibliotecas de símbolos (tabela da biblioteca de símbolos): lista de bibliotecas de símbolos disponíveis no editor esquemático.
----------------------	--

4.2.2. Desenho do Esquemático

No processo da transladação do esquema original para o formato digital usando a aplicação Eeschema do KiCad, foram mantidas todas as ligações de entradas e saídas da carta, e também se manteve todo o funcionamento dos seus circuitos, pelo facto de esta manter a sua compatibilidade com os restantes circuitos da carta original. Como exemplo pode-se analisar nas figuras 56 e 57 onde se compara os dois esquemáticos.

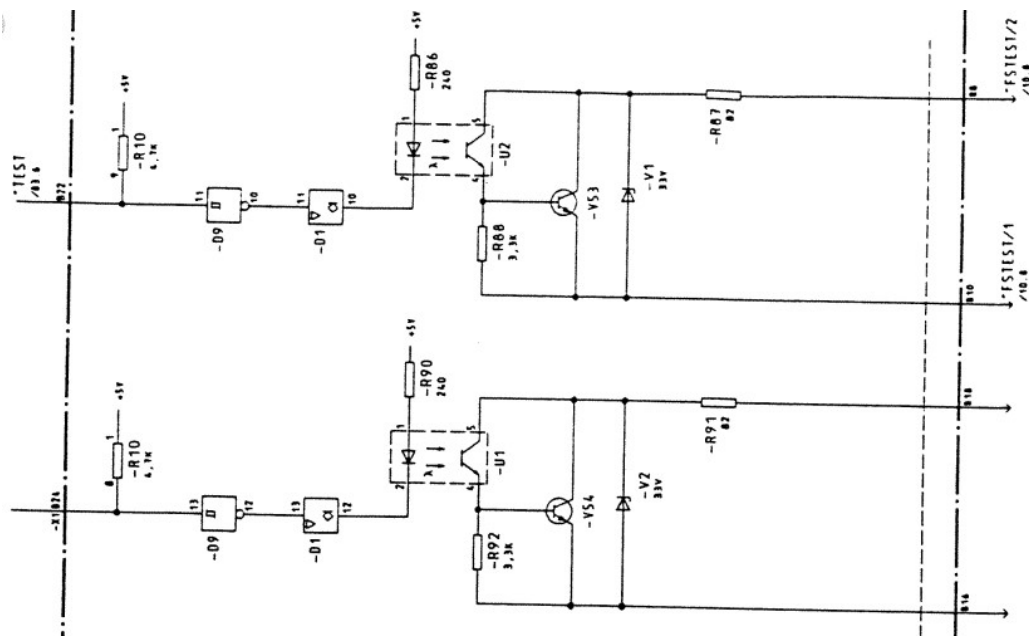


Figura 56 - Esquema original, (Fonte, esquema original Siemens)

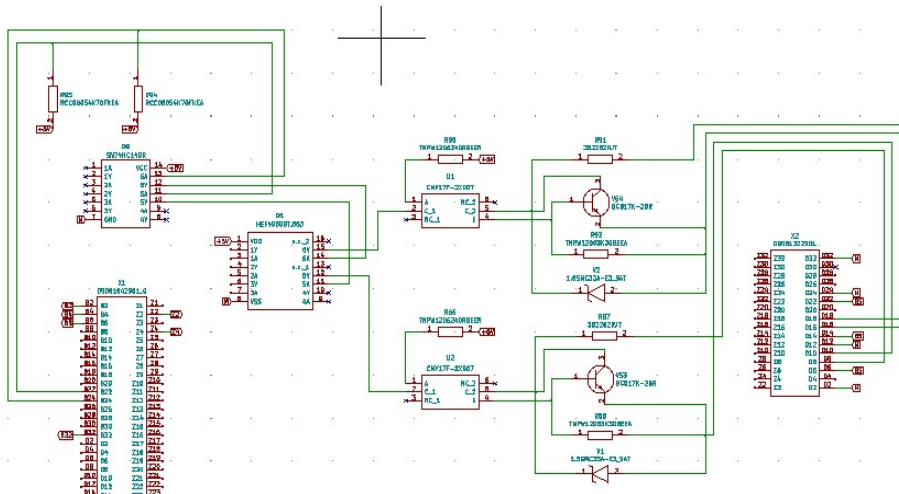


Figura 57 - Esquema Digital com SMD, (Fonte, própria)

Os esquemas originais podem ser consultados nos anexos de “E” a “J”, e os esquemas do circuito SMD nos anexos “K” a “P”. No anexo K onde se pode visualizar todos os circuitos e montagens num só esquema da carta eletrônica, foi elaborado neste formato de modo a facilitar a revisão de todos os seus circuitos. Os restantes posteriormente desenhados foram divididos em diferentes secções, para uma melhor consulta por parte dos vários utilizadores intervenientes em futuras manutenções ou reparações, como se visualiza nos anexos de “L” a “P” dos esquemas. A visualização dos esquemas do KiCad neste formato não terá a maior qualidade pois os esquemas gerados pela ferramenta Eeschema apresentam formatos muito maiores, para uma melhor qualidade de impressão, a sua visualização no programa será, contudo, muito mais pormenorizada e intuitiva, com as suas ferramentas interativas de seguimento de pistas.

Apenas em alguns casos em particular se mudou o esquema devido aos *footprints* dos componentes SMD não coincidirem com os *footprints* dos originais, como se pode observar no exemplo da figura seguinte.

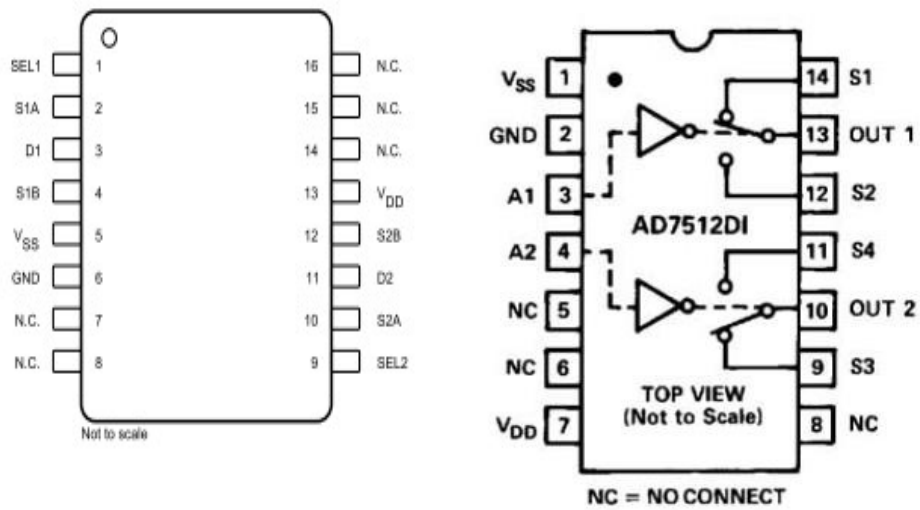


Figura 58 – Comparação de *footprints* onde os pinos não coincidem, (Fonte: [14])

Optou-se por modificar para componentes atuais os ligadores originais que eram soldados na altura, para componentes *switches* SMD, facilitando assim a sua programação, alterando desta forma a disposição do esquema, facilitando posteriormente o desenho do PCB, como se pode comparar as tecnologias na figura seguinte.

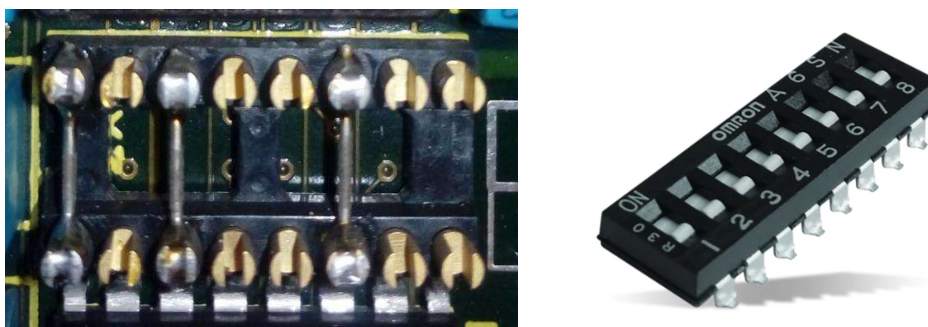


Figura 59 - Exemplo de alteração dos *switches* para SMD, (Fonte: esquerda, própria/ Fonte: direita [14])

4.3. Desenho do PCB

4.3.1. Descrição do software de desenho do PCB

O Pcbnew é uma poderosa ferramenta de *software* de placa de circuito impresso disponível para os sistemas operativos *Linux*, *Microsoft Windows* e *Apple OS X*. O Pcbnew é utilizado em associação com o programa de captura esquemática Eeschema para criar placas de circuito impresso.

O Pcbnew gere bibliotecas de *footprints*. Cada *footprint* é um desenho do componente físico, incluindo o seu padrão de terra (a disposição das almofadas ou patas de cobre na placa de circuito). Os *footprints* necessários são automaticamente carregados durante a leitura da *Netlist*. Quaisquer alterações na seleção ou anotação de *footprints* podem ser efetuadas no esquema e atualizadas no Pcbnew, regenerando a *netlist* e lendo-a novamente no Pcbnew.

O Pcbnew fornece uma ferramenta de verificação de regras de *design* (DRC) que impede problemas de desobstrução de pistas e *footprints*, bem como impede que as pistas estejam ligadas sem que estejam ligadas na *netlist/schematic*. Ao utilizar o *router* interativo, executa continuamente as regras de conceção e ajudará a encaminhar automaticamente as pistas individuais.

O Pcbnew fornece um ecrã de “ninho de ratos”, uma linha capilar que liga as patas dos *footprints* como estão ligadas no esquema. Estas ligações movem-se dinamicamente à medida que os movimentos de pista e *footprint* são feitos, e desaparecendo quando as ligações das pistas são feitas [16]. Como se pode observar na figura seguinte:

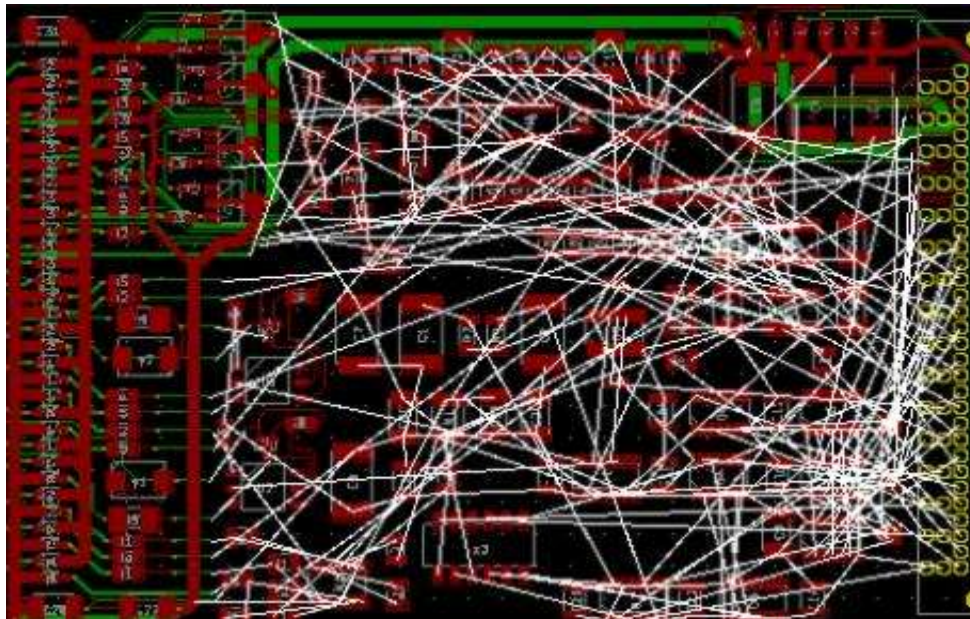


Figura 60 - Aspeto das pistas tipo ninho de ratos, (Fonte: própria)

O Pcbnew tem um *autorouter* simples, mas eficaz para ajudar na produção da placa de circuito. Um formato de exportação/importação em formato dsn SPECCTRA permite a utilização de *auto-routers* mais avançados.

O Pcbnew fornece opções especificamente previstas para a produção de circuitos de micro-ondas de alta frequência tais como *footprints* de forma trapezoidal e complexa, *layout* automático de bobinas no circuito impresso, etc. [16].

4.3.2. Desenvolvimento do Desenho do PCB

Depois de finalizado o esquema, avança-se para uma outra fase de desenho, agora em formato PCB, onde irá ser desenhada a carta com todas as suas cotas físicas, incluindo o dimensionamento do circuito impresso e todos os componentes que compõem este sistema.

Um ficheiro com o esquemático é ligado à nossa placa de circuito impresso através do ficheiro da *netlist*, que é normalmente gerado pelo editor esquemático utilizado para fazer o esquema. O Pcbnew aceita ficheiros de *netlist* feitos com Eeschema ou PCB Orcad 2. O

ficheiro de *netlist*, gerado a partir do esquema, normalmente não contém os *footprints* que correspondem aos vários componentes. Consequentemente, é necessária uma fase intermédia. Durante este processo intermédio é feita a associação dos componentes com os *footprints*. No KiCad, o CvPcb é utilizado para criar esta associação e um ficheiro chamado **.cmp* é produzido. O CvPcb também atualiza o ficheiro da *netlist* utilizando esta informação.

O CvPcb pode também emitir um "ficheiro de material" **.stf* que pode ser novamente anotado no ficheiro esquemático como no campo de cada componente, guardando a tarefa de reatribuir *footprints* em cada passe de edição esquemática. No Eeschema copiar um componente também irá copiar a atribuição de *footprints*, e definir o designador de referência como não atribuído para posterior anotação incremental [16].

O Pcbnew lê o ficheiro *.net* da lista de rede modificada e, se existir, o ficheiro *.cmp*. No caso de um *footprint* ser alterado diretamente em Pcbnew, o ficheiro *.cmp* é automaticamente atualizado, evitando a necessidade de executar novamente o CvPcb.

Inicia-se este processo de criar o circuito impresso exportando as *netlists* do *software* Eeschema e todos os componentes são transferidos para o editor de PCB o Pcbnew como mostram os passos seguinte:

- Gerar a *netlist* utilizando Eeschema.
- Atribuir cada componente do seu ficheiro de *netlist* ao padrão terrestre correspondente (maioria das vezes chamado *footprint*) utilizado no circuito impresso usando Cvpcb.
- Lançar o Pcbnew e ler a *Netlist* modificada. Isto também irá ler o ficheiro com as seleções do *footprint*.

O Pcbnew irá então carregar automaticamente todas os *footprints* necessários. Os *footprints* podem agora ser colocados manualmente ou automaticamente na placa e as pistas podem ser encaminhadas [16].

Na tabela seguinte podemos visualizar o tipo de ficheiro e pastas que o editor de PCB gera:

Tabela 14 - Ficheiros que Editor de PCB gera, (Fonte: [12])

Editor de PCB	Descrição
<i>*.kicad_pcb</i>	Ficheiro da placa contendo todas as informações, exceto a disposição da página.
<i>*.pretty</i>	Pastas da biblioteca de <i>footprints</i> . A pasta em si é a biblioteca.
<i>*.kicad_mod</i>	Ficheiros de <i>footprints</i> , contendo uma descrição de pegada cada um.
<i>*.brd</i>	Ficheiro do Pcb no formato que pode ser lido, mas não escrito, pelo atual editor do Pcb.
<i>*.mod</i>	Biblioteca de <i>footprints</i> no formato legado. Pode ser lida pelo <i>footprint</i> ou pelo editor de Pcb, mas não escrita.
<i>fp-lib-table</i>	Lista de bibliotecas de <i>footprint</i> (tabela de bibliotecas de <i>footprints</i>): lista de bibliotecas de <i>footprints</i> (vários formatos) que são carregadas pela tabela ou pelo editor de <i>footprints</i> ou <i>CvPcb</i> .
Ficheiros comuns:	
<i>*.kicad_wks</i>	Ficheiros de descrição do <i>layout</i> da página, para pessoas que queiram um <i>datasheet</i> com um aspeto personalizado.
<i>*.net</i>	Ficheiro da <i>netlist</i> criado pelo esquema, e lido pelo editor do Pcb. Este ficheiro está associado ao ficheiro <i>.cmp</i> , para os utilizadores que preferem um ficheiro separado para a associação componente/ <i>footprint</i> .
Ficheiro especial:	
<i>*.cmp</i>	Associação entre os componentes utilizados no esquema e os seus <i>footprints</i> . Pode ser criado por <i>Pcbnew</i> e importado por <i>Eeschema</i> . O seu objectivo é importar alterações de <i>Pcbnew</i> para <i>Eeschema</i> , para utilizadores que mudam os <i>footprints</i> dentro do <i>Pcbnew</i> (por exemplo, usando o comando <i>Exchange Footprints</i>) e querem importar estas alterações no esquema.

No editor de PCB optou-se por arquitetar a disposição dos componentes seguindo o mesmo tipo de arquitetura da carta original, devido a dificuldade encontrada na passagem das pistas entre as patas dos componentes, principalmente dos circuitos integrados, optou-se por outro tipo de disposição muito semelhante ao original. Agora com este tipo de encapsulamento SOIC, os componentes não ocupam tanto espaço como originalmente ocupavam, dando mais espaço para as pistas.

Nesta carta eletrônica, optou-se por dispor as pistas por três distintas camadas de cobre. Tendo em conta que o funcionamento dos circuitos eletrônicos gera inevitavelmente perturbações no ambiente eletromagnético circundante, estas perturbações poderão ser conduzidas (alimentações, massa) ou radiadas estas perturbações poderão ser geradas pelos circuitos em si ou pela malha de interconexões. A seguinte tabela mostra os tipos de influências eletromagnéticas, presentes num veículo ferroviário, e os tipos de medidas a serem tomadas no desenho do circuito impresso presentes num veículo ferroviário.

Tabela 15 – Influências eletromagnéticas nos circuitos, (Fonte, própria)

Tipos de influências	Medidas a serem tomadas
Galvânicas	Filtragem
Capacitivas	Blindagem
Indutivas	Cablagem e <i>layout</i> dos condutores
Radiação	Criação de “massa”, ligação à terra

Assim, a camada interior da placa foi destinada a um plano de massa preenchendo a totalidade das dimensões da carta, por onde ligam à massa, todos os seus componentes e suas respectivas pistas numa das faces e, por último, uma face apenas com pistas de cobre para facilitar os caminhos entre componentes. Como se pode observar nas figuras seguintes:

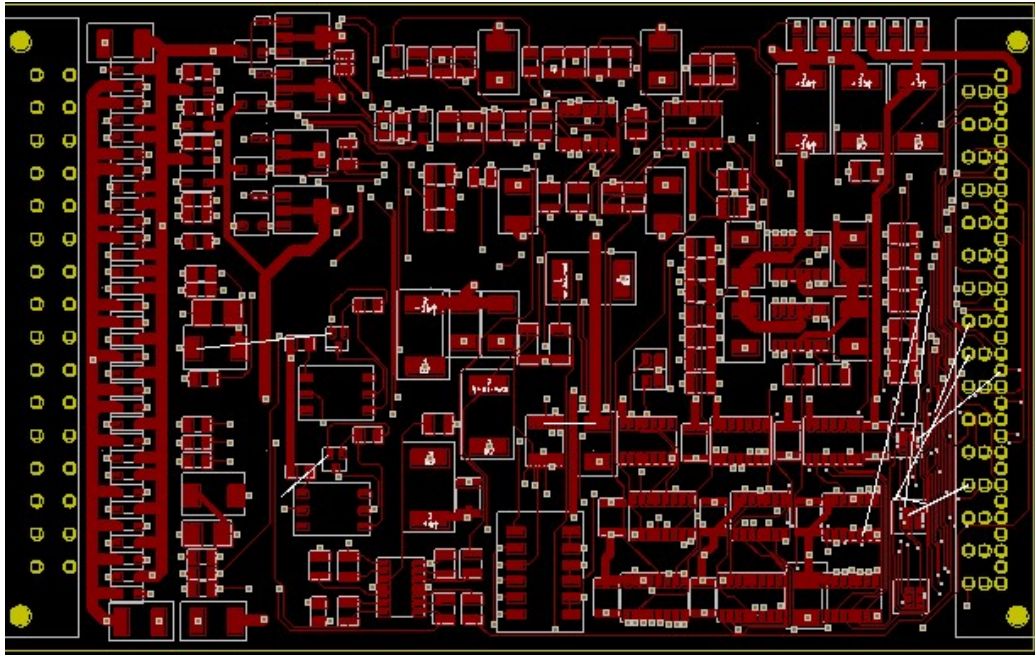


Figura 61 - Face com os *footprints* e as suas ligações, (Fonte: própria)

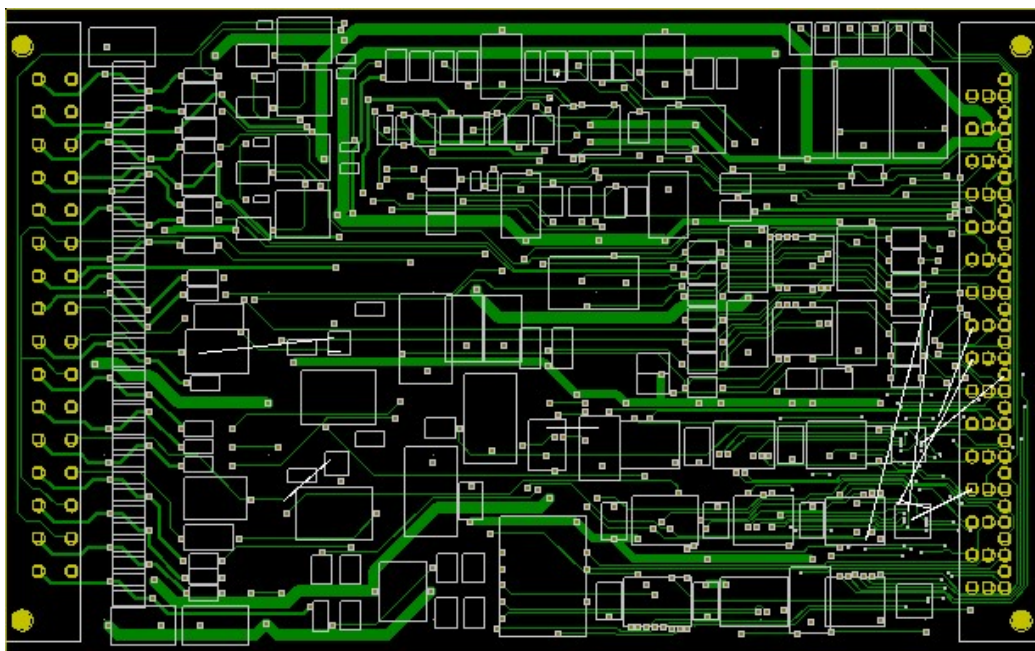


Figura 62 - Face traseira só com pistas, (Fonte: própria)

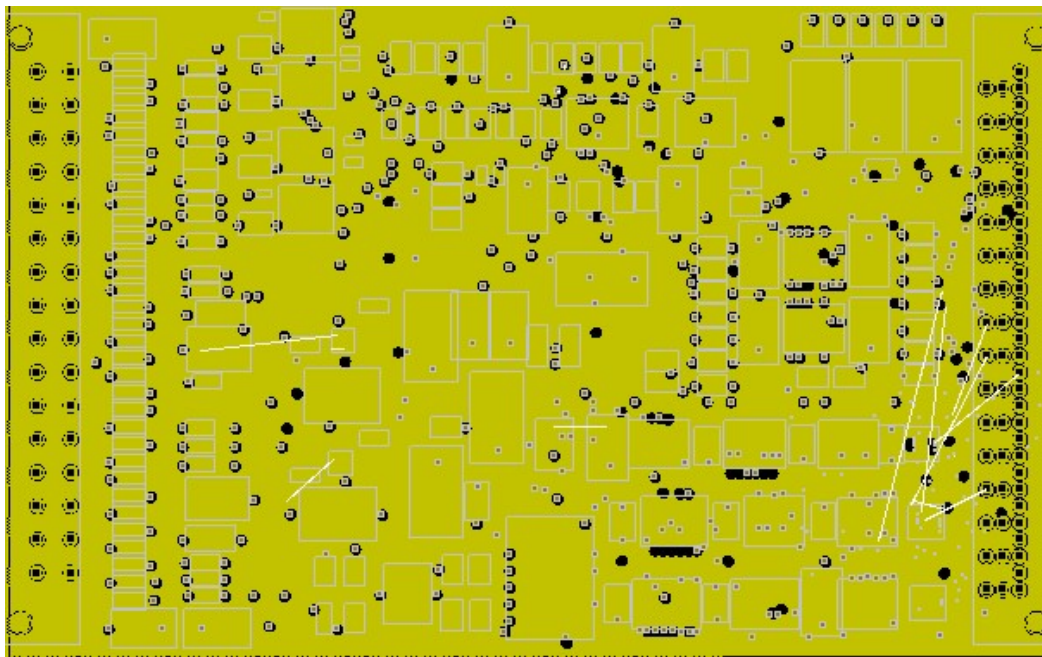


Figura 63 - Face interior com circuito de massa, (Fonte: própria)

Para o dimensionamento das pistas calculou-se a corrente máxima que passa em cada tipo de montagem, tendo-se em conta as possíveis oscilações de temperatura e analisando-se os *datasheets* dos componentes, salvaguardando possíveis curto-circuitos causados por avaria de algum dos componentes. Tendo em conta as dimensões das pistas da placa original, as novas pistas não têm grandes diferenças de dimensões, analisaram-se os vários tipos de circuito como os de alimentação dos 5 volt, 15 volt, como de sinais analógicos e digitais que esta placa também possui. A massa, como já foi referido anteriormente, tem o tamanho da própria placa.

Foram utilizadas as seguintes fórmulas para dimensionar as pistas de cobre.

Para cálculo da área:

$$A = \left(\frac{I}{k * Trise^b} \right)^{\frac{1}{c}}$$

Para cálculo da espessura:

$$W = \left(\frac{A}{t * 1.378} \right)$$

Onde o valor de k, b, e c são constantes resultantes da adaptação da curva IPC-2221 [17].

Para pistas interiores,

$$k = 0.024$$

$$b = 0.44$$

$$c = 0.725$$

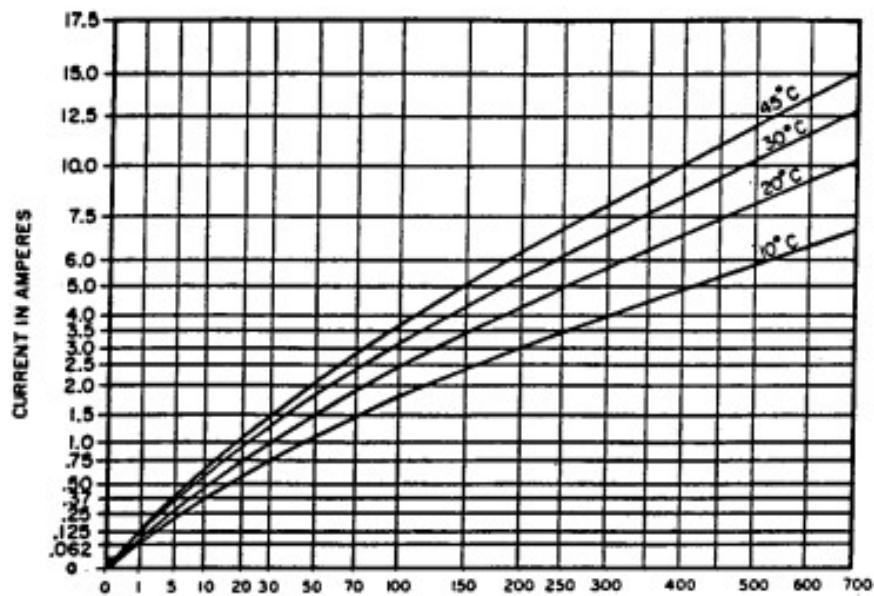


Figura 64 - Gráfico com as curvas para calculo das pistas interiores, (Fonte: [18])

Para pistas exteriores,

$$k = 0.048$$

$$b = 0.44$$

$$c = 0.725$$

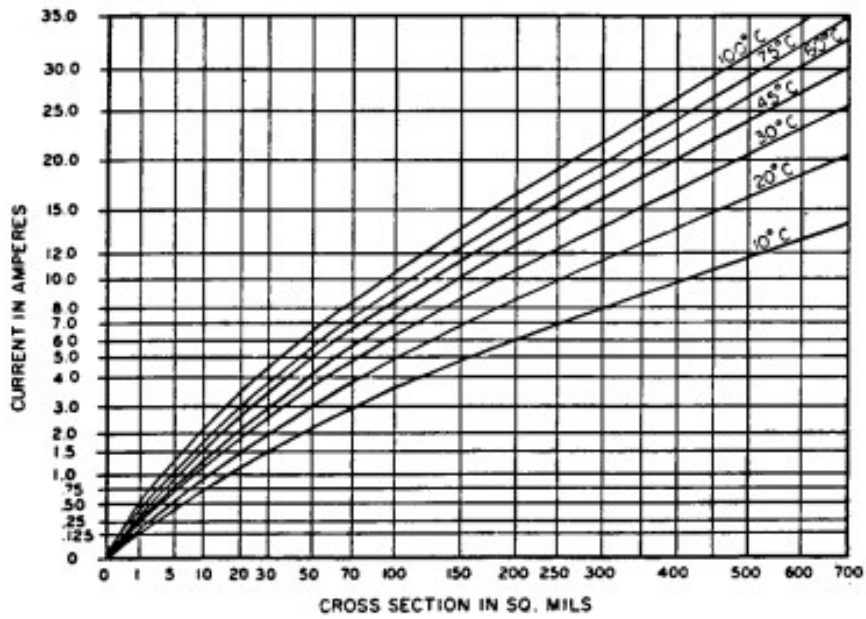


Figura 65 - Gráfico com as curvas para cálculo das pistas exteriores, (Fonte: [18])

Para poupar tempo e facilitar os cálculos, existem várias ferramentas de cálculo de pistas para placas de circuito impresso, de fácil acesso e com bastante fiabilidade, neste caso utilizou-se a Ferramenta da página Digikey Electronics [18], como se pode visualizar a sua *interface* nas figuras 66 e 67.

<p>Current (I)</p> <input type="text" value="2"/> A	<p>Ambient Temperature</p> <input type="text" value="30"/> °C
<p>Thickness (t)</p> <input type="text" value="1"/> oz/ft ²	<p>Trace Length</p> <input type="text" value="20"/> mm
<p>Temperature Rise (T_{Rise})</p> <input type="text" value="30"/> °C	

Figura 66 - Ferramenta DigiKey para cálculo de espessura das pistas, (Fonte: [18])

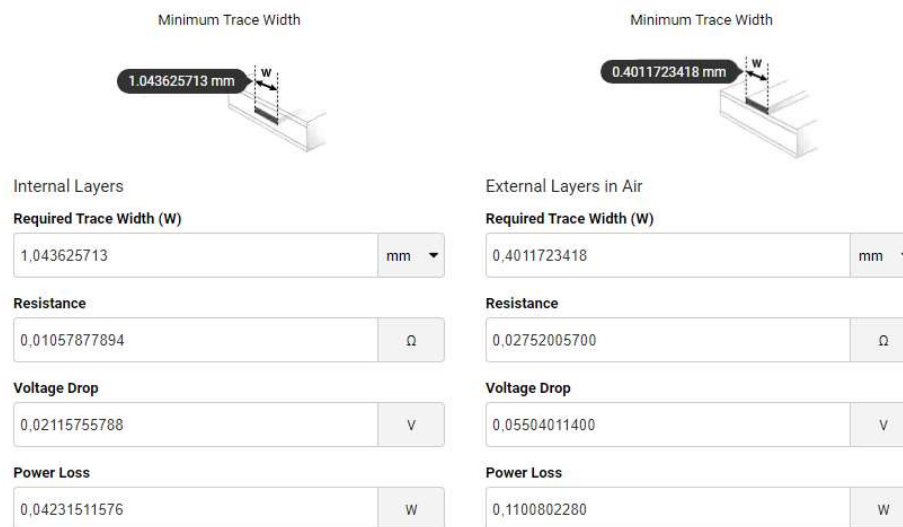


Figura 67 - Ferramenta DigiKey para visualização das características das pistas, (Fonte: [18])

Esta ferramenta utiliza fórmulas da IPC-2221 para calcular a largura de um condutor de placa de circuito impresso de cobre ou "pista" necessário para transportar uma determinada corrente, mantendo o aumento resultante da temperatura da pista abaixo de um limite especificado. Se o comprimento da pista também for fornecido, a resistência total e a queda de tensão devido à resistência da pista também são calculadas. Os resultados são estimativos; os resultados reais podem variar em função das condições de aplicação. Note-se também que as larguras necessárias são significativamente mais altas para pistas nas camadas internas de uma placa de circuito, em comparação com as da superfície externa da placa; utiliza-se o resultado que for mais adequado à situação [18].

Um ponto importante do desenvolvimento da placa foi a atenção de utilizar condensadores de desacoplamento nas alimentações, principalmente naqueles que apresentam variações de consumo rápidas e importantes (para as correntes de comutação de circuitos CMOS). Estes condensadores deverão ser colocados tão próximo quanto possível do circuito em causa. Em reforço, usar estes condensadores nas linhas de alimentação. Esta prática permite ter uma alimentação mais "limpa" a nível do próprio circuito como uma alimentação mais "limpa" a nível global e ainda reduzir o ruído de campo magnético radiado pelo circuito, como se pode observar na seguinte Figura.

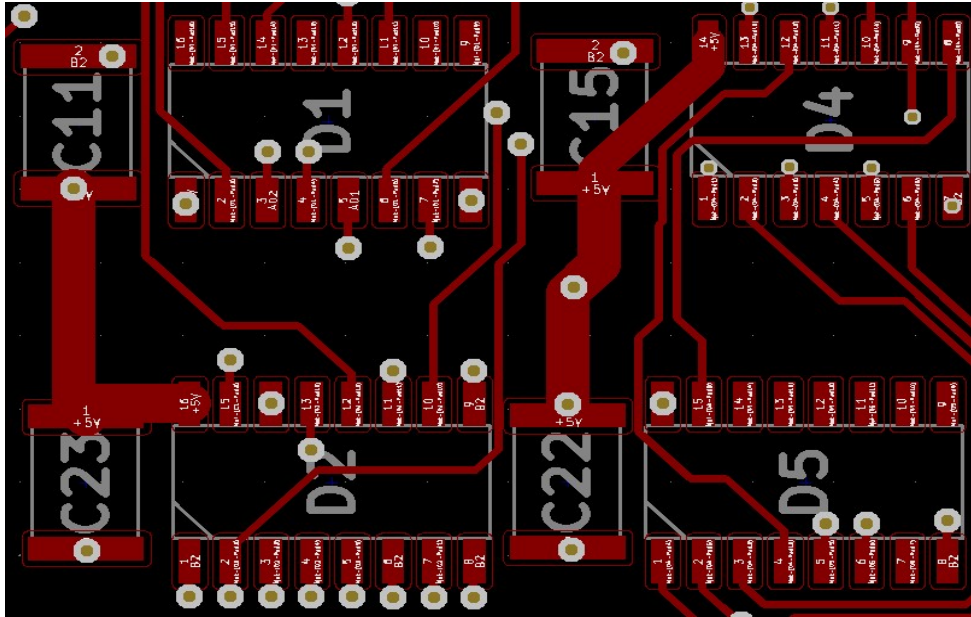


Figura 68 - Exemplo do posicionamento dos condensadores de desacoplamento, (Fonte: própria)

Finalizando todos estes processos, podemos comparar a carta original com a visualização em 3D gerada pelo KiCad com os ficheiros anteriormente obtidos nos *sites* dos fabricantes ou como no *site* da Mouser.



Figura 69 - carta original, (Fonte: própria)

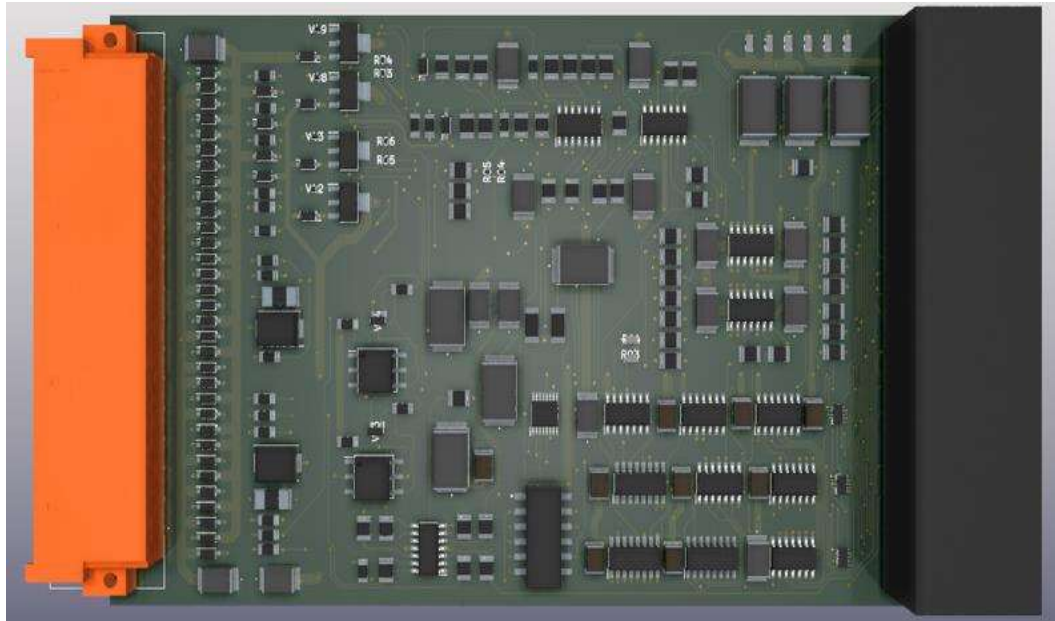


Figura 70 – Carta SMD em vista 3D, (Fonte: própria)

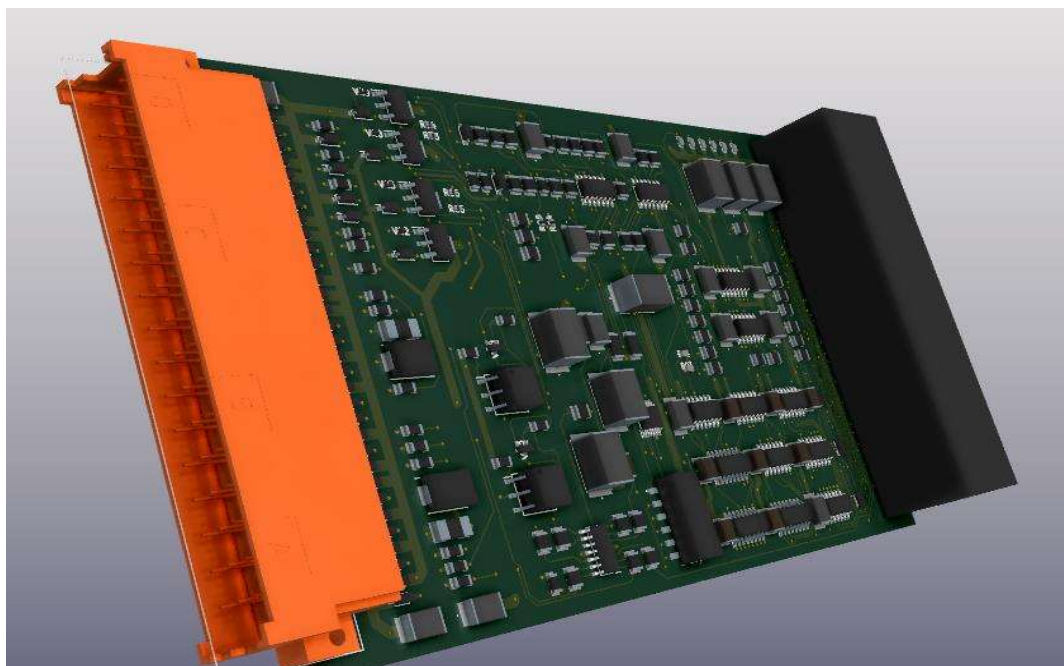


Figura 71 Carta SMD em perspectiva 3D, (Fonte: própria)

4.3.3. Ficheiros e fabrico dos PCBs

Outros ficheiros são gerados pelo KiCad para fabrico ou documentação, estes são os principais ficheiros a ser enviados para os fabricantes de PCB, contendo todos os dados necessários ao seu fabrico, como se pode observar na tabela seguinte:

Tabela 16 - Ficheiros gerados para fabrico dos PCBs, (Fonte: [12])

*.gbr	Ficheiros <i>Gerber</i> , para fabrico.
*.drl	Ficheiros de perfuração (formato <i>Excellon</i>), para fabrico.
*.pos	Ficheiros de posição (formato ASCII), para máquinas de inserção automática.
*.rpt	Ficheiros de relatório (formato ASCII), para documentação.
*.ps	Ficheiros de plotagem (<i>Postscript</i>), para documentação.
*.pdf	Ficheiros de plotagem (formato PDF), para documentação.
*.svg	Ficheiros de plotagem (formato SVG), para documentação
*.dxf	Ficheiros de plotagem (formato DXF), para documentação
*.plt	Ficheiros de plotagem (formato HPGL), para documentação.

5. Validação e resultados experimentais da carta eletrônica SMD

5.1. Processo de validação da carta

Um dos principais objetivos deste processo é desenvolver uma placa que possa ser certificada ou validada, cumprindo os critérios operacionais e de desempenho a que se destina. A validação do desenho do PCB é o processo de avaliação do desenho de uma placa de circuito impresso para verificar se esta é capaz de cumprir a sua função pretendida, normalmente realizado pelo engenheiro (desenhador), pelo menos em parte durante a fase de teste do processo de prototipagem. Assim, os testes estão também na raiz da verificação do desenho do PCB. É um exercício de colaboração para o processo mais eficiente de construção de placas, que começa com o desenho e se estende através do seu fabrico e montagem.

Uma vez fabricada a placa, é preciso validar o respetivo protótipo. Em seguimento de todo o processo de validação, pode ser entregue ao desenvolvimento do produto e ser preparado para o fabrico. A validação requer a realização de medições da placa de teste em que os seus parâmetros elétricos - tensões, correntes, potências, registos termográficos - são medidos em pontos críticos e comparados com os valores esperados, garantindo que o desempenho real do protótipo corresponde ao desempenho analisado nas simulações, e nos testes em laboratório realizados na carta original.

5.2. Resultados experimentais em laboratório e em oficina da carta atualizada

Devido a uma falta de componentes eletrónicos, que tem afetado praticamente todo o mundo da indústria, onde as grandes dificuldades começaram com o início da pandemia, com o encerramento de muitas fábricas, e o atraso na produção de componentes, o aumento da procura das pessoas por tecnologia, e, juntando a esta equação a recente guerra nos países de leste, que tem vindo a agravar-se, principalmente no transporte de componentes, o que neste caso impossibilitou que a carta fosse produzida dentro do prazo de entrega deste projeto. Assim, não foi possível a concretização dos testes em laboratório, onde seriam

comparados os testes com a carta eletrônica original, com o protótipo resultante deste projeto, e dos testes em oficina onde a carta seria testada numa UCC (unidade central de controlo) de uma automotora elétrica em funcionamento, para despistar qualquer tipo de anomalia, resultante de toda a aparelhagem física do veículo, ruídos eletromagnéticos resultantes da sua alimentação exterior e também dos outros componentes que funcionam em conjunto com esta carta, vibrações, picos de tensão, condições climatéricas, e qualquer outro tipo de advertências a que estão sujeitas.

6. Conclusões

Neste projeto foi apresentada a atualização da carta de medidas inserida numa UCC de 16 bits para um novo circuito impresso com componentes atuais do tipo SMD.

A solução proposta evidenciou-se como tendo a possibilidade de dar resposta ao problema existente dos componentes obsoletos, permitindo assim manter este tipo de unidade central de controlo em funcionamento por muitos mais anos, uma vez que foram escolhidos os mais recentes componentes eletrónicos.

Para além da componente eletrónica, assistimos à interação com diversas áreas no desenrolar deste projeto. O contacto com a componente prática de desenho assistido por computador veio a confirmar questões já anteriormente identificadas em teoria, para as quais foi necessário aplicar soluções práticas.

Durante o desenvolvimento deste projeto foram apresentadas algumas das mais importantes metodologias, tecnologias e conceitos, que possibilitam a convivência com questões reais que abrangem toda a eletrónica. Foi também possível aplicar conceitos mencionados durante a formação e expandir o conhecimento adquirido em várias áreas.

Testes e simulações idênticos vão servir no futuro para a validação de algumas outras cartas a desenvolver e a servir também neste caso como base à construção das restantes cartas eletrónicas desta automotora elétrica.

Os sinais emergentes da simulação LTSpice permitiram definir parâmetros de verificação necessários para comprovar o bom funcionamento dos circuitos eletrónicos assim como dos novos componentes selecionados para fazerem parte integrante da nova carta eletrónica.

Uma das grandes dificuldades identificadas durante todo este processo foi a procura de componentes SMD compatíveis e sem rutura dos seus *stocks* nos fabricantes. A falta de componentes eletrónicos tem afetado praticamente todo o mundo da indústria e, juntando a esta equação a recente guerra nos países de leste, esta falta tem vindo a agravar-se, principalmente no transporte de componentes, o que neste caso impossibilitou que a carta fosse produzida dentro do prazo de entrega deste projeto.

Como futura atividade, seria interessante aprofundar esta investigação, desenvolvendo métodos onde estas cartas possam ser testadas não só circuito a circuito

independente, como foi realizado nos testes em laboratório, mas criando circuitos de entradas e saídas com todos os seus pinos interligados em cadeia, numa *breadboard*. Como a maioria dos sinais são idênticos, seria opção viável, por exemplo, com o recurso a simuladores gráficos como Labview, Matlab Simulink, ou *software* idêntico, simulando a sequência de sinais de entrada e registando os dados de saída num relatório, para diagnósticos e testes mais precisos, e de fácil interpretação. Deste modo, será simplificado o futuro desenvolvimento de testes em laboratoriais, assim como a validação das novas cartas eletrónicas.

Referências bibliográficas

- [1] <https://www.archdaily.com.br/br/926580/o-futuro-do-transporte-urbano-como-as-novas-tecnologias-estao-transformando-o-modo-como-nos-relacionamos-com-o-espaco>, consultado a 15/08/2022
- [2] https://pt.wikibooks.org/wiki/A_evolu%C3%A7%C3%A3o_tecnol%C3%B3gica/Introdu%C3%A7%C3%A3o, consultado a 17/08/2022
- [3] <https://www.analog.com/en/index.html>, consultado a 15/04/2022
- [4] <https://www.kicad.org>, consultado a 16/04/2022
- [5] <https://www.edn.com/the-history-and-evolution-of-printed-circuit-board-pcb-designs/>, consultado a 23/08/2022
- [6] <https://www.fineline-global.com/knowledge-centre/the-history-of-printed-circuit-boards-in-a-nutshell>, consultado a 23/08/2022
- [7] <https://titoma.com/blog/smt-smd-bga-tht-meaning>, consultado a 25/08/2022
- [8] <https://www.ni.com/pt-pt/shop/electronic-test-instrumentation/application-software-for-electronic-test-and-instrumentation-category/what-is-multisim/multisim-education/how-do-i-use-multisim-analyze-circuit-behavior.html>, consultada a 20/09/2022
- [9] https://www.researchgate.net/figure/3-EAGLE-Autodesk-interface-12_fig5_342530648022, consultada a 25/09/2022)

- [10]<https://www.etechnophiles.com/best-circuit-simulation-software/>, consultada a 25/09/2022
- [11]<https://www.etechnophiles.com/best-pcb-design-software/>, consultada a 25/09/2022
- [12]https://docs.kicad.org/5.1/en/getting_started_in_kicad/getting_started_in_kicad.html consultado a 1/09/2022
- [13] <https://www.samacsys.com> , consultado a 16/04/2022
- [14] <https://pt.mouser.com> , consultado a 17/04/2022
- [15]<https://pt.mouser.com/ProductDetail/TexasInstruments/LM248D?qs=JD1fk4stihZEwvR67V18LQ%3D%3D>, consultado a 02/09/2022
- [16]https://docs.kicad.org/5.1/en/pcbnew/pcbnew.html#introduction_to_pcbnew, consultado a 15/07/2022
- [17][http://www.eng.lbl.gov/~shuman/NEXT/CURRENT_DESIGN/TP/MATERIALS/IPC-2221A\(L\).pdf](http://www.eng.lbl.gov/~shuman/NEXT/CURRENT_DESIGN/TP/MATERIALS/IPC-2221A(L).pdf), consultado a 22/09/2022
- [18]<https://www.digikey.com/en/resources/conversion-calculators/conversion-calculator-pcb-trace-width>, consultado a 22/07/2022
- [19]Jorge Guilherme (2016). *Electrónica I - Apontamentos Teóricos*. Tomar: IPT - Instituto Politécnico de Tomar.
- [20]Jorge Guilherme (2016). *Electrónica II - Apontamentos Teóricos*. Tomar: IPT - Instituto Politécnico de Tomar.

ANEXOS

Anexo A - “Modelo Spice, Schmitt trigger inversor 74hc14”

SN74HC14

```

.SUBCKT SN74HC14 Y A VCC AGND
XU1 Y A VCC VCC AGND LOGIC_GATE_2PIN_OD_HC_1i_NAND_PP_ST_SN74HC14
.SUBCKT LOGIC_GATE_2PIN_OD_HC_1i_NAND_PP_ST_SN74HC14 OUT A B VCC GND
.PARAM VCC_ABS_MAX = 7
.PARAM VCC_MAX = 6
.PARAM RA = 24000000
.PARAM RB = 24000000
.PARAM CA = 1e-11
.PARAM CB = 1e-11
.PARAM ROEZ = 5000
.PARAM COEZ = 3e-12
RA A GND {RA}
RB B GND {RB}
CA A GND {CA}
CB B GND {CB}
XUA NA A VCC GND LOGIC_INPUT_HC_1i_NAND_PP_ST_SN74HC14
XUB NB B VCC GND LOGIC_INPUT_HC_1i_NAND_PP_ST_SN74HC14
XUG NA NB NOUTG VCC GND LOGIC_FUNCTION_2_HC_1i_NAND_PP_ST_SN74HC14
XOUTPD NOUTG NOUTTPD VCC GND TPD_HC_1i_NAND_PP_ST_SN74HC14
XUOUT NOUTTPD NOUT_INT VCC GND LOGIC_PP_OUTPUT_HC_1i_NAND_PP_ST_SN74HC14
XICC VCC GND NVIOUT LOGIC_ICC_HC_1i_NAND_PP_ST_SN74HC14
SICC VCC GND VCC GND SW1
HI NVIOUT GND VIOUT 1
VIOUT NOUT_INT OUTsw 0
SIOFF OUTsw OUT VCC GND SW2
DA2 GND A D1
DB2 GND B D1
DO2 GND OUT D1
RDA1 NA1 GND 1e6
SDA1 NA1 A VCC GND SW2
RDB1 NB1 GND 1e6
SDB1 NB1 B VCC GND SW2
RDO1 NO1 GND 1e6
SDO1 NO1 OUT VCC GND SW2
.MODEL SW1 VSWITCH VON = {VCC_ABS_MAX} VOFF = {VCC_MAX} RON = 10 ROFF = 60e6
.MODEL SW2 VSWITCH VON = {0.55} VOFF = {0.45} RON = 10m ROFF = 100e6
.MODEL D1 D
.ENDS

```

Anexo B - “Schmitt trigger positive-nand gates”

```

SN74HC132
.SUBCKT SN74HC132 Y A B VCC AGND
XU1 Y A B VCC AGND LOGIC_GATE_2PIN_OD_LVC_2i_NAND_PP_ST_SN74HC132
.SUBCKT LOGIC_GATE_2PIN_OD_LVC_2i_NAND_PP_ST_SN74HC132 OUT A B VCC GND
.PARAM VCC_ABS_MAX = 7
.PARAM VCC_MAX = 6
.PARAM RA = 240000000
.PARAM RB = 240000000
.PARAM CA = 1e-11
.PARAM CB = 1e-11
.PARAM ROEZ = 5000.000000000004
.PARAM COEZ = 3e-12
RA A GND {RA}
RB B GND {RB}
CA A GND {CA}
CB B GND {CB}
XUA NA A VCC GND LOGIC_INPUT_LVC_2i_NAND_PP_ST_SN74HC132
XUB NB B VCC GND LOGIC_INPUT_LVC_2i_NAND_PP_ST_SN74HC132
XUG NA NB NOUTG VCC GND LOGIC_FUNCTION_2_LVC_2i_NAND_PP_ST_SN74HC132
XOUTPD NOUTG NOUTTPD VCC GND TPD_LVC_2i_NAND_PP_ST_SN74HC132
XUOUT NOUTTPD NOUT_INT VCC GND LOGIC_PP_OUTPUT_LVC_2i_NAND_PP_ST_SN74HC132
XICC VCC GND NVIOUT LOGIC_ICC_LVC_2i_NAND_PP_ST_SN74HC132
SICC VCC GND VCC GND SW1
H1 NVIOUT GND VIOUT 1
VIOUT NOUT_INT OUTsw 0 SIOFF OUTsw OUT VCC GND SW2 DA2 GND A D1 DB2 GND B D1
DO2 GND OUT D1 RDA1 NA1 GND 1e6 SDA1 NA1 A VCC GND SW2 RDB1 NB1 GND 1e6
SDB1 NB1 B VCC GND SW2 RDO1 NO1 GND 1e6 SDO1 NO1 OUT VCC GND SW2
.MODEL SW1 VSWITCH VON = {VCC_ABS_MAX} VOFF = {VCC_MAX} RON = 10 ROFF = 60e6
.MODEL SW2 VSWITCH VON = {0.55} VOFF = {0.45} RON = 10m ROFF = 100e6
.MODEL D1 D
.END

```

Anexo C - “Modelo Spice flip-flop j-k 74hc112”

```

* JK-flipflop with asynchronous set and reset; neg. edge
* CP->Q Tpd 55n/20n/16n
* R/S->Q Tpd 58n/21n/17n
* CP/R/S Tw 22n/8n/6n
* J,K->CP Ts 19n/7n/6n
* J,K->CP Th -11n/-4n/-3n
* R Trem 22n/8n/6n
* S Trem -19n/-7n/-6n
.SUBCKT 74HC112 S J C K R Q QN VCC VGND vcc1={vcc} speed1={speed} tripd1={triptd}
.param td1=1e-9*(20-3-3)*4.0/({vcc1}-0.5)*{speed1}
* A1 j k c s r qn q 0 JKFLQP td={td1}
XIN1 S Si VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripd2={triptd1}
XIN2 J Ji VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripd2={triptd1}
XIN3 C Ci VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripd2={triptd1}
XIN4 K Ki VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripd2={triptd1}
XIN5 R Ri VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripd2={triptd1}
ACINV Ci 0 0 0 0 Cn 0 0 BUF tripd={triptd1}
ARINV Ri 0 0 0 0 Rn 0 0 BUF tripd={triptd1}
ASINV Si 0 0 0 0 Sn 0 0 BUF tripd={triptd1}
AKINF Ki 0 0 0 0 Kn 0 0 BUF tripd={triptd1}
AJINF Ji 0 0 0 0 Jn 0 0 BUF tripd={triptd1}
* Ji=1, Ki=0 Q=1
* Ji=1, Ki=1 Q=toggle
* Ji=0, Ki=0 Q=no change
* Ji=0, Ki=1 Q=0
A11 Ji Kn 0 0 0 0 D1 0 AND tripd={triptd1}
A10 Ji Ki QNi 0 0 0 D2 0 AND tripd={triptd1}
A01 Jn Kn Qi 0 0 0 D3 0 AND tripd={triptd1}
AOR3 D1 D2 D3 0 0 0 Di 0 OR tripd={triptd1}
AFP Di 0 Cn Sn Rn QNi Qi 0 DFLOP tripd={triptd1} td={td1}
*
XOUT1 Qi Q VCC VGND 74HC_OUT_1X vcc2={vcc1} speed2={speed1} tripd2={triptd1}
XOUT2 QNi QN VCC VGND 74HC_OUT_1X vcc2={vcc1} speed2={speed1} tripd2={triptd1}
.ends

```

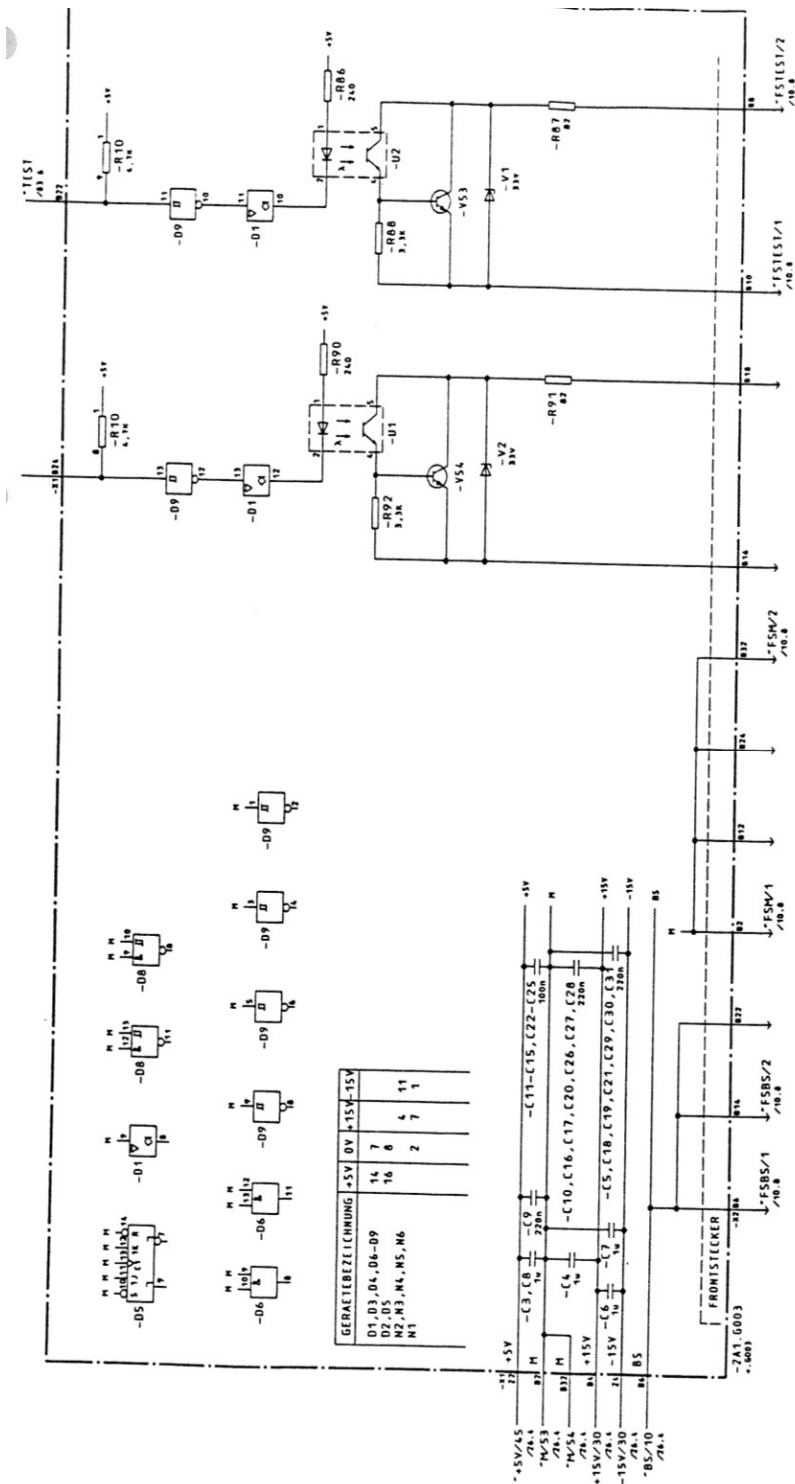
Anexo D - “Modelo Spice 74HC123 Monoestável Multivibrador”

```

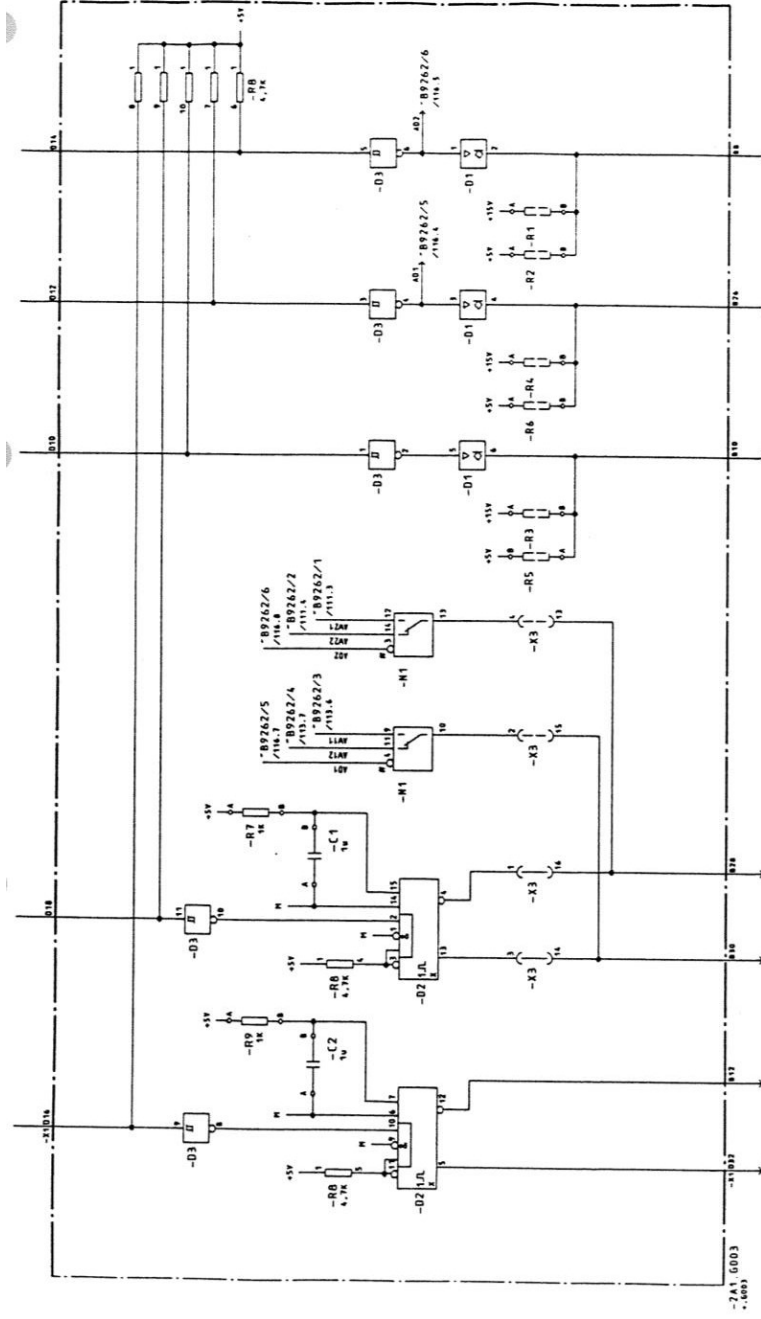
(DUAL) RETRIGGERABLE MONOSTABLE MULTIVIBRATOR
* Pulse Width  $T_w = 0.7 * R * C * \ln \frac{V_{cc} - V_{out}}{V_{cc} - V_{in}}$  30n * Tpulse 75n, C=0, Rext=5k
.SUBCKT 74HC4538 A B CLR CGND RC Q QN VCC VGND vcc1={vcc} speed1={speed} tripdt1={tripdt}
.param egain=1/{vcc1}
.param td5=1e-9*(5)*4.0/({vcc1}-0.5)*{speed1}
.param td2=1e-9*(2)*4.0/({vcc1}-0.5)*{speed1}
XINA A Ai VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripdt2={tripdt1}
XINB B Bi VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripdt2={tripdt1}
XINCLR CLR CLRi VCC VGND 74HC_IN_1 vcc2={vcc1} speed2={speed1} tripdt2={tripdt1}
XINRC1 RC RCi VCC VGND 74HC_IN_0 vcc2={vcc1} speed2={speed1} tripdt2={tripdt1}
* Model of a 74HC123A derived from SGS-Thomson data sheet.
* Helmut Sennewald, 13.9.2002
A4 DHIGH 0 N014 0 N004 N006 N005 0 DFLOP tripdt={tripdt1} td={td5}
*A3 0 N015 N016 N023 0 N014 0 0 OR tripdt={tripdt1} td={td5}
A3 0 N015 N016 0 0 0 N014 0 OR tripdt={tripdt1} td={td5}
A1 Ai 0 0 0 0 0 N015 0 SCHMITT Vt=0.46 Vh=0.02 tripdt={tripdt1} td={td5}
A2 Bi 0 0 0 0 0 N016 0 SCHMITT Vt=0.46 Vh=0.02 tripdt={tripdt1} td={td5}
A6 0 N008 0 N006 0 N007 0 0 AND tripdt={tripdt1} td={td5}
A5 0 N009 0 N007 0 N008 0 0 AND tripdt={tripdt1} td={td5}
A14 0 N003 0 N021 0 N004 0 0 AND tripdt={tripdt1} td={td2}
A13 0 N003 0 N005 0 0 N030 0 AND tripdt={tripdt1} td={td5}
A12 N005 0 0 0 0 N012 0 0 BUF tripdt={tripdt1} td={td5}
A21 0 N010 0 N011 0 0 N009 0 OR tripdt={tripdt1} td={td5}
A22 0 N005 0 N007 0 N010 0 0 OR tripdt={tripdt1} td={td5}
A11 0 N013 0 N012 0 0 N003 0 OR tripdt={tripdt1} td={td5}
A7 0 N007 0 N018 0 QNi Qi 0 AND tripdt={tripdt1} td={td5}
A20 RCi 0 0 0 0 N011 0 0 SCHMITT tripdt={tripdt1} td={td5} Vt=0.54 Vh=0.2m
A10 RCi 0 0 0 0 0 N013 0 SCHMITT tripdt={tripdt1} td={td5} Vt=0.1 Vh=0.2m
A32 0 N006 0 N021 0 N022 0 0 OR tripdt={tripdt1} td={td5}
A31 0 N022 0 N023 0 N021 0 0 OR tripdt={tripdt1} td={td2}
A33 N021 0 0 0 0 N019 0 0 BUF tripdt={tripdt1} td={td5}
A30 CLRi 0 0 0 0 N023 0 0 BUF tripdt={tripdt1} td={td5}
A34 0 N007 0 N006 0 N020 0 0 AND tripdt={tripdt1} td={td5}
A35 0 N020 0 N018 0 N017 0 0 OR tripdt={tripdt1} td={td5}
A36 0 N017 0 N019 0 N018 0 0 OR tripdt={tripdt1} td={td5}
M10 RC N001 VGND VGND NMOS M30 RC N024 VCC VCC PMOS1 D1 RC VCC DIO1
D2 VGND RC DIO1 R10 N001 N002 100 R30 N024 N029 100 R3 CGND VGND 1 E4 RCi 0 RC VGND {egain}
E7 N029 VCC N018 0 {vcc1} E8 N002 VGND N030 0 {vcc1} V1 DHIGH 0 DC 1 .MODEL NMOS1 NMOS ( LEVEL=3
W=500e-6 L=1E-6 VTO=1 + VMAX=1E6 RS=10 RD=10 CJ=0.002 MJ=0.4 +THETA=1E-6 ETA=0.01 KAPPA=2.2)
.MODEL PMOS1 PMOS ( LEVEL=3 W=500e-6 L=1E-6 VTO=-1 + VMAX=1E6 RS=10 RD=10 CJ=0.002 MJ=0.4
+THETA=1E-6 ETA=0.01 KAPPA=2.2) .MODEL DIO1 D (IS=10p RS=10 N=1.75 M=0.4 Cjo=6p TT=20n XOUT0 Qi Q
VCC VGND 74HC_OUT_1X vcc2={vcc1} speed2={speed1} tripdt2={tripdt1}
XOUT1 QNi QN VCC VGND 74HC_OUT_1X vcc2={vcc1} speed2={speed1} tripdt2={tripdt1}
.ends

```

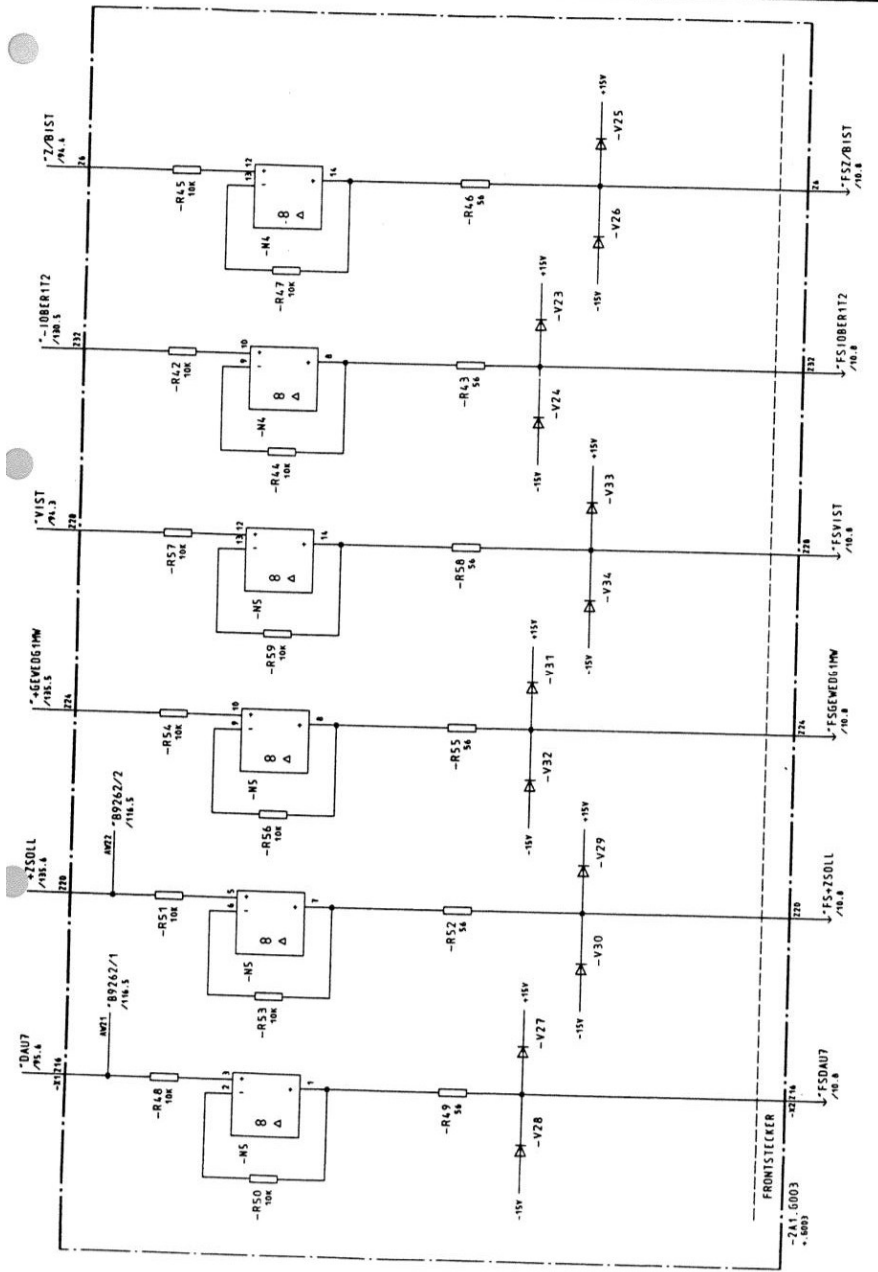
Anexo E - "Esquema Original página1"



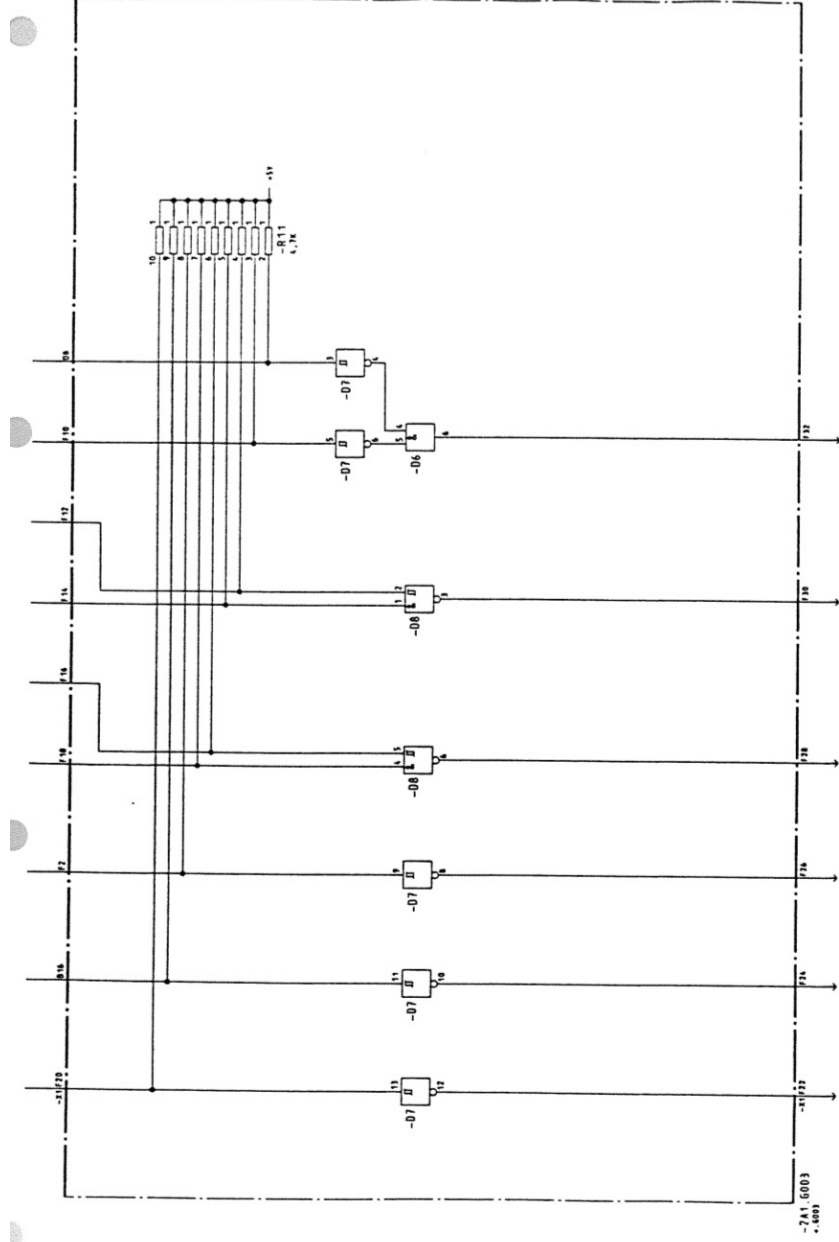
Anexo F - "Esquema Original página 2"



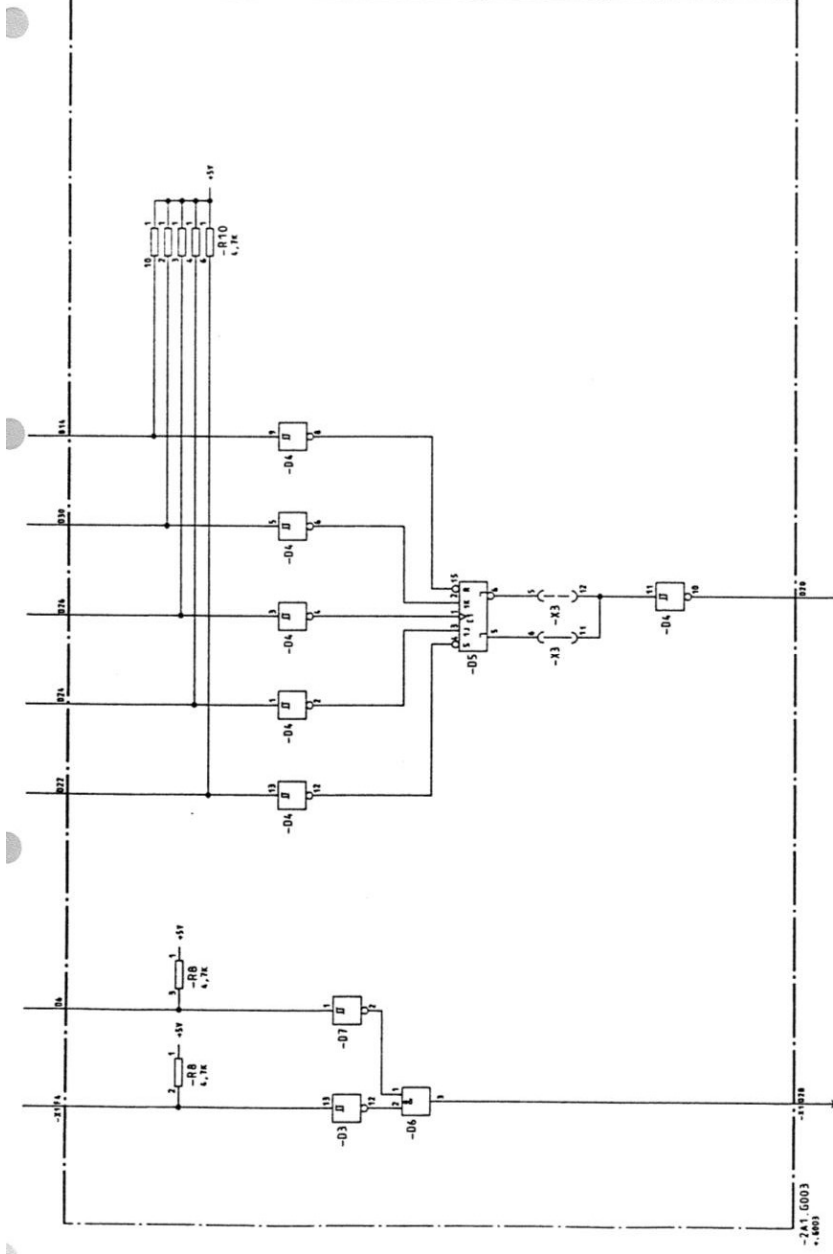
Anexo G - "Esquema Original página 3"



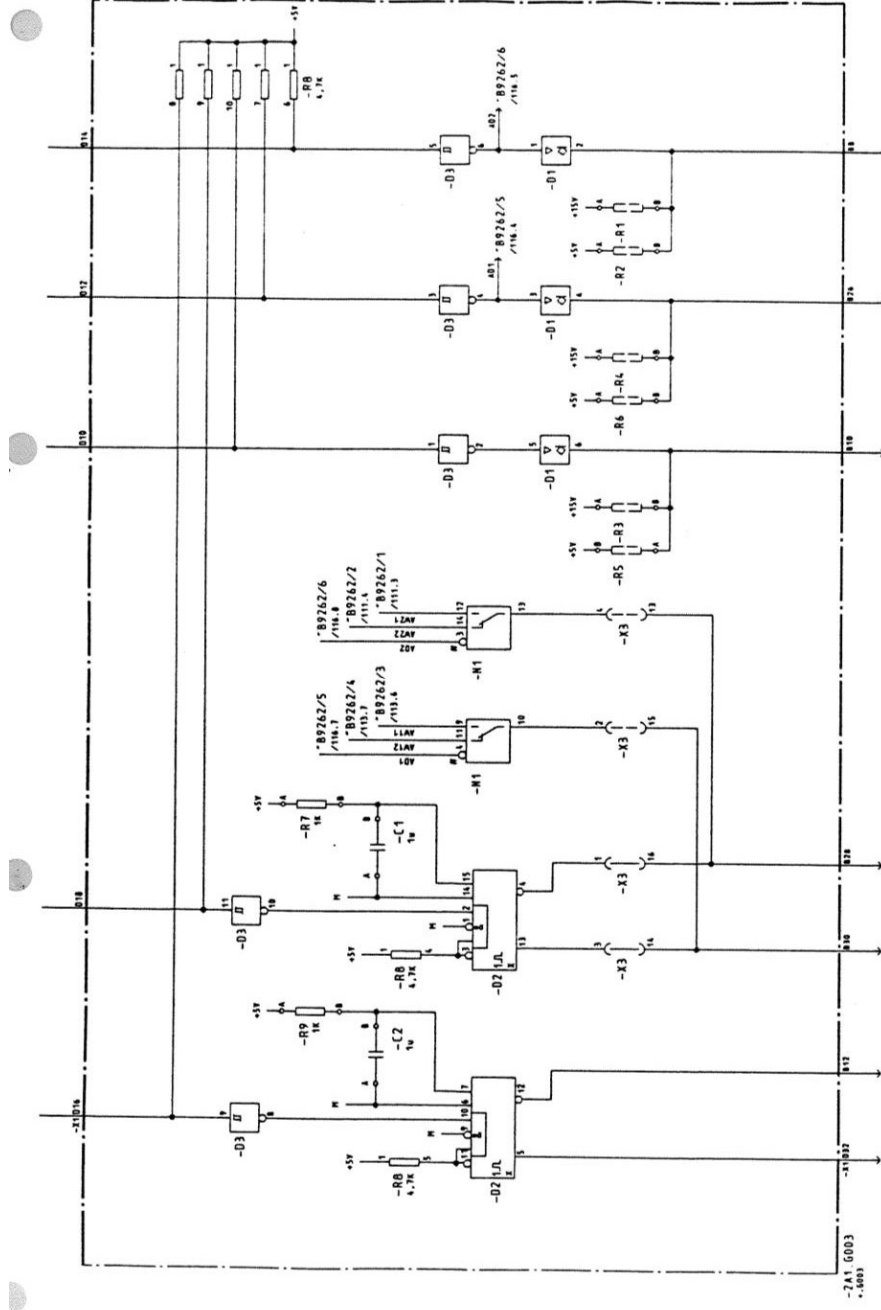
Anexo H - “Esquema Original página 4”



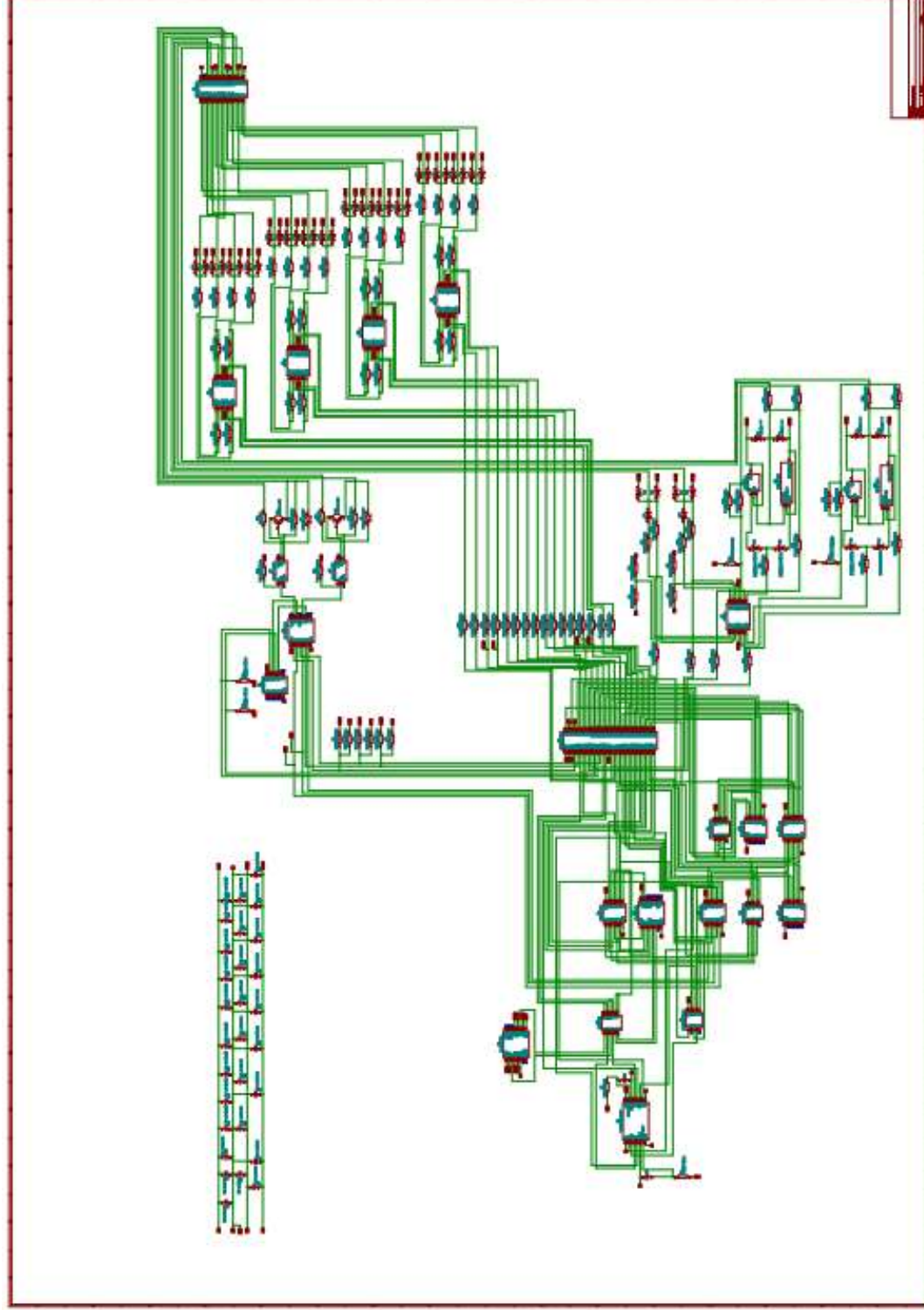
Anexo I - "Esquema Original página 5"



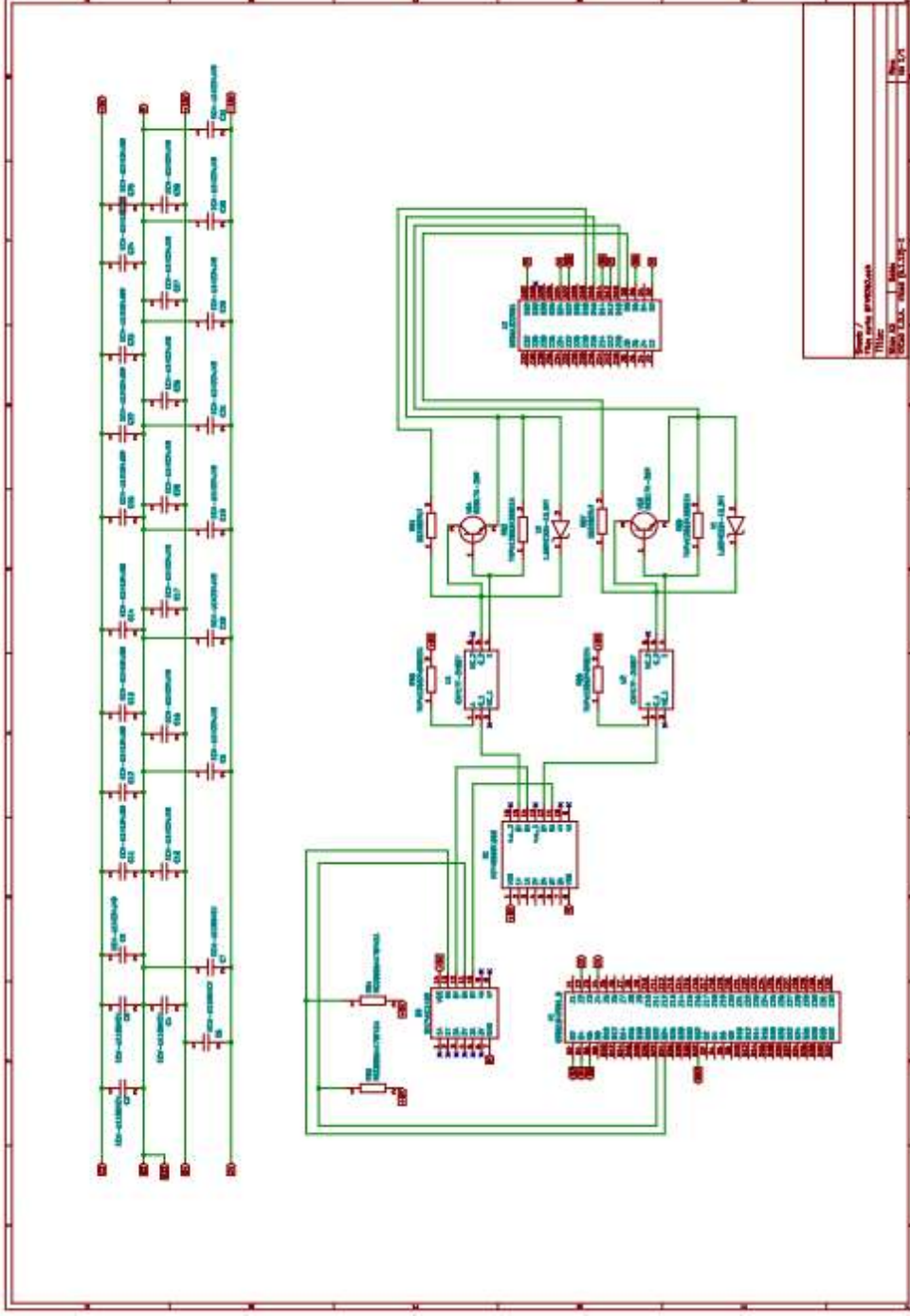
Anexo J - "Esquema Original página 6"



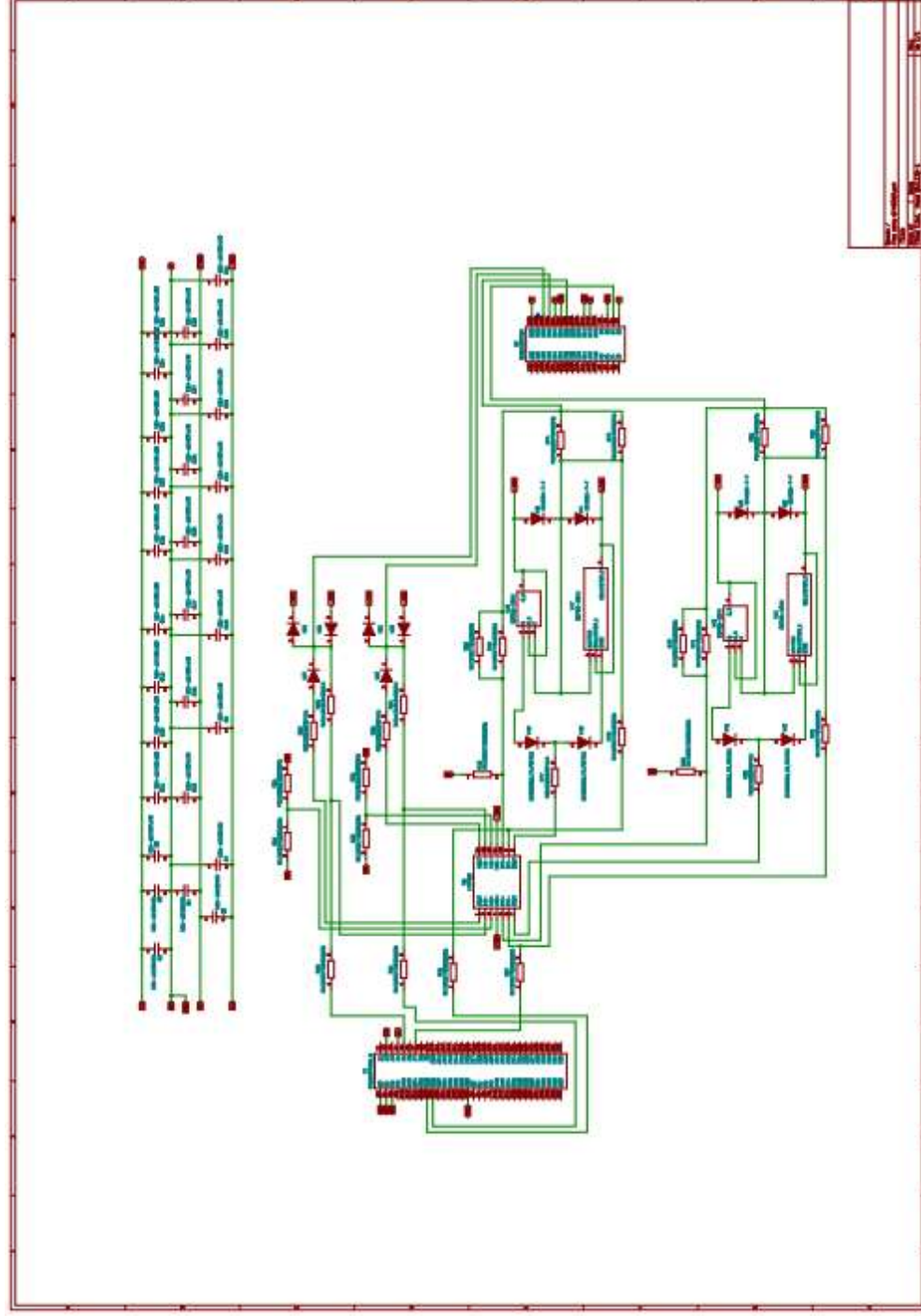
Anexo K - “Esquema completo do circuito KiCad”



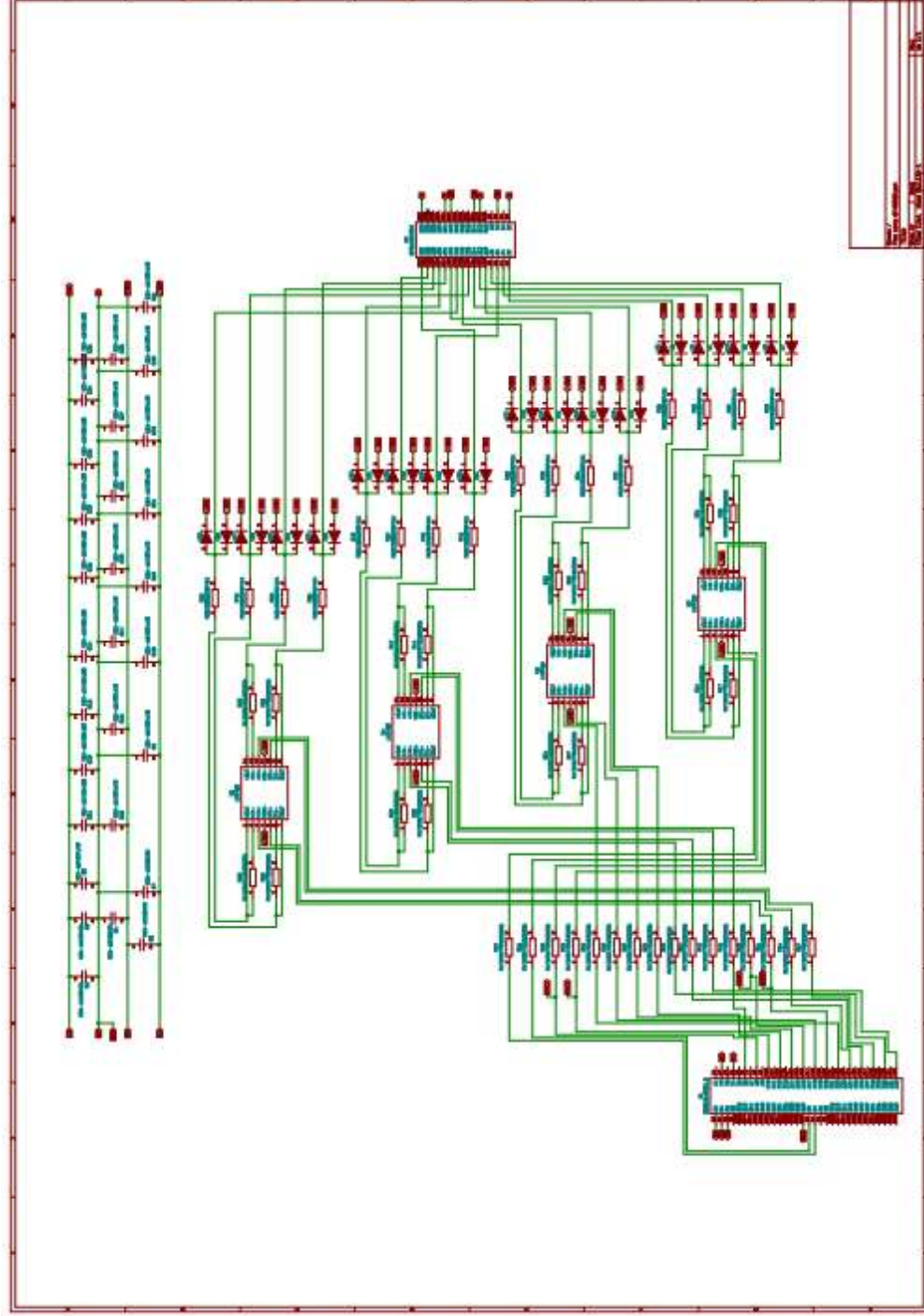
Anexo L - “Esquema KiCad página 1”



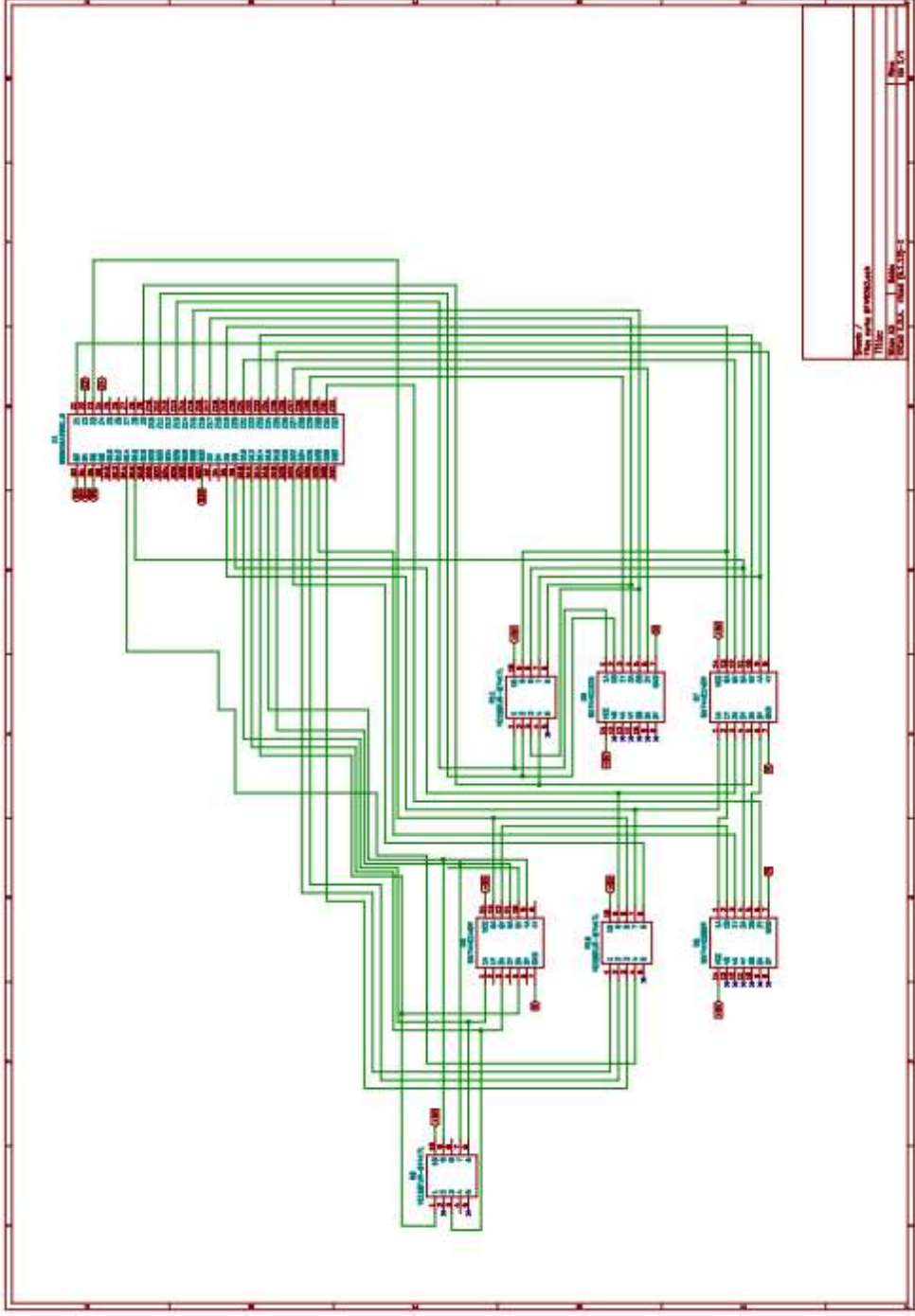
Anexo M - “Esquema KiCad página 2”



Anexo N - “Esquema KiCad página 3”



Anexo O - “Esquema KiCad página 4”



Anexo P - “Esquema KiCad página 5”

