



Sistema de gestão de potência para energia recolhida de fontes de RF

Alferes de Material Pedro Emanuel Amorim Teixeira

Dissertação para obtenção do Grau de Mestre em

Engenharia Eletrotécnica e de Computadores

Orientadores: Professor Doutor Pedro Nuno Mendonça dos Santos
Professor Doutor João Paulo Neto Torres

Júri

Presidente: Major (Doutor) de Transmissões Luís Xavier Mendonça Dias
Vogal: Professor Doutor Vitor Manuel da Silva Costa
Diretor de Curso: Tenente Coronel de Material Énio Rodrigo Pereira Chambel
Orientador: Professor Doutor Pedro Nuno Mendonça dos Santos

Lisboa, Dezembro 2022

Declaro que o presente documento é um trabalho original da minha autoria e que cumpre todos os requisitos do Código de Conduta e Boas Práticas da Academia Militar.

Agradecimentos

Em primeiro lugar gostaria de agradecer aos orientadores deste trabalho, professor Pedro Santos e professor João Paulo Torres, por toda a sua disponibilidade, empenho, dedicação e paciência durante a realização desta dissertação, sem os quais esta não seria possível.

Gostaria de deixar um obrigado ao professor António Serralheiro, pela ajuda prestada.

Também um obrigado ao professor João Vaz, pela sua disponibilidade e ajuda fundamentais referentes ao software Cadence.

Um agradecimento ao Instituto de Telecomunicações pelo apoio e meios que disponibilizou a concretização deste trabalho.

A toda a direção do curso de Material por todo o apoio prestado durante este tempo de formação.

Aos meus camaradas de Serviço de Material, Transmissões e Engenharia Militar, um obrigado pelo apoio durante estes 7 anos de Academia Militar, os quais deram várias lições importantes.

Agradecer à minha namorada por todo o apoio e paciência ao longo de todo o processo.

A todos os meus familiares e amigos pelo apoio, afeto, presença, que se revelou muito importante ao longo deste caminho por vezes complicado.

A todos que de alguma forma contribuíram nesta etapa, Muito Obrigado!

Resumo

O constante crescimento do mercado de aparelhos eletrônicos portáteis tem vindo a observar-se ao longo dos anos. Muitos destes aparelhos são alimentados por baterias que terão de ser substituídas, o que cria inconvenientes ambientais e de custos de manutenção.

De forma a reduzir estas situações o conceito de *Energy Harvesting* (EH) tem vindo a ser explorado de forma a alimentar estes sistemas através de fontes de energia recolhidas do ambiente.

Este trabalho tem como objetivo a concretização de um prototipo de um sistema de gestão de potência para energia recolhida de uma fonte de *Radio Frequency* (RF) a 2,45GHz, como por exemplo um router ou um AP de comunicação sem fios.

O trabalho engloba o dimensionamento de uma antena planar para a recolha de energia e, posteriormente, o estudo da retificação do sinal recolhido, em tecnologia CMOS de 65nm, com vista a alimentar um bloco de elevação de tensão do tipo *BOOST*, incluindo um oscilador em anel para comutação do bloco de conversão comutado. O objetivo é a obtenção à saída do sistema de um sinal de tensão contínuo superior a 1,2V, usando como alimentação a energia RF proveniente da antena planar.

Palavras Chave

Energy Harvesting, Radio Frequency, tecnologia CMOS, conversor boost, antena planar.

Abstract

The constant growth of the portable electronic devices trading is a reality over the past few years. Many of these portable devices are powered by batteries that need to be replaced, which creates some environmental and management inconveniences like the price of replacement.

In order to reduce these situations, the concept of *Energy Harvesting* (EH) has been explored to power these portable systems in order to achieve energy autonomous systems.

This work aims to develop a prototype of a power management system for energy collected from a 2,45GHz *Radio Frequency* (RF) source, like a wireless router.

The work includes the design of a planar antenna for energy harvesting and the preliminary study of the rectifying block in a 65nm CMOS process, that will deliver the voltage to an inductor type *BOOST* step-up block, as well as a ring oscillator for the dc-dc converter switching. The objective is to obtain a continuous voltage above 1,2V, when the system is supplied in a short distance by the signal received by the planar antenna.

Keywords

Energy Harvesting, Radio Frequency, CMOS technology, boost converter, planar antenna.

Índice Geral

1	Introdução	1
1.1	Enquadramento e Definição do Problema	2
1.2	Estado da arte	2
1.2.1	Aplicações da Recolha de Energia utilizando Radio Frequência	4
1.3	Motivação e Objetivos	11
2	Análise do Sistema de recolha e gestão de Energia	13
2.1	Antena	14
2.1.1	Antena Planar	14
2.1.2	Dimensionamento da antena	15
2.1.3	Esquema equivalente	17
2.1.4	Simulação da antena planar	17
2.1.5	Modelo elétrico da antena planar	20
2.2	Sistema de recolha e gestão de Energia	20
2.3	Retificador	21
2.4	Conversor Elevador BOOST	22
2.5	Oscilador	24
2.5.1	Oscilador em anel	24
3	Sistema de recolha e gestão de energia de RF	27
3.1	Retificador	28
3.2	Conversor Elevador BOOST	32
3.3	Oscilador em Anel	36
3.4	Sistema Completo	38
4	Sistema híbrido final	41
4.1	Layout final	42
4.2	Resultados de simulação com <i>corners</i>	43

5 Conclusões e trabalho futuro	47
5.1 Contribuições do trabalho	48
5.2 Trabalho futuro	48
Referências Bibliográficas	51

Índice de Figuras

1.1	(i) <i>Near-field</i> (ii) <i>Far-field</i>	3
1.2	Esquema representativo de um sistema de RF <i>Harvesting</i>	3
1.3	Circuito RF <i>Harvesting</i>	4
1.4	Retificador de 6 estágios	5
1.5	Diagrama de blocos do <i>clock</i>	6
1.6	Esquema do <i>Charge Pump</i>	6
1.7	Antena PIFA.	7
1.8	Esquema do retificador com um circuito em L de <i>matching</i>	7
1.9	Antena planar <i>patch</i>	8
1.10	Retificador de estágio único <i>Greinacher</i>	9
1.11	Modo de funcionamento do circuito.	9
1.12	RF <i>Harvester</i>	10
1.13	RF <i>Harvester</i>	10
2.1	Exemplo antena planar	14
2.2	Geometria do <i>patch</i> da antena	15
2.3	Antena obtida no software de simulação de elementos finitos.	18
2.4	Resultados do parâmetro S_{11}	19
2.5	Resultados do Ganho da antena	19
2.6	Resultados de distância vs tensão disponível	20
2.7	Diagrama do Sistema de recolha e gestão de Energia proposto.	21
2.8	Circuito Retificador	22
2.9	Circuito elevador <i>BOOST</i>	22
2.10	Corrente na bobina em <i>Continuous Conduction Mode</i> (CCM) e <i>Discontinuous Conduction Mode</i> (DCM)	24
2.11	Típico Circuito oscilador em anel	25
2.12	Típico Circuito de um inversor	25

3.1	Resultados obtidos para transistor nch.	28
3.2	Resultados obtidos para transistor pch.	28
3.3	Resultados obtidos para transistor <i>Nmos_rf</i>	29
3.4	Resultados obtidos para transistor <i>Pmos_rf</i>	29
3.5	Esquema elétrico do retificador de ligação cruzada.	30
3.6	<i>Testbench</i> utilizado para a realização de testes do retificador	30
3.7	Resultados de retificação obtidos para distância de 50cm	31
3.8	Resultados para o estudo variando a resistência de carga	31
3.9	Resultados para o estudo variando o valor de V_{in} com 10k Ω	32
3.10	Resultados para o estudo variando o valor de V_{in} com 100k Ω	32
3.11	Esquema elétrico da parte dos semicondutores do conversor elevador	33
3.12	<i>Testbench</i> do conversor elevador	34
3.13	Resultados para o estudo variando o valor de V_{in}	34
3.14	Resposta do circuito <i>BOOST</i> a uma tensão de 700mV. No primeiro gráfico: tensão retificada a castanho, sinal de relógio a cinzento e tensão de saída a amarelo. No segundo gráfico: a corrente na bobina do conversor. No terceiro gráfico: tensão entre o mosfet e o diodo, V_x	35
3.15	Resultados para o estudo variando o valor da carga para uma tensão de 700mV.	35
3.16	Esquema elétrico do oscilador em anel	36
3.17	<i>Testbench</i> do oscilador em anel	37
3.18	Frequência em função da tensão aplicada em VDD	37
3.19	<i>testbench</i> para validação do subcircuito RO ligado ao <i>BOOST</i>	38
3.20	Resultados obtidos do conjunto RO com <i>BOOST</i> . No primeiro gráfico: tensão retificada a rosa, sinal de relógio a laranja e tensão de saída a verde. No segundo gráfico: a corrente na bobina do conversor. No terceiro gráfico: tensão entre o mosfet e o diodo, V_x	38
3.21	Esquema elétrico da parte integrada em tecnologia CMOS de 65nm	39
3.22	<i>Testbench</i> do sistema completo	39
3.23	Resultados obtidos para o sistema completo. No primeiro gráfico: tensão retificada a verde, sinal de relógio a roxo e tensão de saída a laranja. No segundo gráfico: a corrente na bobina do conversor. No terceiro gráfico: tensão entre o mosfet e o diodo, V_x	40
4.1	<i>Layout</i> do retificador.	42
4.2	<i>Layout</i> do <i>BOOST</i>	42
4.3	<i>Layout</i> do oscilador em anel.	43
4.4	<i>Layout</i> da parte do sistema a integrar em tecnologia CMOS.	43
4.5	Resultados obtidos para tensão de saída com extraído e <i>corners</i>	44

4.6	Resultados obtidos para tensão de saída no <i>corner</i> SS e nominal, com mudança no valor da tensão de entrada	45
4.7	Resultados obtidos para tensão de saída no <i>corner</i> SS e nominal, com mudança no valor da bobina	45

Índice de Tabelas

2.1	Dimensões obtidas para a antena	18
3.1	Dimensões Componentes RO	36

Acrónimos

AP	<i>Access Point</i>
AoA	<i>Angle of arrival</i>
CP	<i>Charge Pump</i>
CCM	<i>Continuous Conduction Mode</i>
DCM	<i>Discontinuous Conduction Mode</i>
DBS	<i>Deep brain stimulation</i>
EH	<i>Energy Harvesting</i>
EP	<i>Exercito Português</i>
FSL	<i>Free Space Loss</i>
IFA	<i>Inverted F Antenna</i>
IMN	Impedance Matching Network
IoT	<i>Internet of things</i>
RF	<i>Radio Frequency</i>
RFC	<i>Radio Frequency Choke</i>
SCS	Sistemas de Combate do Soldado
WPT	<i>Wireless Power Transfer</i>
SMD	<i>Surface-Mount Device</i>

1

Introdução

Conteúdo

1.1 Enquadramento e Definição do Problema	2
1.2 Estado da arte	2
1.3 Motivação e Objetivos	11

1.1 Enquadramento e Definição do Problema

A recolha de energia relacionada com o termo *Energy Harvesting* (EH), consiste na recolha da energia existente no meio ambiente, podendo ser utilizada como uma fonte de energia alternativa [1]. Este conceito acaba por ser um dos pilares aproveitados na área da Internet das coisas, *Internet of things* (IoT), bem como pode ser o paradigma da alimentação de sistemas autónomos de muito baixa potência e tensão.

Nos sistemas que se pretendem energeticamente autónomos o método mais utilizado de fonte de energia é a bateria. Esta, posteriormente, terá de ser substituída, o que pode provocar constrangimentos, dependendo do seu custo, mas também do local onde se encontra. Por exemplo, se pensarmos num elemento que esteja a sustentar a vida de um ser humano, a troca da bateria pode implicar uma cirurgia de risco.

De modo a evitar este tipo de casos podemos utilizar fontes alternativas de energia no lugar da bateria, como é exemplo a energia solar, eólica, e a Rádio Frequência, *Radio Frequency* (RF). [2]

Um exemplo onde a EH é bastante útil está presente em [3], onde nos são apresentados sensores sem fios. Este tipo de tecnologia tem vindo a aumentar em aplicações domésticas, de forma a comunicarem aspetos importantes da integridade do edifício tais como a temperatura, CO₂, ou humidade.

Estes sensores podem chegar a centenas distribuídos por apenas 25 m², e todos eles necessitam de uma fonte de energia, que por norma será uma bateria, o que se revela não só muito oneroso, como com elevados recursos de manutenção.

Desta forma, utilizando uma solução com um sistema de recolha de energia podemos diminuir custos e recursos, sem que o sensor ocupe mais espaço, já que muitos dos sistemas EH são do tamanho de uma bateria ou ainda mais diminutos.

1.2 Estado da arte

Como já foi referido, a quantidade de diferentes sinais de RF existentes no espaço circundante tem vindo a aumentar, devido ao elevado número de aplicações, nomeadamente de comunicações sem fios, especialmente em meio urbano e dentro de infraestruturas.

Atualmente existem duas formas de realizar a transferência de energia sem fios, *Wireless Power Transfer* (WPT): através do campo próximo e do campo afastado.

No campo próximo, *near-field*, a transferência é realizada utilizando bobinas de acoplamento indutivo e respetivos campos magnéticos. Temos este tipo de transferência presente em carregamento de smart watches, carregamento de telemóveis, entre outros.

Contudo, com o aumento da distância entre os elementos indutivos a eficiência da recolha irá diminuir, o que torna esta opção não viável para longas distâncias.

Por outro lado, o *far-field* WPT utiliza a onda eletromagnética radiada por uma antena, numa distância de funcionamento mais elevada que o *near-field*, fazendo assim com que esta seja a solução mais utilizada nas aplicações IoT [4].

Na figura 1.1 encontra-se representado cada um dos métodos referidos anteriormente.

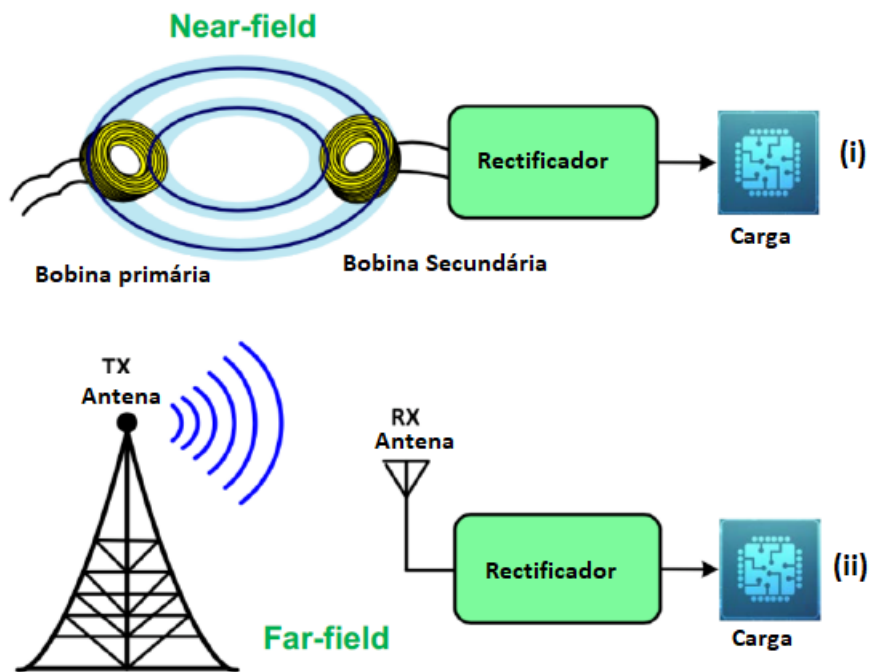


Figura 1.1: (i) *Near-field* (ii) *Far-field* [4].

Na figura 1.2 temos presente uma proposta de estrutura de um RF *Harvester*, bem como dos fatores que afetam o seu funcionamento [5].

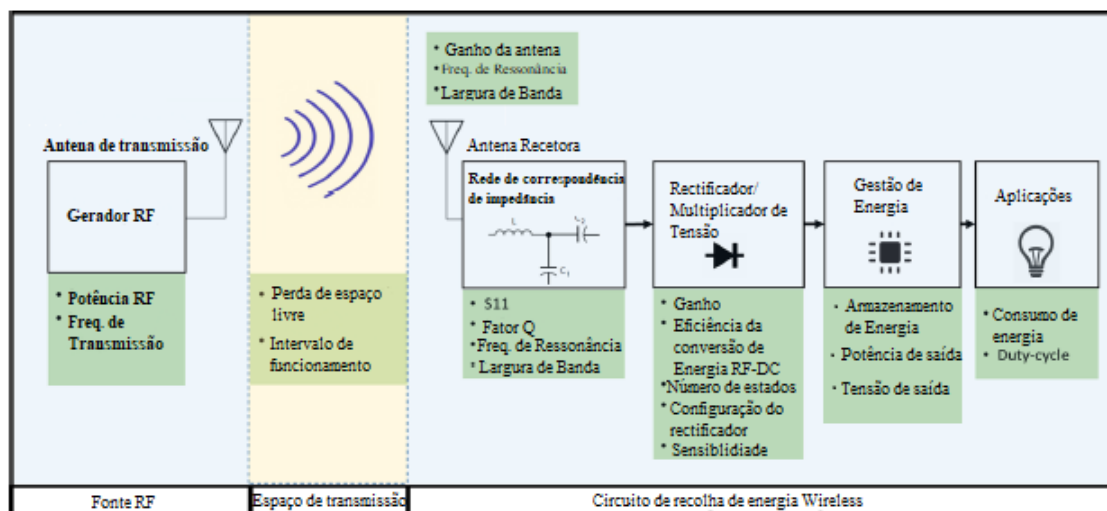


Figura 1.2: Esquema representativo de um sistema de RF *Harvesting* [5].

O sistema normalmente será composto inicialmente por um gerador RF, que irá ser o transmissor das ondas para o sistema em questão. Durante esta transmissão existem perdas de espaço livre [5].

Do lado contrário teremos a antena recetora, que terá de estar sintonizada para a mesma largura de banda que a emissora. De seguida, é apresentada a rede de correspondência de impedância, Impedance Matching Network (IMN), cuja função se destina a assegurar um máximo de potência transferida entre a antena e o retificador [5].

De seguida temos o Retificador e Multiplicador de tensão. O retificador destina-se à conversão do sinal AC para DC, enquanto que o multiplicador de tensão terá de se ocupar do aumento desta tensão, na ordem do mV, para a ordem dos 1,2V de modo a ser possível a sua utilização em aplicações [5].

Por fim o sistema terá a componente de gestão de energia, que irá influenciar as suas aplicações que podem ir desde, *wearables*, medicina, sistema remotos, etc [5].

1.2.1 Aplicações da Recolha de Energia utilizando Radio Frequência

Este tipo de sistemas estão presentes em várias aplicações, como é possível verificar em [6], [7], [8], [9] e [10].

Em [6], o sistema de RF *harvesting* está dimensionado para captar frequências de 0,8 e 2,45 GHz. Um Esquema representativo do módulo adotado está presente na figura 1.3.

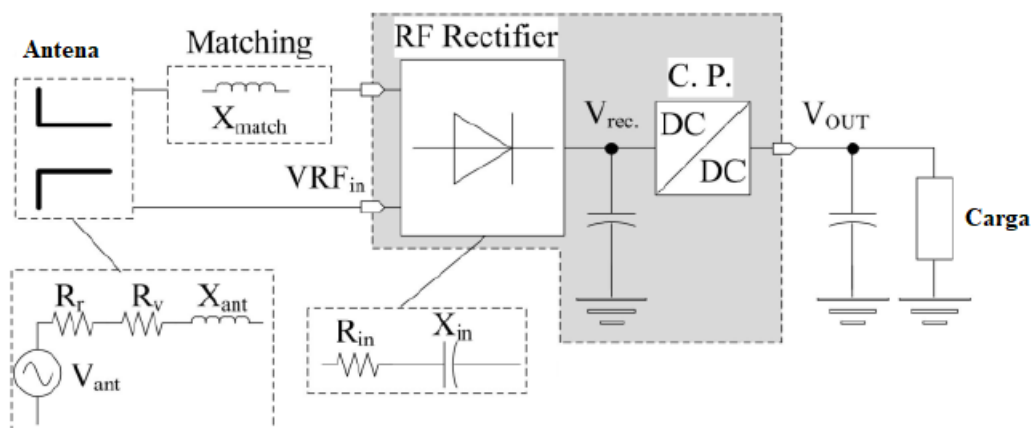


Figura 1.3: Circuito RF *Harvesting* [6].

Neste trabalho os autores utilizam uma antena de dipolo dobrado de dois fios. Este tipo de antena tem a vantagem de possuir um elevado valor de resistência de radiação, o que irá aumentar a tensão na antena. É utilizado um retificador de 6 estágios de ligação cruzada, recorrendo a transístores com uma tensão limiar baixa (V_{th}) e condensadores de acoplamento. Este tipo de retificador permite evitar as quedas existentes no V_{th} , bem como uma distribuição das capacidades parasitas devido às suas entradas diferenciais.

Todo o seu dimensionamento foi pensado de modo a diminuir o consumo do circuito e fazendo com que este possa trabalhar com uma baixa tensão na entrada. O esquema elétrico deste circuito encontra-se na figura 1.4.

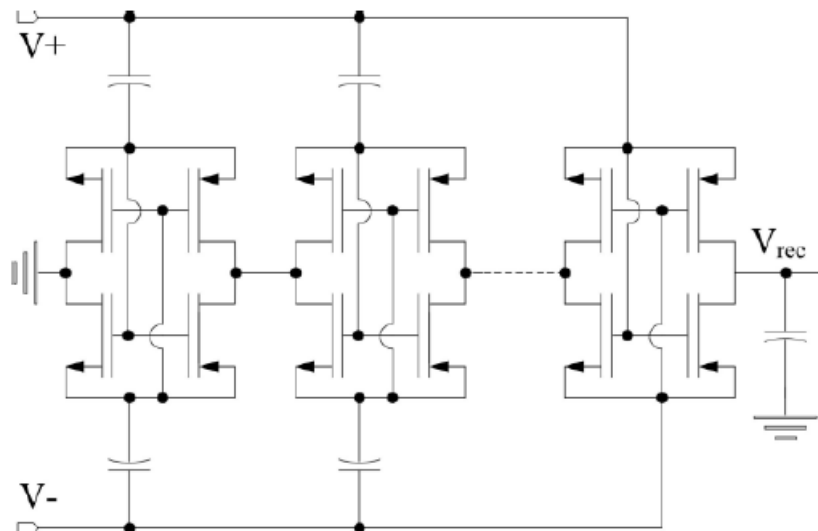


Figura 1.4: Retificador de 6 estágios [6].

Para que o *Charge Pump* (CP) funcione é necessária a existência de um *clock*. O valor deste *clock* deve ser escolhido tendo em conta a corrente na carga. Como esta apresenta um baixo valor é possível escolher uma frequência baixa. Contudo, com uma baixa frequência origina um maior valor eficaz na corrente, o que leva à escolha de condensadores de maior valor nominal.

Em contrapartida, com um valor de frequência elevado poderão existir perdas de comutação. Deste modo, os autores optam pela frequência de 200 kHz como frequência de comutação.

Para a realização do *clock* do sistema os autores utilizam um oscilador em anel de 7 estágios, que irá funcionar com uma tensão de alimentação de cerca de 150mV. Foi utilizado um circuito de tensão de referência de 250mV, de forma a ser fornecida uma tensão constante ao oscilador. Também é utilizado um circuito com referência de 350mV para alimentar o inversor seguinte ao oscilador de forma a aumentar a tensão do sinal.

Os restantes inversores são dimensionados com tamanhos superiores sempre ao que antecede, de modo a ligarem aos condensadores do CP, como se encontra representado na figura 1.5.

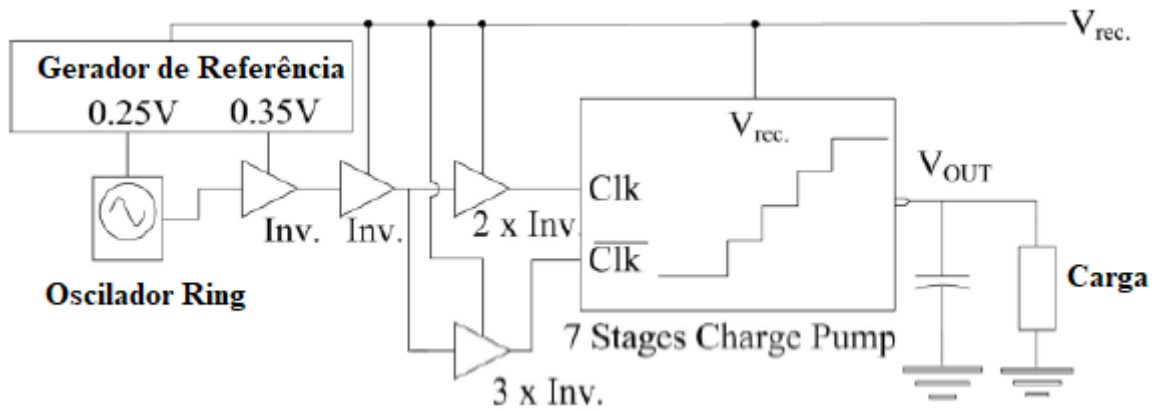


Figura 1.5: Diagrama de blocos do *clock* [6].

Por fim é apresentado o CP, composto por 7 estágios cruzados e usando *Reverse Bulk Biasing* de forma a aumentar a tensão de saída e poder alimentar a carga. O esquema do CP encontra-se na figura 1.6.

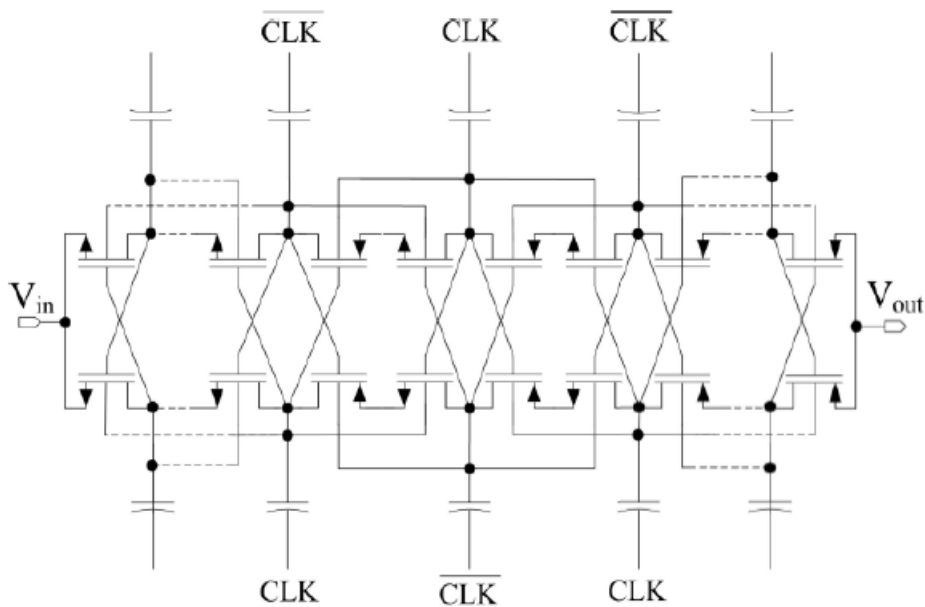


Figura 1.6: Esquema do *Charge Pump* [6].

Este tipo de CP é composto por dois percursos controlados pelo *clock* já referido. Cada percurso tem um condensador, um NMOS e um PMOS. Quando ligado o NMOS liga o condensador à entrada do CP, enquanto que o PMOS liga este condensador ao estágio seguinte. Como a *gate* dos transístores é polarizada pelo condensador oposto, neste dispositivo, não existe queda na tensão limiar. Este tipo de montagem também reduz a corrente inversa causada pelas transições de comutação. No final são

obtidos valores de tensão de 0,3V à saída do retificador podendo estes ser aumentados até 6V à saída do CP, com um valor de entrada de -20 dBm.

No trabalho [7] é apresentada uma rectena, que consiste em dois módulos: a antena e um retificador. A rectena possui as seguintes características [7]:

- Grande eficiência de conversão;
- Uma configuração de baixo perfil;
- Polarização circular;
- Operação de dupla frequência;
- Configuração de matriz;
- Operação de grande largura de banda.

Neste trabalho [7] é pretendido alimentar um *Deep brain stimulation* (DBS). Para este fim, foi tido em consideração a necessidade de uma antena de pequenas dimensões e deste modo, foi escolhida uma antena planar invertida-F (PIFA) [7]. Foi escolhido um retificador em ponte para a retificação de onda completa.

Na figura 1.7 está presente a antena utilizada pelos autores e na figura 1.8, o esquema do retificador utilizado em [7].



Figura 1.7: Antena PIFA [7].

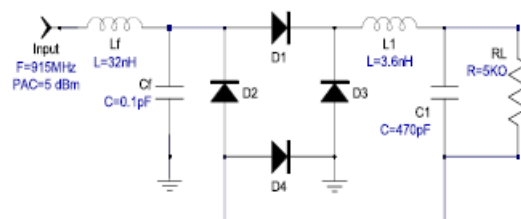


Figura 1.8: Esquema do retificador com um circuito em L de *matching* [7].

O funcionamento deste retificador pode ser dividido num ciclo positivo e um ciclo negativo. Durante o ciclo positivo, somente os díodos D1 e D4 estão a conduzir, enquanto que os restantes se encontram ao corte, o que resulta com que a tensão à saída do condensador C1 seja igual à tensão que se encontra à entrada.

Durante o ciclo negativo acontecerá o contrário ou seja, os díodos que estão à condução serão D2 e D3, enquanto que os restantes estarão ao corte, a tensão à saída do condensador C1 acaba por ser igual à tensão que se encontra à entrada. Os autores utilizam díodos de Schottky, de modo a contrariar as quebras de tensão nos díodos ativos em cada ciclo e desta forma, tornam esta montagem numa boa opção para aplicações de baixo consumo. No final, a uma distância de 20cm, foi possível obter um máximo de 2V na saída.

Os *wearables* também são um exemplo onde a recolha de energia pode ser aplicada. Em [8] é realizado o *design* de uma rectena para alimentar um dispositivo biomédico.

Nesta abordagem a rectena é composta por uma antena planar *patch* e um retificador de um estágio *Greinacher*, onde foi adicionado um *Radio Frequency Choke* (RFC) de modo a aumentar a tensão de saída do circuito [8].

Neste trabalho, ao contrário dos apresentados anteriormente, é escolhido um material têxtil como substrato da antena, o que possibilita uma melhor facilidade de integração e um menor peso quando utilizado em roupa [8].

Na indústria existem vários materiais que podem ser usados. Contudo é necessário ter em conta as suas características nomeadamente a tangente de perdas, bem como a respetiva constante dielétrica.

Tendo em conta a análise dos materiais, os autores escolheram o material Cordura como substrato para a antena. Deste modo a antena e retificador utilizados em [8] encontram-se representados nas figuras 1.9 e 1.10, respetivamente.



Figura 1.9: Antena planar *patch* [8].

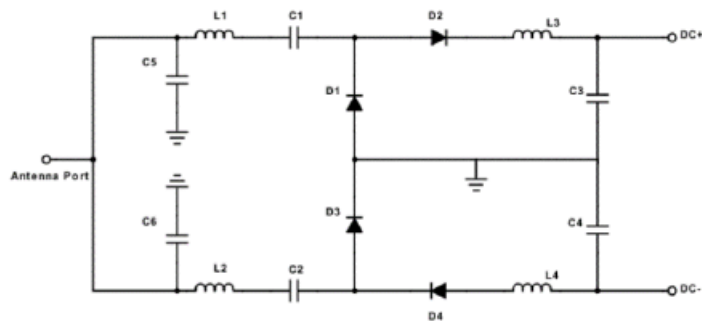


Figura 1.10: Retificador de estágio único Greinacher [8]

Para este retificador foram escolhidos díodos de Schottky, de modo a reduzir a queda de tensão nos mesmos, bem como a adição de duas bobinas L3 e L4 que constituem o RFC.

No trabalho são recolhidos resultados utilizando apenas uma antena deste tipo e também um array de 2×2 , com várias antenas planares idênticas. Dos testes realizados com apenas uma antena o máximo que se consegue retirar será o valor de 2V a apenas 21cm, enquanto que com o *array* o máximo será 11V a 21cm e os 2V apenas atingidos a cerca de 1,5m.

Outro exemplo de *wearable* está presente em [9]. Neste trabalho é desenvolvido um sistema *wearable* que recebe a energia fornecida de transmissões WiFi para, posteriormente, se alimentar um acelerômetro.

Na figura 1.11 encontra-se representado um esquema do funcionamento do sistema.

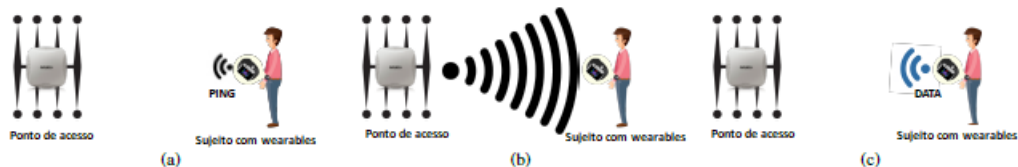


Figura 1.11: Modo de funcionamento do circuito proposto em [9].

O sistema funciona da seguinte forma:

- Em a), o dispositivo *wearable* envia um sinal quando é ativado usando movimentos com as mãos;
- O *Access Point* (AP) recebe o sinal e estima qual o *Angle of arrival* (AoA)
- O AP envia uma onda *beamformed energy packets* com uma maior quantidade de energia RF concentrada, que ao chegar ao dispositivo do utilizador será convertida em corrente elétrica no circuito de EH de RF do cliente.
- é carregado um super condensador que irá ser usado para ligar o acelerômetro, esta conversão é realizada pelo circuito de EH RF

- É feita a recolha de dados do acelerômetro e posterior transmissão.

O RF *Harvester* utilizado encontra-se representado na figura 1.12.

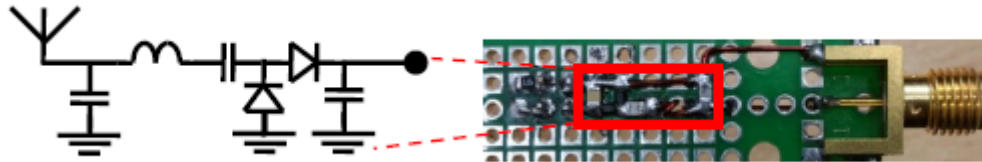


Figura 1.12: RF *Harvester* [9].

Na figura podemos verificar a antena seguida de um circuito LC e um simples retificador. Posteriormente este retificador é ligado a um conversor *boost*, BQ25570, capaz de realizar um aumento da tensão de 100mV para 2,57V. No final o circuito irá alimentar um micro controlador e o acelerômetro.

Em [10] é realizado um sistema de monitorização de comida alimentado através de um sistema utilizando RF *harvesting*. A estrutura adoptada neste trabalho encontra-se representada na figura 1.13.

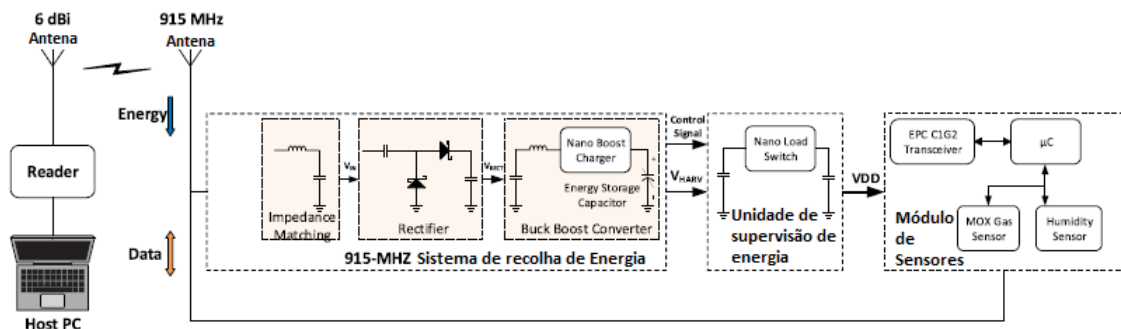


Figura 1.13: RF *Harvester* [10].

A antena escolhida pelos autores neste trabalho foi um *Inverted F Antenna* (IFA) tipo F invertida. Este tipo de antena tem as seguintes características:

- Baixo perfil
- Um bom custo tendo em conta a sua eficiência
- Facilidade de correspondência
- Capacidade de trabalhar em diferentes ambientes

sendo que esta foi desenhada para funcionar a uma frequência de 915 MHz.

O retificador a seguir à antena é um *Dickson* de um estágio baseado em díodos de *Schottky*, sendo os díodos escolhidos os HSMS 285C, com um factor de forma baixo e uma baixa tensão de limiar,

estando uma representação presente na figura 1.13. Por fim é utilizado um conversor *nano-power buck-boost* de modo a aumentar a tensão recebida e assim alimentar os sensores, sendo utilizado o modelo BQ25570 da *Texas Instruments*. Nos testes realizados foi possível obter até cerca de 2,75 V à saída do *harvester* com uma distância de 1,40 m.

1.3 Motivação e Objetivos

Atualmente são imensas as fontes existentes de RF e com tendência a aumentar. Estes dispositivos podem ir desde os mais pequenos tal como o *smartphone* utilizado por nós, até a uma estação de rádio. Da energia transmitida, uma grande parte acaba por não ser utilizada e acaba por ser perdida. A recolha desta energia radiada por este tipo de sistemas, poderá ser aproveitada para alimentar algum dispositivo eletrónico, de uma forma sustentável [11].

Durante os últimos anos o *Exercito Português* (EP) tem vindo a modernizar o Sistemas de Combate do Soldado (SCS). Com o tempo estes sistemas têm vindo a adaptar-se à necessidade de cada era [12].

Um problema presente em alguns dispositivos militares serão as baterias, podendo estas ser bastante pesadas o que vai afetar o desempenho do militar. Uma solução possível de modo a diminuir este peso e manutenção serão os sistemas de recolha de energia como é o caso da RF [13].

Este trabalho pretende estudar a concretização de um sistema de uma fonte de alimentação padronizada (1,2V cc) independente alimentado por energia RF em tecnologia CMOS. O sistema incluirá uma antena para recolha da energia RF radiada num espaço próximo, um bloco de retificação da onda recebida, de valor geralmente na ordem das centenas de mV, e a elevação desse valor através de um bloco comutado indutivo do tipo *Boost*, para obter a tensão regulada padronizada.

2

Análise do Sistema de recolha e gestão de Energia

Conteúdo

2.1 Antena	14
2.2 Sistema de recolha e gestão de Energia	20
2.3 Retificador	21
2.4 Conversor Elevador BOOST	22
2.5 Oscilador	24

Para a realização de um sistema de recolha de energia a partir de RF é necessário a existência de 3 componentes essenciais, sendo eles, uma antena, um retificador e um circuito elevador de tensão contínua. As próximas secções incluem a descrição destes blocos funcionais.

2.1 Antena

A antena é o recetor de energia do sistema, que recolherá a energia das ondas eletromagnéticas, com vista à sua transformação em corrente elétrica.

Para a realização deste trabalho foi escolhida uma antena planar.

2.1.1 Antena Planar

A antena planar contém 2 partes fundamentais: o *patch* e o substrato.

O *patch*, por norma metálico, é o elemento impresso e possui uma determinada espessura, ficando por cima do substrato. Este também irá conter o plano terra na sua parte inferior.

Na figura 2.1 está presente um esquema tipo de uma antena planar.

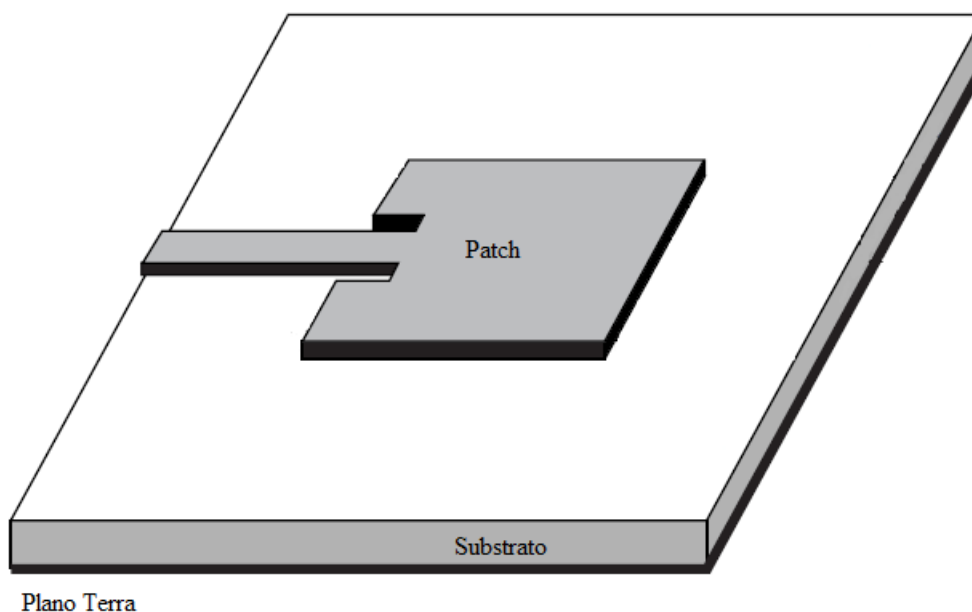


Figura 2.1: Exemplo antena planar [14]

O substrato possui dentro das suas várias características, a constante dielétrica e a espessura, que são determinantes para a construção e dimensionamento da antena.

Este tipo de antenas apresenta algumas vantagens em relação a outros, tais como:

- O volume e o peso reduzidos;
- O fabrico simples e económico, quando utilizada a tecnologia de circuitos impressos;
- Permite o seu projeto para diferentes frequências, sendo apenas necessário modificar as suas dimensões;
- Facilidade de integração em circuitos

Contudo também tem desvantagens:

- A largura de banda estreita;
- A existência de perdas no condutor e no dielétrico;
- A diminuição de eficiência devido à excitação de ondas de superfície.

2.1.2 Dimensionamento da antena

Para o cálculo das dimensões da antena utilizou-se a estrutura do trabalho [15], que se encontra representada na figura 2.2.

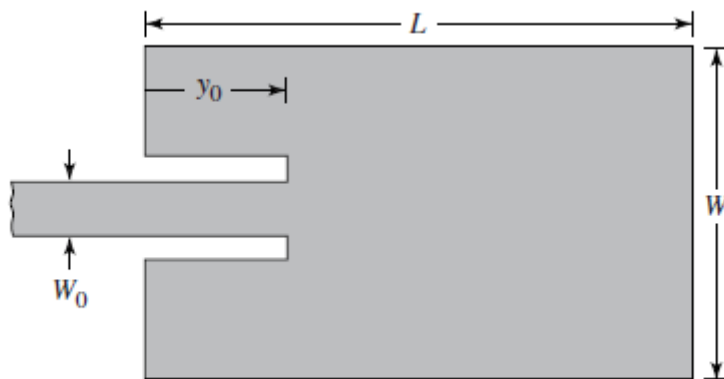


Figura 2.2: Geometria do *patch* da antena referida em [15]

De modo a obter a largura do *patch* (W), é necessário utilizar a equação que relaciona a largura do *patch*, a frequência de ressonância e a constante dielétrica (ϵ_r).

$$W = \frac{c_0}{2f_r} \sqrt{\frac{2}{\epsilon_r + 1}} \quad (2.1)$$

O Comprimento do *patch* (L) é dado por [15]:

$$L = \frac{1}{2f_r \sqrt{\epsilon_{reff}} \sqrt{\mu_0 \epsilon_0}} - 2\Delta L \quad (2.2)$$

Onde [15]:

$$\Delta L = 0,412h \frac{((\epsilon_{reff} + 0,3)(\frac{W}{h} + 0,264))}{(\epsilon_{reff} - 0,258)(\frac{W}{h} + 0,8)} \quad (2.3)$$

Sendo h o valor da espessura do substrato e ϵ_{reff} dado pela expressão

$$\epsilon_{reff} = \frac{\epsilon_r + 1}{2} + \frac{\epsilon_r - 1}{2} \left[1 + 12 \frac{h}{W} \right]^{-\frac{1}{2}} \quad (2.4)$$

Onde ϵ_r representa a constante dielétrica do material do substrato.

Considerando um valor para a impedância característica na linha de *microstrip* (Z_c), é possível calcular a largura da *feedline* (W_0) através do seguinte sistema

$$Z_c = \begin{cases} \frac{60}{\sqrt{\epsilon_{reff}}} \ln \left[\frac{8h}{W_0} + \frac{W_0}{4h} \right] & , \frac{W_0}{h} \leq 1 \\ \frac{120\pi}{\sqrt{\epsilon_{reff}} \left[\frac{W_0}{h} + 1,393 + 0,667 \ln \left(\frac{W_0}{h} + 1,444 \right) \right]} & , \frac{W_0}{h} > 1 \end{cases} \quad (2.5)$$

A distância y_0 pode ser calculada sabendo que se relaciona com a resistência de entrada da seguinte forma

$$R_{in}(y = y_0) = R_{in}(y = 0) \cos^2 \left(\pi \frac{y_0}{L} \right) \quad (2.6)$$

Sabendo que a resistência à entrada é dada por:

$$R_{in}(y = 0) = \frac{1}{2G_1 \pm G_{12}} \quad (2.7)$$

Onde G_1 representa o valor da condutância das fendas da antena e G_{12} a condutância mútua entre estas:

$$G_1 = \begin{cases} \frac{1}{90} \left(\frac{W}{\lambda_0} \right)^2 & , W \ll \lambda_0 \\ \frac{1}{120} \left(\frac{W}{\lambda_0} \right) & , W \gg \lambda_0 \end{cases} \quad (2.8)$$

$$G_{12} = \frac{1}{120\pi^2} \int_0^\pi \left[\frac{\sin \left(\frac{k_0 W}{s} \cos \theta \right)}{\cos \theta} \right]^2 J_0(k_0 L \sin \theta) \sin^3 \theta d\theta \quad (2.9)$$

Sendo que λ representa o comprimento de onda em espaço livre, k_0 corresponde à constante de propagação e J_0 a função de *Bessel* de ordem zero e de primeira espécie.

2.1.3 Esquema equivalente

De modo a ser possível a realização deste trabalho em tecnologia CMOS, é necessário obter um esquema elétrico equivalente ou modelo elétrico da antena, para que seja possível a simulação em ambiente de projeto eletrônico.

Desta forma, com o apoio da equação de Friis [16] e considerando que apenas teremos perdas em espaço livre, *Free Space Loss* (FSL), realizou-se uma aproximação a um circuito equivalente simples, composto por uma fonte sinusoidal e uma resistência.

Sabendo que a potência irá cair com uma geometria esférica, podemos retirar as perdas através da seguinte equação

$$FSL_{dB} = 20 \log_{10}(4\pi d/\lambda) \quad (2.10)$$

Onde d é a distância à antena e λ é o comprimento de onda da frequência pretendida.

A potência recebida pode ser calculada sabendo a potência da antena emissora, bem como os ganhos de ambas as antenas e as perdas, calculadas a partir da equação anterior.

Estas grandezas irão relacionar-se a partir da seguinte equação

$$P_r = P_t + G_T + G_R - FSL \quad (2.11)$$

Onde:

- P_t representa a potência da antena de transmissão;
- G_T representa o ganho da antena de transmissão;
- G_R representa o ganho da antena de recetora;

Por fim, apenas é necessário calcular a resistência da antena e retirar o valor da tensão, já que estas grandezas estão correlacionadas.

2.1.4 Simulação da antena planar

A realização da antena foi baseada em [14] e [15], contudo também foi utilizado o estudo realizado em [17], onde é estudada uma antena *patch* sintonizada na frequência de 2,45 GHz.

Deste modo foi simulada a antena considerando o material do substrato RT Duroid 5880, que possui uma constante de substrato de 2,33. Também foi considerado para o substrato uma espessura de 1,5 mm, e para o *patch* o valor de 0,05mm.

Após a realização dos cálculos e tendo em conta a informação fornecida em [17], as dimensões encontradas para a antena foram:

Largura (W)	48,14 [mm]
Comprimento (L)	39 [mm]
Largura da linha de transmissão (W0)	3 [mm]
Ponto de inset feed (y0)	14,24 [mm]

Tabela 2.1: Dimensões obtidas para a antena

De seguida, foi realizada a simulação da antena através de um software de simulação de elementos finitos, onde foi obtida a geometria representada na figura 2.3.

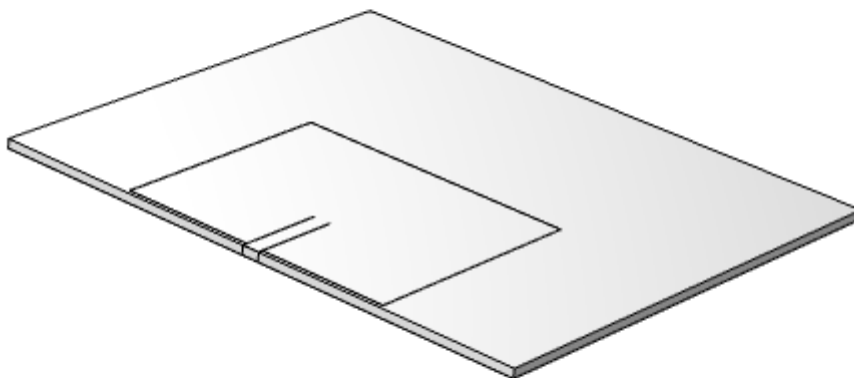


Figura 2.3: Antena obtida no software de simulação de elementos finitos.

De forma a confirmar a que frequência está sintonizada a antena, foi realizada um análise do parâmetro S11 em função da frequência, onde podemos verificar que a frequência de ressonância é 2,45GHz.

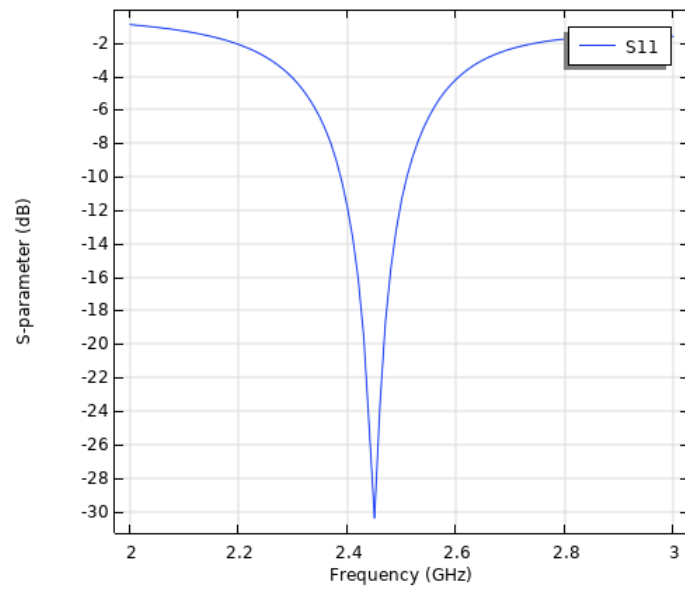


Figura 2.4: Resultados do parâmetro S_{11}

Por fim foi necessário verificar o ganho da antena a 2,45GHz para calcularmos o circuito equivalente, como descrito anteriormente.

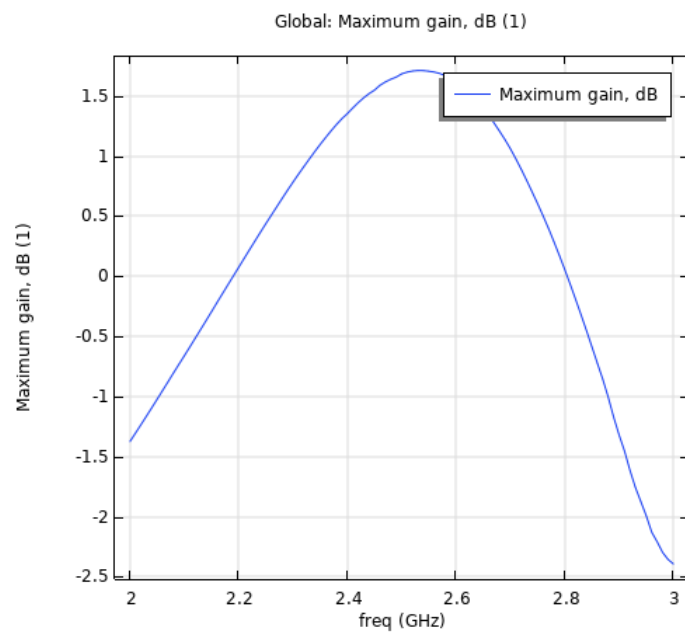


Figura 2.5: Resultados do Ganho da antena

2.1.5 Modelo elétrico da antena planar

Sabendo que:

- a resistência da antena proposta é de 142,61 Ω ;
- A antena proposta possui um ganho de 1,7 dB;

e considerando que a antena emissora possui um ganho de 12,85 dB e uma potência de 23dBm, de forma a calcularmos a tensão que teremos disponível na antena foi usada a equação 2.11 de forma a obtermos a potência recebida. De seguida, foi utilizada a expressão 2.12 para o cálculo da tensão.

$$V = \sqrt{P_r \times R_{ant}} \quad (2.12)$$

Variando a distância poderemos calcular os diferentes valores de tensão, para diferentes valores de distância de receção, como representado na figura 2.6:

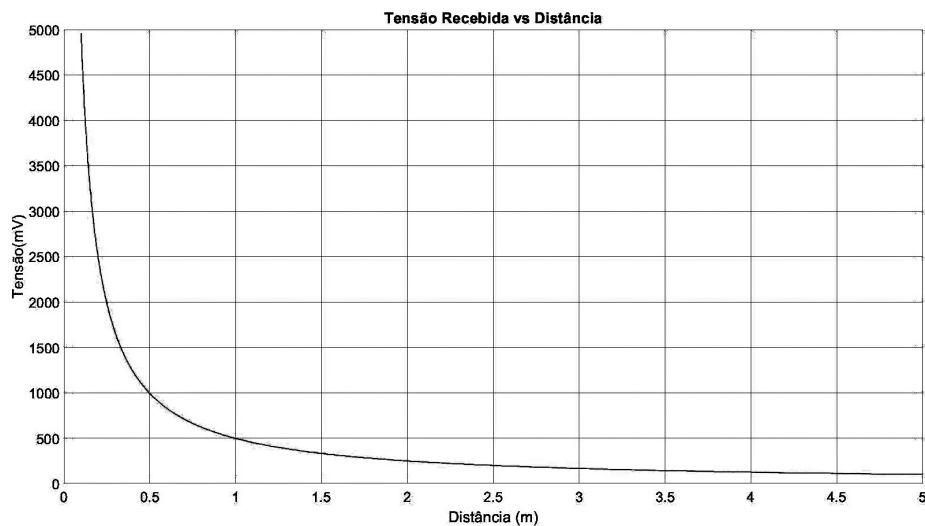


Figura 2.6: Resultados de distância vs tensão disponível

Desta forma iremos realizar o estudo considerando que nos encontramos a cerca de 0,5m metro do AP, o que corresponde a cerca de 1V na nossa antena recetora. Esta será representada posteriormente como sendo uma resistência e uma fonte sinusoidal.

2.2 Sistema de recolha e gestão de Energia

O sistema de recolha de energia, presente neste trabalho é composto pela antena recetora, um retificador e um circuito elevador de tensão, do tipo *BOOST* indutivo, que serão dimensionados e estudados através da ferramenta Cadence Virtuoso.

Na figura 2.7 encontra-se o diagrama de blocos do circuito estudado.

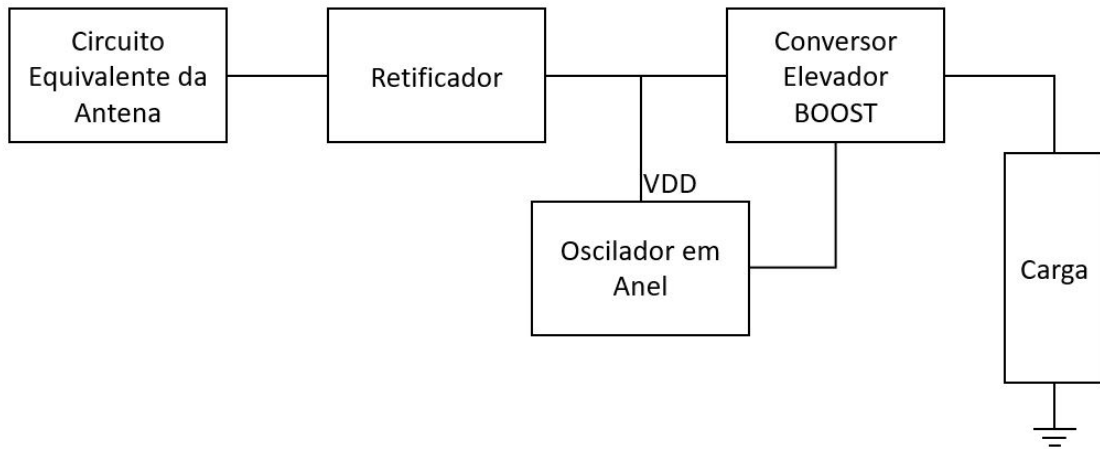


Figura 2.7: Diagrama do Sistema de recolha e gestão de Energia proposto.

O primeiro bloco, já estudado será a fonte simulada de RF, que será composta por uma fonte AC e uma resistência.

De seguida teremos um retificador de ligação cruzada, de modo a passar o sinal para DC, para posterior elevação no Conversor Elevador do tipo *BOOST*, do qual é possível retirar uma tensão mínima de 1,2V. Também ligado ao sinal retificado e à *gate* do Nmos do *BOOST* está um oscilador em anel de modo a realizar a comutação, tornando o sistema independente de outras fontes.

2.3 Retificador

Um dos desafios deste trabalho é a retificação de uma forma de onda com frequência na gama dos GHz. Dentro dos vários retificadores em tecnologia CMOS para estes valores de frequência, um dos mais comuns, de simples fabrico e realização, e que apresenta uma boa retificação da entrada está presente em [18].

Neste trabalho, é apresentado um retificador de acoplamento cruzado com um único estado, composto por 2 transístores NMOS e 2 transístores PMOS ligados de forma cruzada, como presente na seguinte figura 2.8.

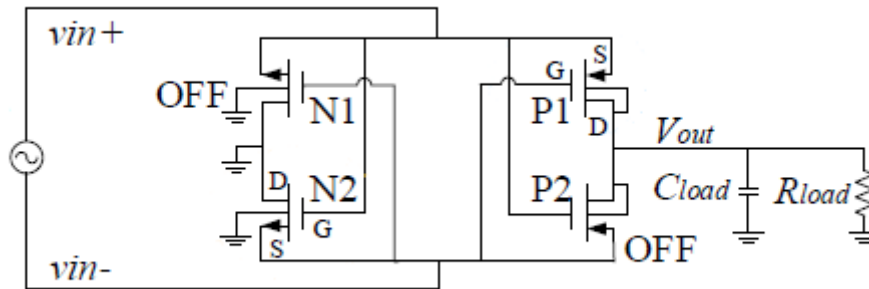


Figura 2.8: Circuito Retificador [18]

Este circuito funciona da seguinte forma:

Durante a fase positiva da entrada, os transístores P1 e N2 estarão ligados enquanto P2 e N1 estarão desligados. Com isto, é possível criar uma tensão através da corrente que chega à carga a partir de P1, após sair do terminal positivo da fonte e voltar ao terminal negativo através de N2, o que causa uma tensão contínua na carga. No caso de fase negativa teremos um comportamento idêntico, contudo P2 e N1 estão ligados, e P1 e N2 desligados já que o circuito possui uma estrutura simétrica.

2.4 Conversor Elevador BOOST

A tensão obtida à saída do retificador será de um valor bastante baixo rondando as centenas de mV. Este valor de tensão deverá então ser elevado para se obter uma tensão contínua superior a 1,2V. Desta forma é escolhido um conversor elevador do tipo *BOOST* indutivo. O esquema típico deste conversor está presente na figura 2.9, [19].

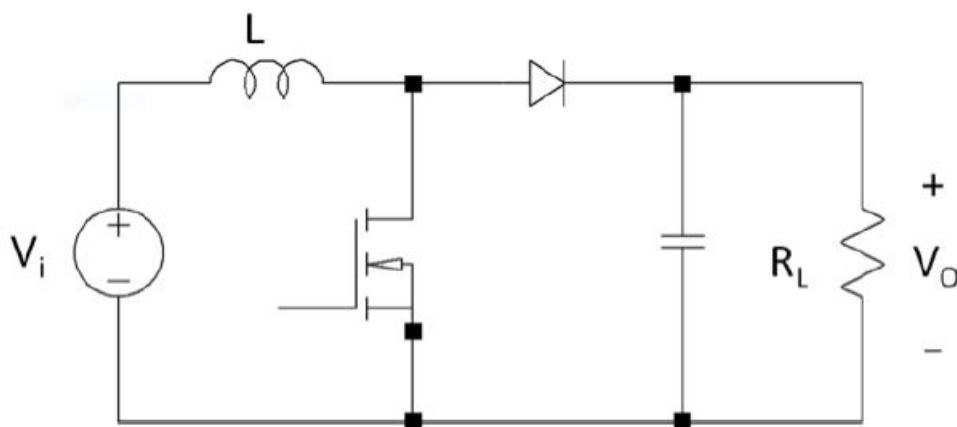


Figura 2.9: Circuito elevador *BOOST* [19]

Na *gate* do transistor está presente um sinal de relógio de onda quadrada, que neste caso é produzido por um oscilador em anel abordado mais à frente. Esta onda quadrada terá entre as suas várias características, a frequência de oscilação. A partir da frequência de oscilação é possível obter o fator de ciclo, D , já que:

$$D = \frac{t_{on}}{T_s} \quad (2.13)$$

No caso do conversor *BOOST* ideal, a tensão de saída do circuito irá depender somente da tensão de entrada e também do valor do fator de ciclo, segundo a seguinte expressão, [19], [20]

$$V_o = \frac{V_i}{1 - D} \quad (2.14)$$

Sendo a corrente de saída dada por, [19]:

$$I_o = I_i(1 - D) \quad (2.15)$$

Estas relações são válidas desde que o sistema se encontre em modo de condução contínua, *Continuous Conduction Mode* (CCM), [19].

O CCM, define-se como sendo o momento em que a corrente na bobina se mantém positiva por todo um período do relógio, como é possível observar na figura 2.10, [19].

O valor da tensão de saída no limite do CCM, sabendo a corrente média, pode ser calculada recorrendo à seguinte expressão [19], [20].

$$V_o = \frac{2Lf_s \bar{I}_L}{D(1 - D)} \quad (2.16)$$

Contudo esta expressão pode ser reescrita tendo em consideração que o circuito não terá perdas, também que a tensão na bobina é a mesma que a entrada durante o tempo de ligado e que a corrente média é igual à corrente de entrada ficamos com, [19]:

$$V_o = \frac{2Lf_s I_o}{D(1 - D)^2} \quad (2.17)$$

Este circuito permite outro modo de funcionamento, o modo de condução descontínua, *Discontinuous Conduction Mode* (DCM), [19], [20].

DCM é caracterizado pelo anulamento da corrente de descarga da bobina, no final do período do relógio, também presente em 2.10, [19].

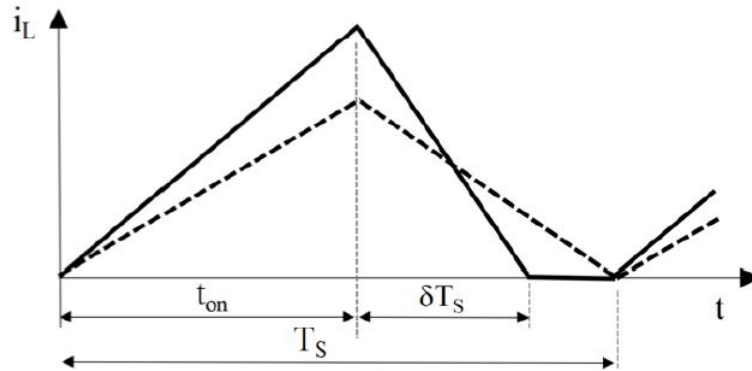


Figura 2.10: Corrente na bobina em CCM e DCM [19]

O modo de funcionamento do circuito *BOOST* pode ser controlado se tivermos algumas considerações. Considerando um valor para o fator de ciclo, de resistência da carga e a frequência de oscilação da onda quadrada, e relacionando a expressão 2.17 com a resistência de saída, é possível calcular um valor limite de L_{lim} , como está presente na seguinte expressão, [19], [20].

$$L_{lim} = \frac{D(1-D)^2 R_L}{2f_s} \quad (2.18)$$

Para valores inferiores a L_{lim} o circuito entra em DCM, que é a região onde a relação de conversão pode ser maior, sendo o valor da saída dado por, [19]:

$$V_o = \frac{V^i}{2} + \frac{V^i}{2} \sqrt{1 + \frac{2D^2 R_L}{f_s L}} \quad (2.19)$$

2.5 Oscilador

De entre os vários osciladores analisados, o oscilador em anel foi o escolhido para este trabalho, já que é um oscilador de fácil concretização em termos de posterior realização de *layout*.

2.5.1 Oscilador em anel

O oscilador do tipo anel consiste num determinado número de inversores ligados em realimentação positiva [21]. O número de inversores terá de ser sempre ímpar, de modo a evitar que o resultado à saída do último inversor seja igual à entrada [21], e assim existir um desequilíbrio persistente no sistema, o que permite criar a oscilação.

Na figura 2.11 apresenta-se o esquema de um típico oscilador em anel.

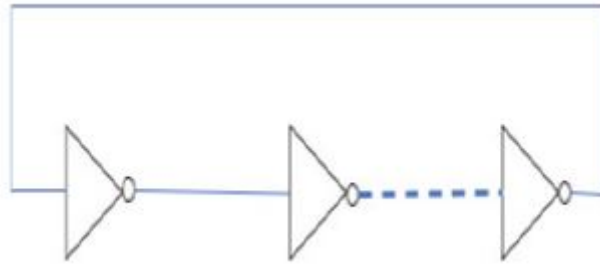


Figura 2.11: Típico Circuito oscilador em anel [21]

Cada um dos inversores é constituído por um PMOS e um NMOS. O PMOS ligado a VDD e o NMOS ligado a *ground* como demonstrado na seguinte figura 2.12 [21].

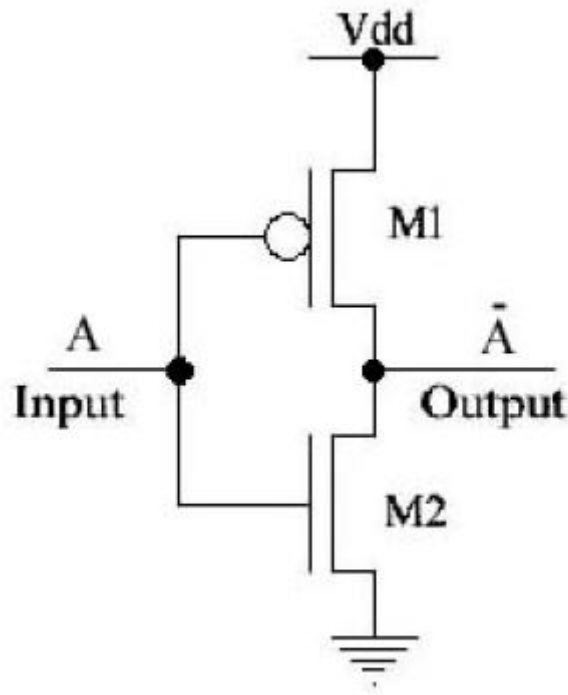


Figura 2.12: Típico Circuito de um inversor [22]

O inversor funciona de duas formas dependendo da sua entrada. Quando a entrada é alta o NMOS é ligado e o PMOS desligado, sendo a saída *ground*. Caso contrário, com uma entrada baixa, o transístor ligado será o PMOS e irá passar o valor de VDD para a saída, enquanto que o NMOS estará desligado, [21], [22].

A frequência deste oscilador é dada genericamente pela expressão

$$f_o = \frac{1}{2Nt_d} \quad (2.20)$$

Onde N é o número de estágios do circuito e t_d representa o atraso de propagação de cada estado, [21].

3

Sistema de recolha e gestão de energia de RF

Conteúdo

3.1 Retificador	28
3.2 Conversor Elevador BOOST	32
3.3 Oscilador em Anel	36
3.4 Sistema Completo	38

Este capítulo tem como objetivo o dimensionamento, e posterior validação dos blocos funcionais do sistema a estudar

Para a realização dos testes do sistema é utilizado o *software* de simulação Cadence Virtuoso, recorrendo ao PDK de um processo CMOS de $65nm$. e considerando que o sistema se encontra a uma distância de 50cm do seu AP, o que segundo 2.6 corresponde considerar à entrada uma senoide com 1V de amplitude.

3.1 Retificador

O retificador em [18], é constituído por transístores NMOS e PMOS. Para a sua análise, é necessário verificar quais os transístores mais adequados do processo CMOS de 65nm. Estes podem dividir-se em 4 grandes tipos, $Nmos_{rf}$, $Pmos_{rf}$, Nch e Pch.

De modo a auxiliar a escolha dos transístores que constituem o retificador, foi realizado um estudo no qual se varia a tensão VGS e se mede o valor da corrente no transístor para esse valor.

Deste modo foram elaborados os seguintes gráficos:

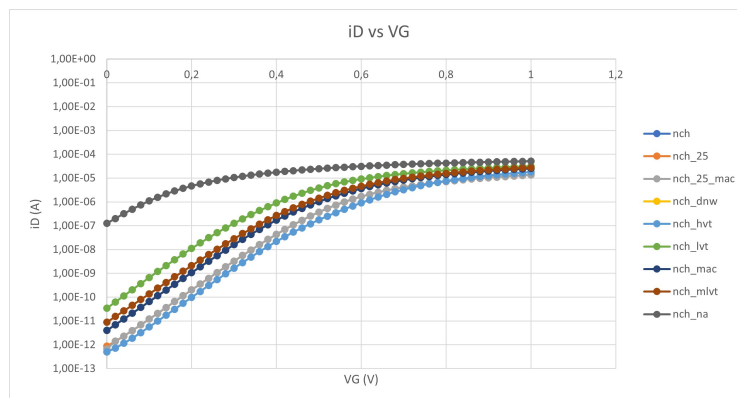


Figura 3.1: Resultados obtidos para transístor nch.

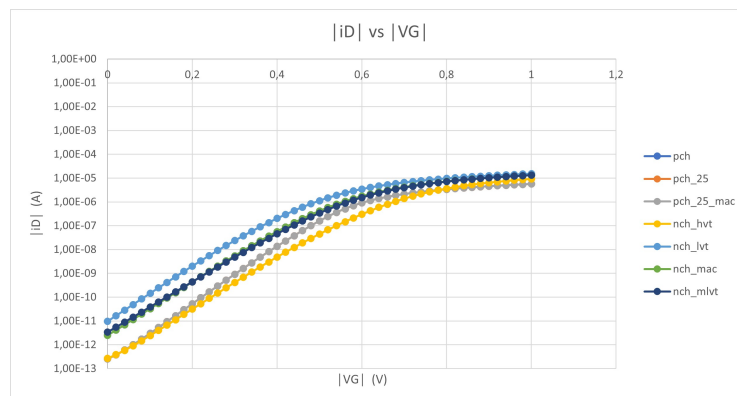


Figura 3.2: Resultados obtidos para transístor pch.

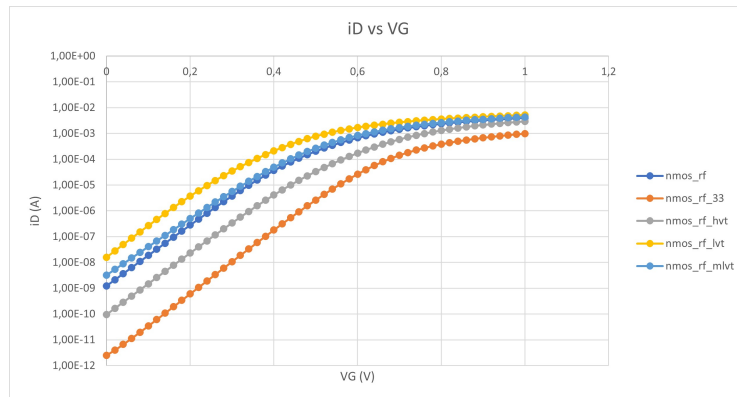


Figura 3.3: Resultados obtidos para transístor *Nmos.rf*.

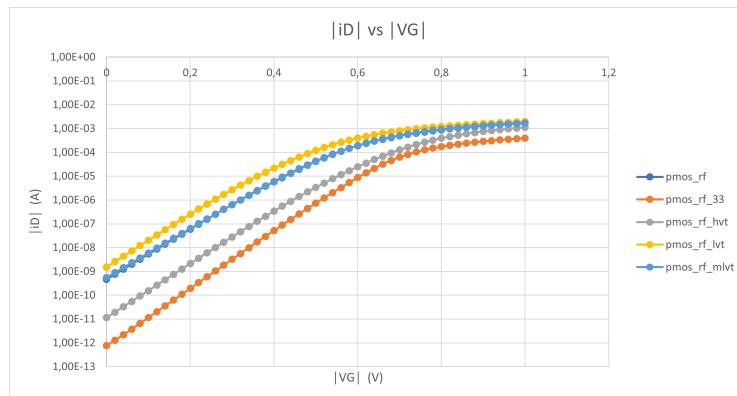


Figura 3.4: Resultados obtidos para transístor *Pmos.rf*.

A partir da análise dos gráficos é possível verificar que os transístores do tipo rf terão uma boa solução. No entanto, os mais adequados são os MOSFET lvt, já que apresentam maiores valores de corrente com a variação da tensão de entrada na *gate*, e a sua tensão de limiar é baixa.

Desta forma, foi testada uma hipótese com os transístores *Nmos_rf_lvt* e *Pmos_rf_lvt*. Contudo, após alguns testes e tendo em conta a retificação, foi possível chegar a melhores resultados utilizando transístores *Nmos_rf_mlvt*.

O circuito final encontra-se presente na figura 3.5.

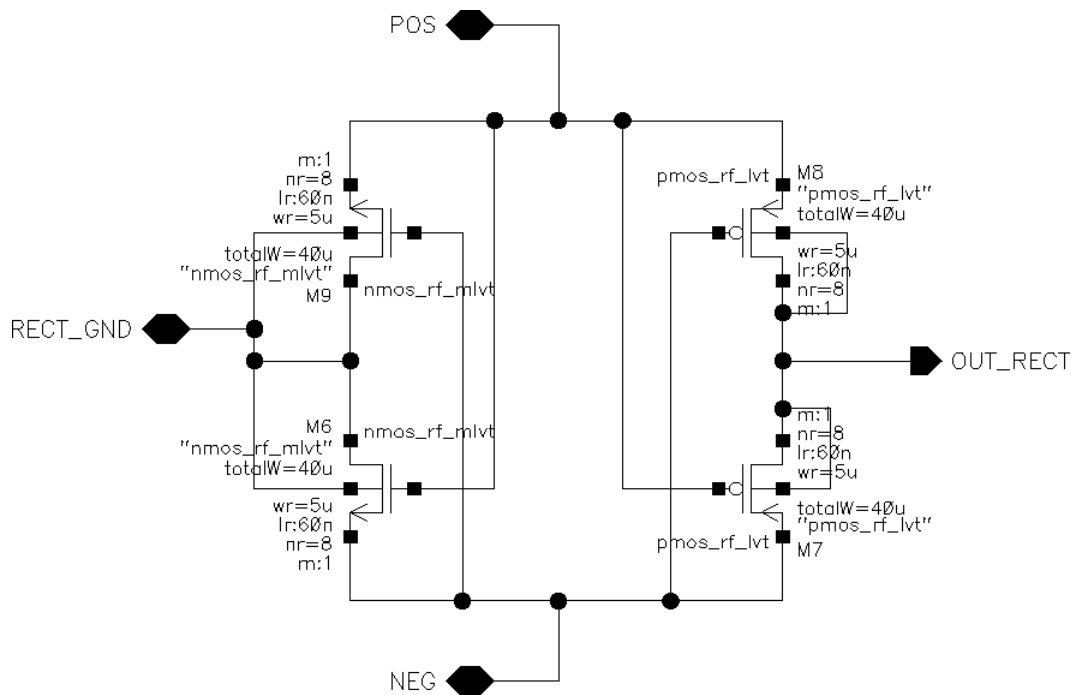


Figura 3.5: Esquema elétrico do retificador de ligação cruzada.

Deste modo foi criado o *testbench* da figura 3.6 para a realização dos testes de retificação.

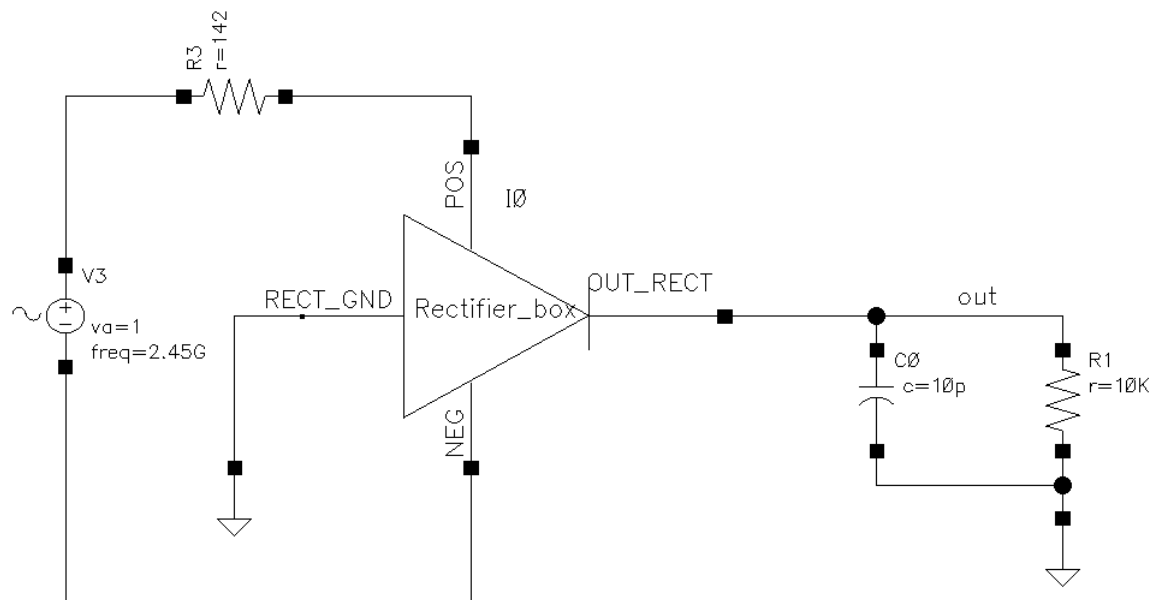


Figura 3.6: *Testbench* utilizado para a realização de testes do retificador

Os resultados de simulação tendo como base uma distância de 50cm à fonte de RF, e utilizando uma onda sinusoidal com 1V na entrada, são os mostrados na figura 3.7.

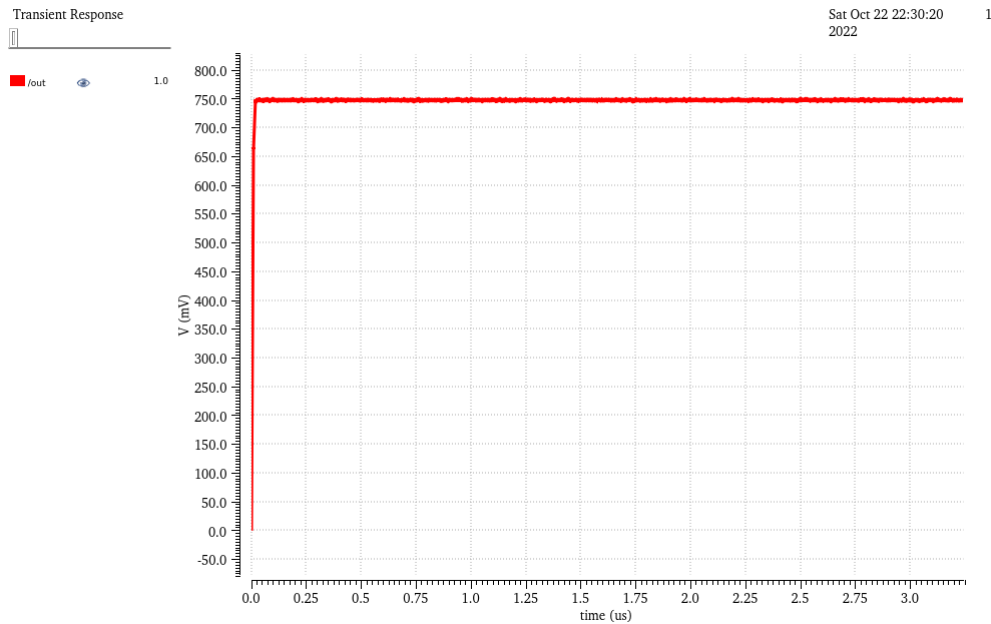


Figura 3.7: Resultados de retificação obtidos para distância de 50cm

De modo a efetuar um estudo mais aprofundado sobre o retificador construído, foram realizados testes que consistia na variação da resistência de saída mantendo o valor de tensão de entrada.

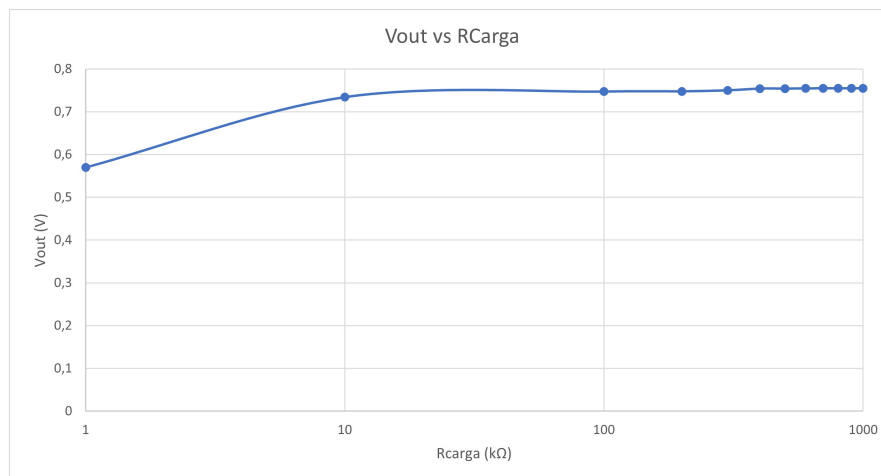


Figura 3.8: Resultados para o estudo variando a resistência de carga

A partir do gráfico 3.8 podemos concluir sobre a dependência do valor retificado em função de uma carga resistiva. Esta dependência é cada vez menos significativa à medida que o valor da carga aumenta.

Também é possível verificar que esta estabilização começa a ser visível entre os 10kΩ e os 100kΩ. Desta forma, foi feito um teste para estes dois valores resistivos, variando o valor de tensão à entrada do retificador. Os resultados para a resistência de 10kΩ encontram-se na figura 3.9, e para 100kΩ na figura 3.10.

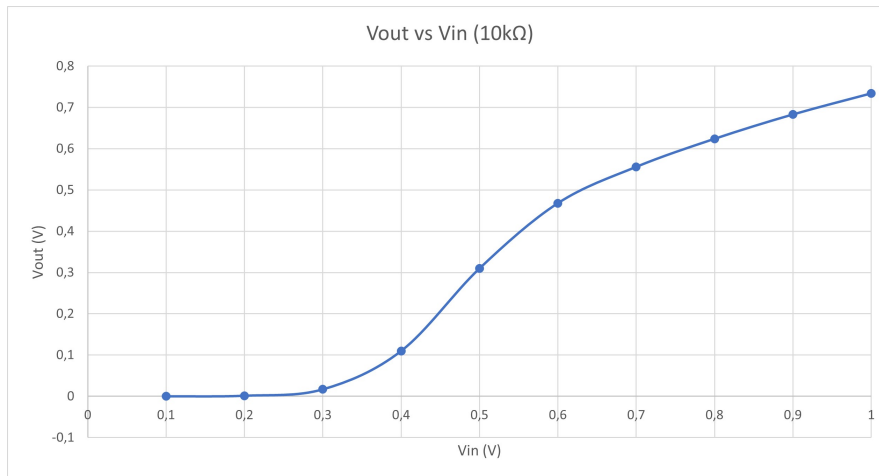


Figura 3.9: Resultados para o estudo variando o valor de Vin com 10kΩ

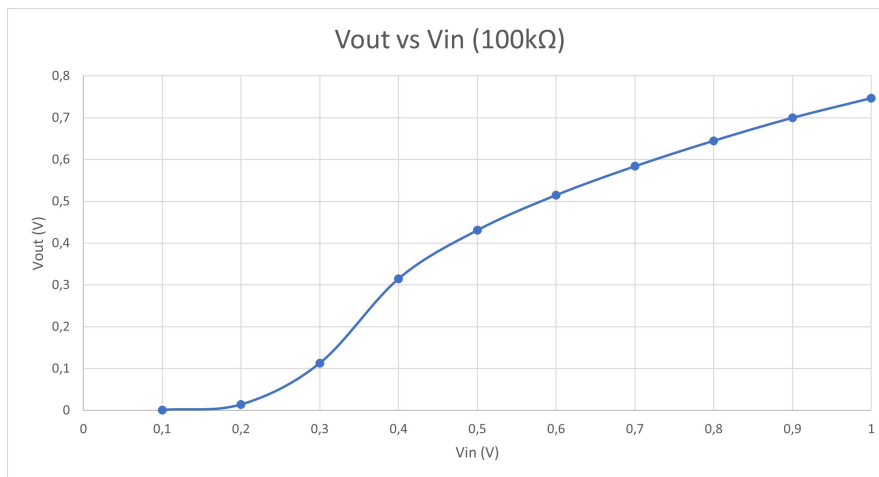


Figura 3.10: Resultados para o estudo variando o valor de Vin para uma carga fixa de 100kΩ

A partir dos gráficos obtidos, podemos concluir que o circuito começa a apresentar valores aceitáveis a partir dos 500mV tendo uma perda de 200mV em relação ao valor retificado.

3.2 Conversor Elevador BOOST

Para o dimensionamento de um típico conversor elevador *BOOST*, é necessário escolher adequadamente os quatro componentes do circuito: uma bobina, um transistor Nmos, um diodo e um condensador.

Para o transistor do tipo Nmos foram utilizados como referência os gráficos 3.3 e 3.1.

Utilizando o critério anterior, o transistor escolhido foi o *Nmos_rf1vt*, já que possui a melhor relação corrente ID em relação ao valor de tensão na *gate*, e porque apresenta uma tensão de limiar baixa,

adequada para aplicações de baixo valor de alimentação.

Sabendo que o circuito apresenta a maior relação de conversão em DCM foi calculado o valor da bobina, tendo em conta as seguintes condições:

- $f_s = 5MHz$
- $ton = 100ns$, ou seja $D=0,5$
- $Rcarga = 47k\Omega$

Utilizando a equação 2.18 podemos definir que para valores inferiores a $L_{lim} = 587,5\mu H$ o circuito estará em DCM.

De seguida, foi elaborado um projeto deste conversor, utilizando uma bobina, um transistor $Nmos_{rf_lvt}$, um diodo pdio do processo de 65nm, e um condensador. Contudo, para o valor de comutação escolhido (5 MHz) tanto a bobina como o condensador deverão ser componentes externos, *Surface-Mount Device* (SMD). Os valores otimizados são de $100\mu H$ para a bobina, e $100pF$ para o Condensador.

Desta forma foi elaborado o esquema do circuito para posterior integração no sistema do *BOOST*, e também o respetivo *testbench*.

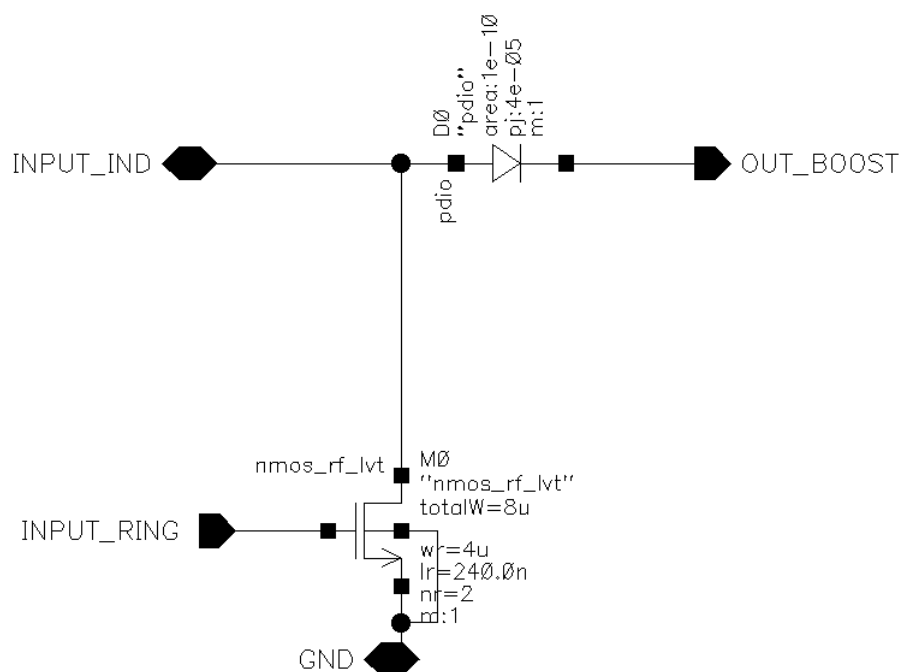


Figura 3.11: Esquema elétrico da parte dos semicondutores do conversor elevador

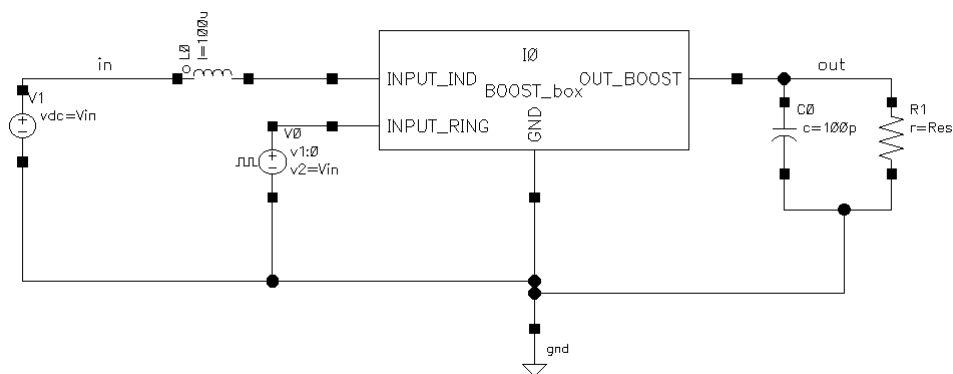


Figura 3.12: Testbench do conversor elevador

Como é possível verificar na figura 3.12, tanto a fonte de tensão contínua, que estará a simular o retificador, como o gerador de onda quadrada têm o mesmo valor de amplitude, V_{in} , já que neste sistema estes valores são obtidos da fonte RF retificada.

De modo a testar este circuito foi feito um teste alterando somente a tensão de entrada de modo a verificar, não só quando o sistema começará a responder ao oscilador em anel mas também a dependência da saída em função da entrada, estando os resultados no gráfico 3.13.

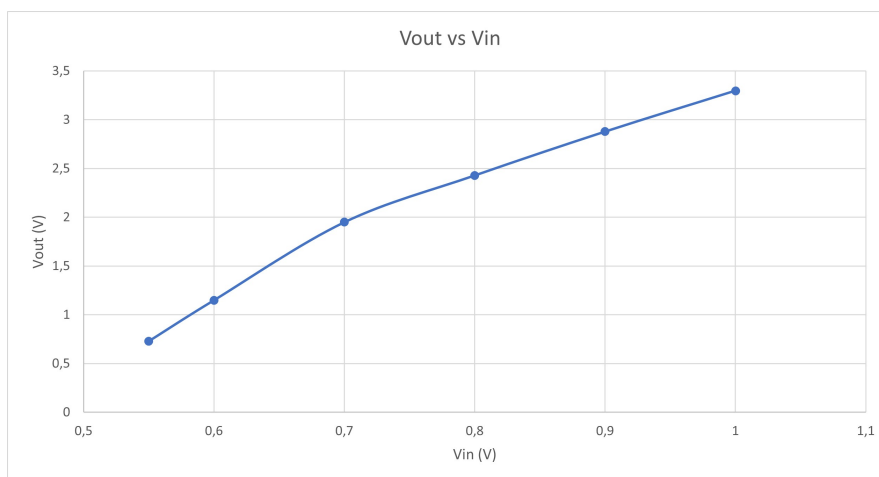


Figura 3.13: Resultados para o estudo variando o valor de V_{in} .

Os valores apenas são apresentados a partir dos 550mV pois é a tensão onde o *BOOST* começa a ter funcionalidade.

Para o valor de teste foi considerado que existem no mínimo 700mV à saída do retificador, tendo por referência o gráfico da figura 3.8, o que leva à resposta do circuito apresentada no gráficos 3.14.



Figura 3.14: Resposta do circuito *BOOST* a uma tensão de 700mV. No primeiro gráfico: tensão retificada a castanho, sinal de relógio a cinzento e tensão de saída a amarelo. No segundo gráfico: a corrente na bobina do conversor. No terceiro gráfico: tensão entre o mosfet e o diódo, Vx.

Como é possível verificar, existe o *BOOST* da tensão de entrada de 700mV para 1,96V. Também é de notar que a corrente na bobina apresenta uma forma triangular, atingindo zero, com uma ligeira oscilação durante o corte dos semicondutores, podendo aferir-se que o conversor está em DCM.

Nestas condições, foi feito um teste mantendo a tensão entrada e variado o valor da resistência de carga.

Os resultados obtidos encontram-se na figura 3.15.

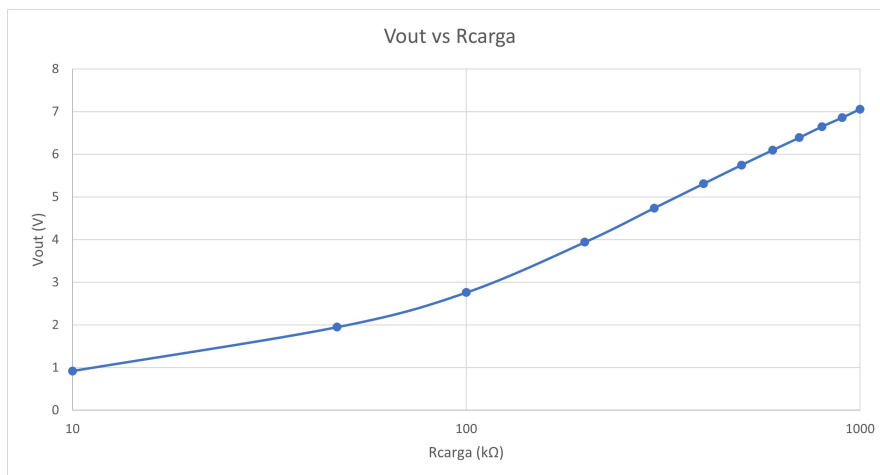


Figura 3.15: Resultados para o estudo variando o valor da carga para uma tensão de 700mV.

Podemos verificar a existência de uma tendência crescente do valor da tensão de saída, em função da carga resistiva, conseguindo 7V com uma carga de 1MΩ. Evidentemente, estes valores não são concretizáveis neste processo CMOS, uma vez que os MOSFET usados são de muito baixa tensão

(inferior a 1,5V).

3.3 Oscilador em Anel

Como já foi referido é necessário a existência de um sinal de relógio para comutar o transístor do conversor BOOST.

Desta forma é usado um oscilador em anel, que consiste num conjunto de inversores interligados com uma realimentação positiva.

Foram utilizados inversores da tecnologia do tipo lvt sendo os que têm o menor valor de tensão limiar, retirando os dois últimos que foram criados de raiz de forma a ser possível criar um *buffer* para uma melhor resposta. Após vários testes e análise de simulações, chegou-se a um circuito final com 5 estágios, e dois inversores *buffer*, como mostrado na figura 3.16.

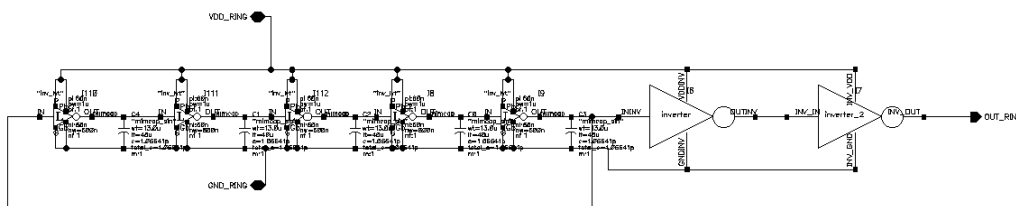


Figura 3.16: Esquema elétrico do oscilador em anel

As dimensões dos componentes estão dispostas na tabela 3.1

	Nmos		Pmos		Cap (pF)
	W (um)	L (um)	W (um)	L (um)	
Inversores do RO	0,6	0,06	1	0,06	-
Inversor Buffer 1	1	0,06	3	0,06	-
Inversor Buffer 2	3	0,06	10	0,06	-
Condensador	-	-	-	-	1,06

Tabela 3.1: Dimensões Componentes RO

Neste circuito, foi feito um teste alterando o valor da tensão de entrada, de modo a verificar o seu impacto na frequência de oscilação, como demonstrado na figura 3.17.

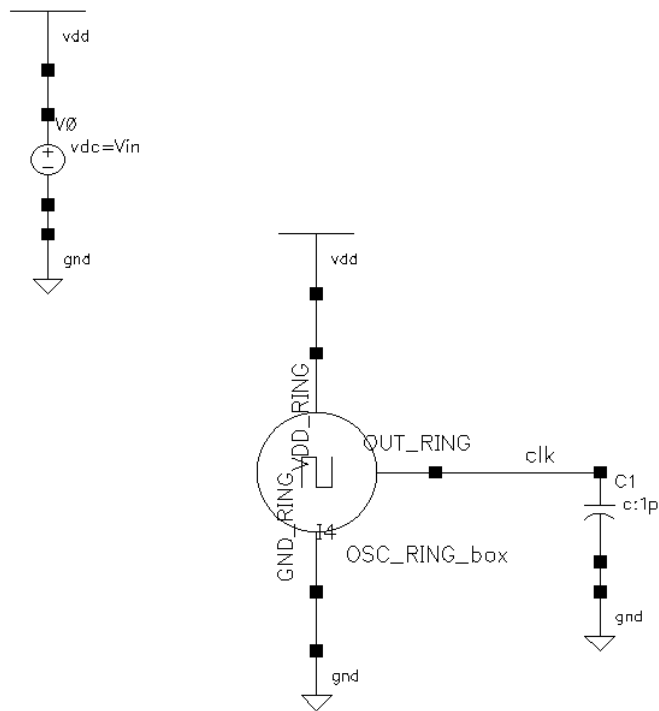


Figura 3.17: Testbench do oscilador em anel

Os resultados encontram-se no gráfico da figura 3.18.

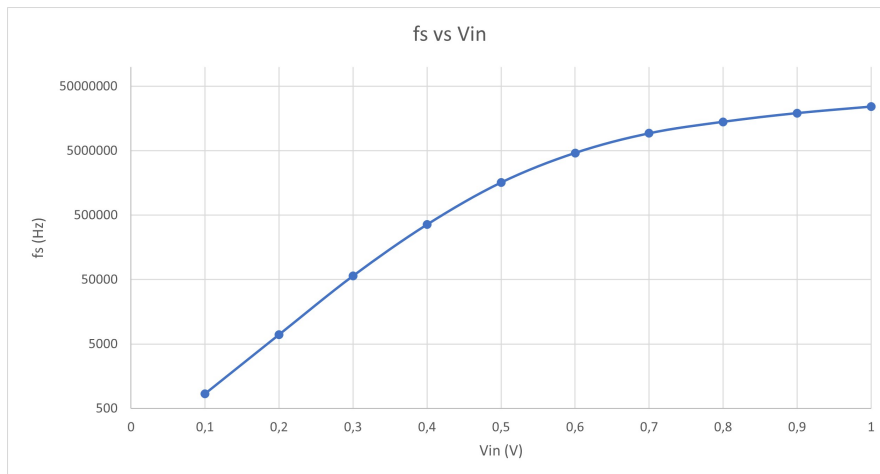


Figura 3.18: Frequência em função da tensão aplicada em VDD

Como é possível observar os valores de frequência inicialmente apresentam um aumento considerável a cada 100mV, começando a apresentar uma estabilização para os valores de tensão mais elevados.

3.4 Sistema Completo

Antes de agregar os blocos funcionais para criar o sistema completo, foi feita uma simulação apenas com o oscilador e o conversor de modo a validar este subcircuito, utilizando o *testbench* da figura 3.19.

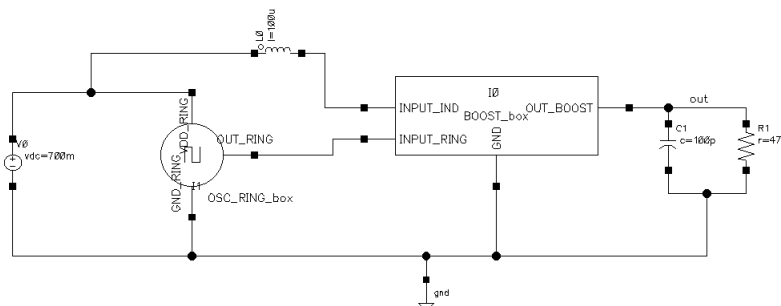


Figura 3.19: *testbench* para validação do subcircuito RO ligado ao BOOST

Colocando uma tensão de 700mV na entrada, foi possível apurar um aumento da frequência para 10MHz. Mesmo assim foi possível obter um boost como se pode observar pelo gráfico da figura 3.20.

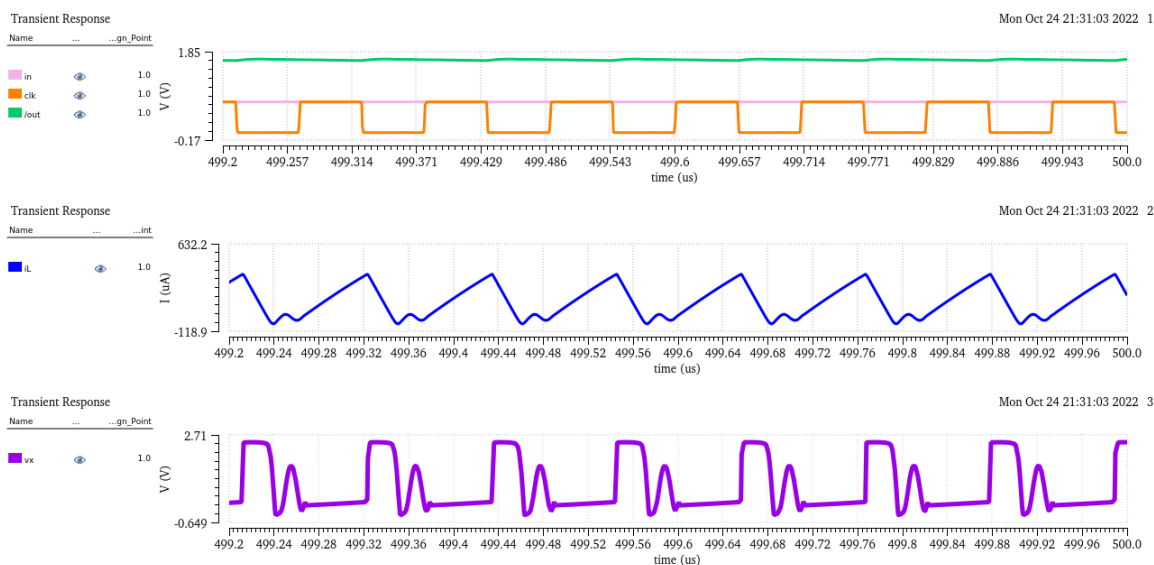


Figura 3.20: Resultados obtidos do conjunto RO com BOOST. No primeiro gráfico: tensão retificada a rosa, sinal de relógio a laranja e tensão de saída a verde. No segundo gráfico: a corrente na bobina do conversor. No terceiro gráfico: tensão entre o mosfet e o diodo, Vx.

Como é possível verificar pelo gráfico anterior temos um aumento da frequência, de 5MHz para 10MHz. Contudo, o sistema continua com uma boa resposta. É possível verificar uma diminuição da tensão de saída chegando agora a 1,66V.

Por fim, o circuito retificador foi adicionado ao restante circuito, e são adicionados os PAD necessários para a realização do *layout* do circuito, sendo este que irão realizar a ligação entre os com-

ponentes exteriores e os blocos integrados no processo CMOS de 65nm. O resultado está presente na figura 3.21.

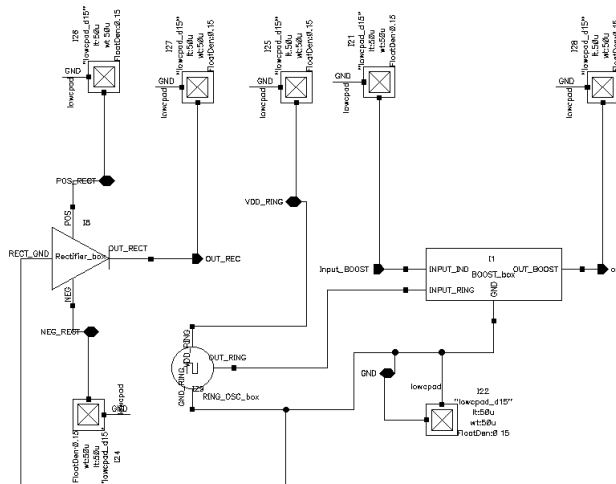


Figura 3.21: Esquema elétrico da parte integrada em tecnologia CMOS de 65nm

Por conseguinte, foi criada a *testbench* juntando o sistema integrado e os componentes externos, isto inclui a bobina, o condensador do *BOOST* e um condensador à saída do retificador para uma melhor retificação sendo o valor deste escolhido com base nos resultados obtidos.

Desta forma, foi elaborado o *testbench* da figura 3.22 que conta com o sistema completo bem como o circuito equivalente da antena recetora de RF.

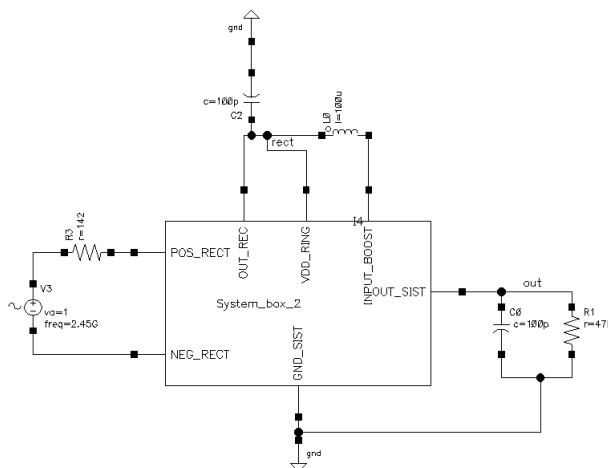


Figura 3.22: *testbench* do sistema completo

Por fim foi realizada um simulação com o sistema completo, cujos resultados estão presentes no gráfico da figura 3.23.

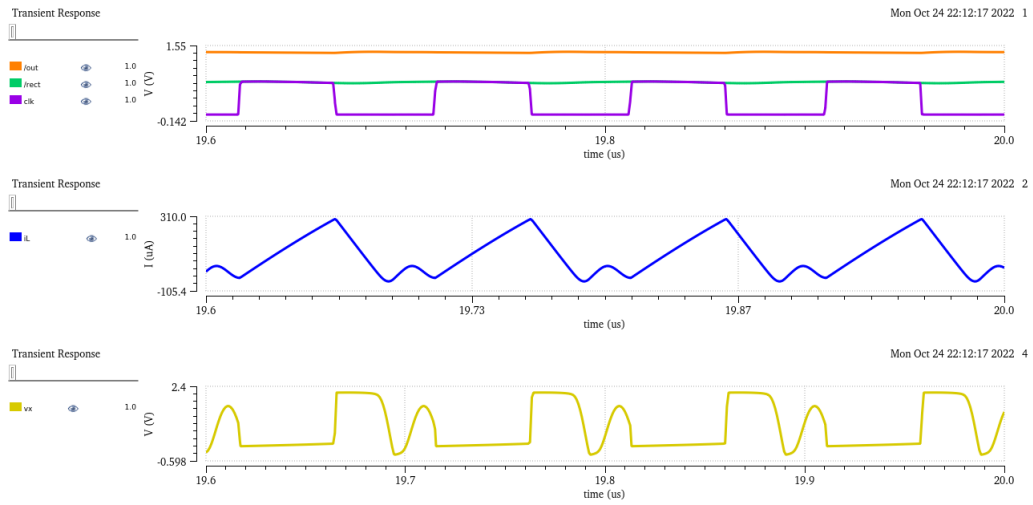


Figura 3.23: Resultados obtidos para o sistema completo. No primeiro gráfico: tensão retificada a verde, sinal de relógio a roxo e tensão de saída a laranja. No segundo gráfico: a corrente na bobina do conversor. No terceiro gráfico: tensão entre o mosfet e o diodo, Vx

É visível uma elevação do valor do sinal retificado, de cerca 700mV para 1,5V. Também é possível confirmar a frequência de oscilação de 10MHz. Por fim podemos constatar que o *BOOST* se encontra em DCM, já que a corrente na bobina apresenta uma forma triangular que se anula, ainda que esteja presente uma oscilação.

4

Sistema híbrido final

Conteúdo

4.1 Layout final	42
4.2 Resultados de simulação com <i>corners</i>	43

Neste capítulo são abordados os testes finais realizados no sistema completo, já com concretização em layout final, bem como a determinação das especificações de funcionamento, com base na dispersão condicionada pelos corners do processo CMOS de 65nm.

4.1 Layout final

O passo final, para validação e posterior fabricação do sistema, é a realização do seu *layout*. De modo a chegar ao *layout* do sistema foi antes criado o *layout* de cada bloco funcional do sistema.

Os resultados são os mostrados nas figuras 4.1, 4.2 e 4.3.

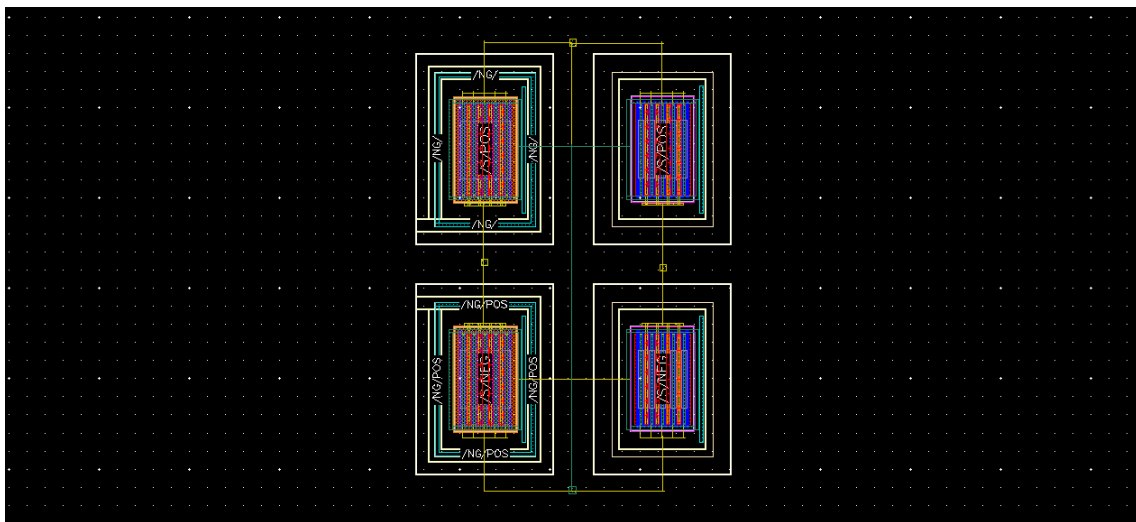


Figura 4.1: Layout do retificador.

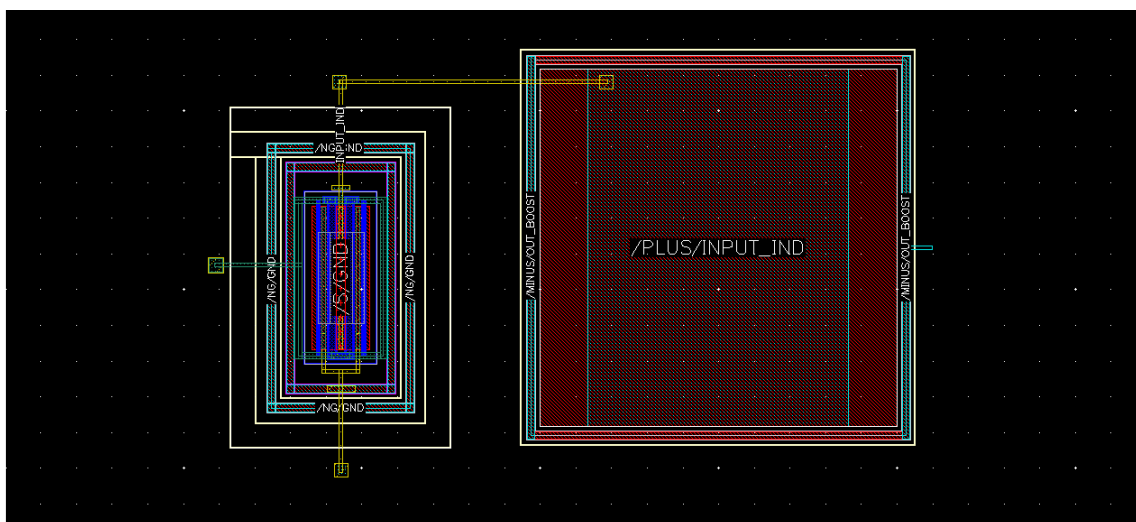


Figura 4.2: Layout do BOOST.

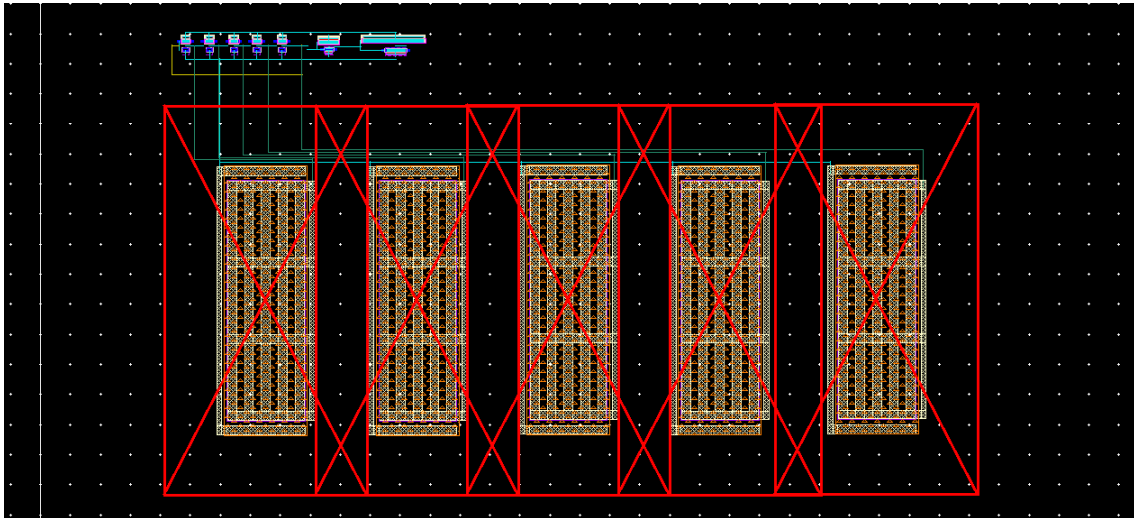


Figura 4.3: Layout do oscilador em anel.

Como podemos verificar, os condensadores serão a componente de maiores dimensões em todo o sistema, ocupando no seu conjunto de 5 condensadores uma área de $118,3\mu\text{m} \times 44,8\mu\text{m}$.

Em termos de sistema completo, no caso de integração sem PADs, a sua área útil será de $135,2\mu\text{m} \times 85,4\mu\text{m}$, neste caso os condensadores irão ocupar cerca de 55%. A Figura 4.4 mostra o desenho das máscaras com acesso por PADs. Podemos verificar que irá ficar com uma área de $402,69\mu\text{m} \times 154,73\mu\text{m}$.

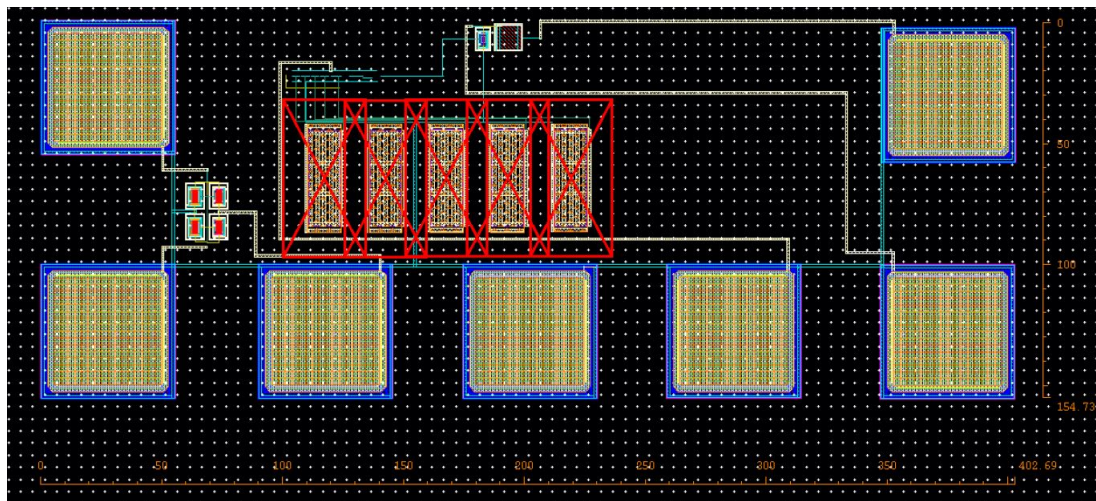


Figura 4.4: Layout da parte do sistema a integrar em tecnologia CMOS.

4.2 Resultados de simulação com *corners*

De modo a validar o sistema foi realizada a extração das capacidades parasitas da parte integrada

em CMOS e simulada a sua influência no circuito. Também neste contexto são realizadas simulações com os *corners* correspondentes aos transístores, SS, *Slow-Slow*, FF, *Fast-Fast*, SF, *Slow-Fast* e FS, *Fast-Slow* bem como *corners* de temperatura, a 0°C, 27°C e 80°C.

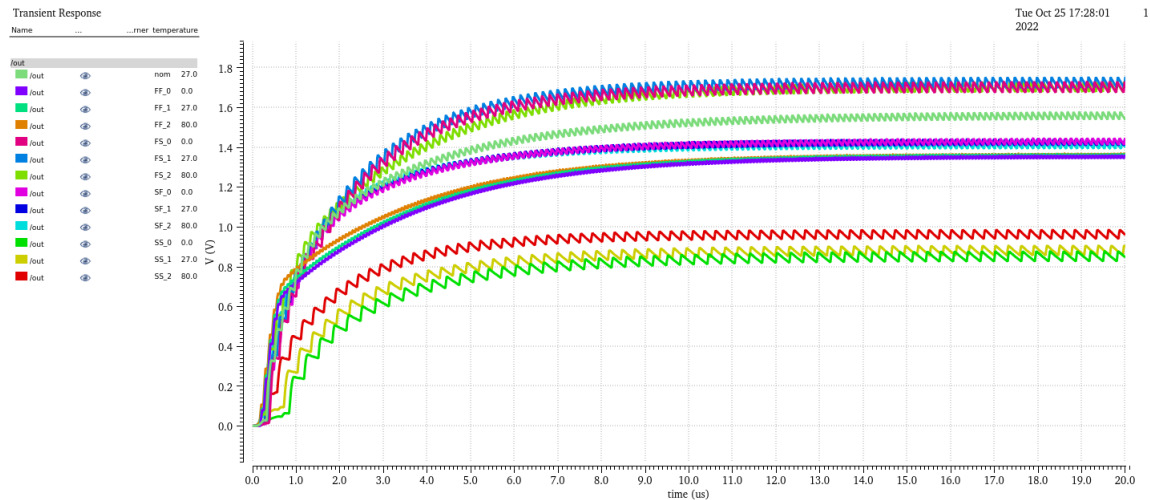


Figura 4.5: Resultados obtidos para tensão de saída com extraído e *corners*

Como observado na figura a maioria dos *corners* apresentam a existência de um aumento de tensão, excluindo o caso SS.

Caso os transístores venham fabricados em SS de modo a contrariar estes resultados obtidos, podemos alterar a tensão de entrada aproximando a antena do emissor, para um valor de entrada de 1,1V, o que dará uma retificação de 735mV, onde o SS a 0°C irá ficar com uma tensão de saída 1,83V, a 27°C com 1,75V, e a 80°C com 1,70V, presente na figura 4.6. Outra alternativa será o aumento da bobina externa do BOOST para 150uH, o que nos dá uma tensão de saída para o SS a 0°C de 1,20V, e de 1,36 para 27°C e 80°C, como se pode ver na figura 4.7.

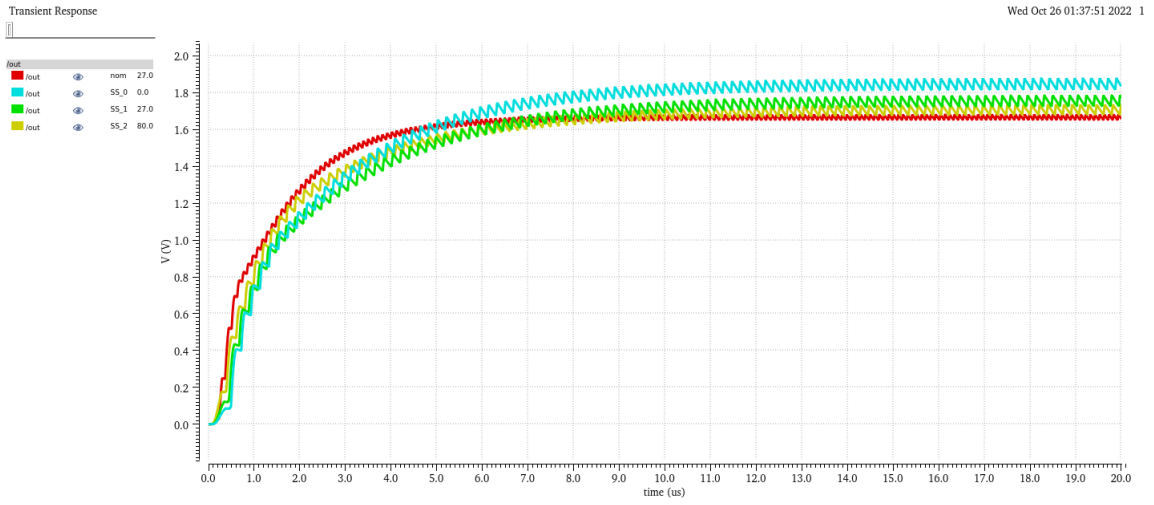


Figura 4.6: Resultados obtidos para tensão de saída no *corner* SS e nominal, com mudança no valor da tensão de entrada

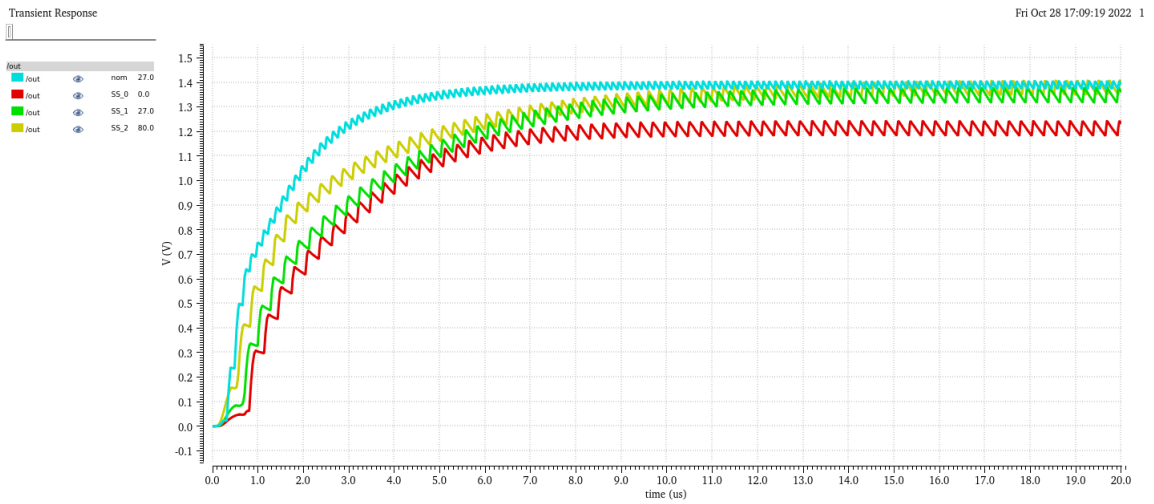


Figura 4.7: Resultados obtidos para tensão de saída no *corner* SS e nominal, com mudança no valor da bobina

5

Conclusões e trabalho futuro

Conteúdo

5.1 Contribuições do trabalho	48
5.2 Trabalho futuro	48

Neste último capítulo são apresentadas as conclusões acerca de toda a dissertação, bem como possíveis sugestões sobre a continuação do estudo realizado.

5.1 Contribuições do trabalho

Este trabalho demonstra a possibilidade de realizar um sistema de gestão de potência com fontes de energia RF, parcialmente integrado numa tecnologia de 65nm, sendo um circuito autónomo.

Foram escolhidos e dimensionados os principais blocos do sistema, constituído por uma antena planar sintonizada a 2,45GHz, o retificador de forma a tornar esta tensão em contínua, um conversor elevador de tensão do tipo *BOOST* indutivo, capaz de aumentar a tensão de 700mV até uma tensão de aproximadamente 1,5V, e um oscilador em anel que irá realizar a comutação do conversor.

O sistema presente na dissertação funciona para uma distância de 50cm da sua fonte de RF. O sistema irá apresentar resultados de elevação de tensão com uma bobina no mínimo de $100\mu H$, e condensadores de $100pF$ tanto à saída do retificador e saída do conversor elevador, sendo possível obter uma tensão superior a 1,2V na saída em quase todos os casos de fabricação, como de temperatura, com exceção do SS.

Para o caso dos Mosfet depois de fabricados incidam na dispersão do tipo SS, existem duas formas de o sistema funcionar. A primeira será aproximando o sistema do recetor, o que faz um aumento da tensão de entrada no sistema. A segunda opção será a substituição da bobina por uma de $150\mu H$.

5.2 Trabalho futuro

De forma a melhorar este sistema, será necessário uma melhoria no bloco do retificador sendo este o bloco funcional mais crítico, onde existem perdas mais relevantes, o que acaba por condicionar a distância mínima de aproximação à fonte de RF.

Também poderá ser realizada uma melhoria do *layout* final, com possível estudo da substituição dos condensadores do oscilador em anel.

Referências Bibliográficas

- [1] D. M. Elsheakh, *Microwave Antennas for Energy Harvesting Applications*. Springer, 2015.
- [2] H. W. Pflug, S. Keyrouz, and H. J. Visser, "Far-field energy harvesting rectifier analysis," in *2016 IEEE Wireless Power Transfer Conference (WPTC)*, 2016, pp. 1–4.
- [3] D. Newell and M. Duffy, "Review of power conversion and energy management for low-power, low-voltage energy harvesting powered wireless sensors," *IEEE Transactions on Power Electronics*, vol. 34, no. 10, pp. 9794–9805, 2019.
- [4] A. Richelli, M. Salem, and L. Colalongo, "A review of fully integrated and embedded power converters for iot," *Energies*, vol. 14, no. 17, 2021. [Online]. Available: <https://www.mdpi.com/1996-1073/14/17/5419>
- [5] L.-G. Tran, H.-K. Cha, and W.-T. Park, "Rf power harvesting: a review on designing methodologies and applications," *Micro and Nano Systems Letters*, vol. 5, 12 2017.
- [6] D. Al-Shebanee, R. Wunderlich, and S. Heinen, "Design of highly sensitive cmos rf energy harvester using ultra-low power charge pump," in *2015 IEEE Wireless Power Transfer Conference (WPTC)*, 2015, pp. 1–4.
- [7] M. K. Hosain, A. Z. Kouzani, M. F. Samad, and S. J. Tye, "A miniature energy harvesting rectenna for operating a head-mountable deep brain stimulation device," *IEEE Access*, vol. 3, pp. 223–234, 2015.
- [8] C.-H. Lin, C.-W. Chiu, and J.-Y. Gong, "A wearable rectenna to harvest low-power rf energy for wireless healthcare applications," in *2018 11th International Congress on Image and Signal Processing, BioMedical Engineering and Informatics (CISP-BMEI)*, 2018, pp. 1–5.
- [9] V. H. Tran, A. Misra, J. Xiong, and R. K. Balan, "Wiwear: Wearable sensing via directional wifi energy harvesting," in *2019 IEEE International Conference on Pervasive Computing and Communications (PerCom)*, 2019, pp. 1–10.

- [10] M. B. Lam, N. T. Dang, T.-H. Nguyen, and W.-Y. Chung, "A neural network-based model of radio frequency energy harvesting characteristics in a self-powered food monitoring system," *IEEE Sensors Journal*, vol. 19, no. 19, pp. 8813–8823, 2019.
- [11] R. K. Sidhu, J. Singh Ubhi, and A. Aggarwal, "A survey study of different rf energy sources for rf energy harvesting," in *2019 International Conference on Automation, Computational and Technology Management (ICACTM)*, 2019, pp. 530–533.
- [12] R. Gomes, M. J. Martins, A. J. Serralheiro, P. Mendonça dos Santos, J. P. N. Torres, V. Custódio, N. Cordeiro, and J. Reis, "Projeto c4i – dismounted soldier system vehicle integration," *3.º Encontro de Investigação e Desenvolvimento em Ciências Militares*, 2021.
- [13] M. Z. Chaari and R. Al-Rahimi, "The impact of wireless power charging on the future of the battlefield," in *2021 International Wireless Communications and Mobile Computing (IWCMC)*, 2021, pp. 1563–1568.
- [14] P. M. M. Marques, "*Antenas de comunicações para UAV's*". Academia Militar, 2016.
- [15] C. A. Balanis, "*Antenna Theory Analysis and Design*". John Wiley Sons, Inc, 2005.
- [16] F. Drouhin and S. Bindel, "3 - routing and data diffusion in vehicular ad hoc networks," in *Building Wireless Sensor Networks*, S. Femmam, Ed. Elsevier, 2017, pp. 67–96. [Online]. Available: <https://www.sciencedirect.com/science/article/pii/B9781785482748500039>
- [17] N. H. M. Yunus, J. Sampe, J. Yunas, and A. Pawi, "Parameter design of microstrip patch antenna operating at dual microwave-band for rf energy harvester application," in *2017 IEEE Regional Symposium on Micro and Nanoelectronics (RSM)*, 2017, pp. 92–95.
- [18] Y. Wang and M. Sawan, "High-efficiency cmos rectifier dedicated for multi-band ambient rf energy harvesting," in *2014 21st IEEE International Conference on Electronics, Circuits and Systems (ICECS)*, 2014, pp. 179–182.
- [19] P. Mendonça dos Santos, A. J. Serralheiro, B. Borges, J. P. N. Torres, and A. Charas, "An experimental study on step-up dc–dc converters for organic photovoltaic cells," *Journal of Low Power Electronics and Applications*, 2022.
- [20] S. M. M. Moreira, "*Gestão de Potência em Células Fotovoltaicas Orgânicas em Tecnologia CMOS*". Academia Militar, 2021.
- [21] R. Bharti and P. Mittal, "Frequency analysis of ring oscillator at different technology node," pp. 1–5, 2021.

- [22] S. B. Ramakrishna, S. Yalpi, L. N. Kumar, H. Ravindra, and C. Ram, "Design and performance analysis of low frequency cmos ring oscillator using 90nm technology," pp. 1796–1801, 2016.